



การศึกษาลักษณะทางไฟฟ้าของทรานซิสเตอร์ด้วยโปรแกรม PSpice
Study of Electrical characteristic of Transistor with PSpice

นายกฤษฎา อ่อนสุด รหัส 46380309
นางสาวอรรพรรณ สุนันตะ รหัส 46380318

ห้องสมุดคณะวิศวกรรมศาสตร์
วันที่รับ..... 24 / ก.พ. 2552 /

เลขทะเบียน..... 1436076X

เลขเรียกหนังสือ..... นอ.

มหาวิทยาลัยนครพนม 11279 0

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยนครพนม
ปีการศึกษา 2551



ใบรับรองโครงการวิศวกรรม

หัวข้อโครงการ	การศึกษาลักษณะทางไฟฟ้าของทรานซิสเตอร์ด้วยโปรแกรม PSpice		
ผู้ดำเนินโครงการ	นายกฤษฎา	อ่อนสุด	รหัส 46380309
	นางสาวอรวรรณ	สุนันตะ	รหัส 46380318
อาจารย์ที่ปรึกษา	ดร.สมพร	เรืองสินชัยวานิช	
สาขาวิชา	วิศวกรรมไฟฟ้า		
ภาควิชา	วิศวกรรมไฟฟ้าและคอมพิวเตอร์		
ปีการศึกษา	2551		

คณะวิศวกรรมศาสตร์ มหาวิทยาลัยอัสสัมชัญ อนุมัติให้โครงการฉบับนี้เป็นส่วนหนึ่งของการศึกษา
ตามหลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า
คณะกรรมการสอบโครงการวิศวกรรม

.....ประธานกรรมการ
(ดร.สมพร เรืองสินชัยวานิช)

.....กรรมการ
(ดร.ไพศาล มุณีสว่าง)

.....กรรมการ
(อาจารย์แสงชัย มังกรทอง)

กิตติกรรมประกาศ

ในการทำปริญญาานิพนธ์ในครั้งนี้สำเร็จลุล่วงไปด้วยดีโดยได้รับความช่วยเหลือและให้คำแนะนำจาก ดร. สมพร เรืองสินชัยวานิช อาจารย์ที่ปรึกษาปริญญาานิพนธ์ และขอขอบคุณ นายพีรวัส นาคเอม และนางสาวสุชานา อินตะชัย ที่ช่วยแนะนำวิธีการใช้โปรแกรม PSpice และเอื้อเฟื้อข้อมูลในการทำปริญญาานิพนธ์ในครั้งนี้ และขอขอบคุณบุคคลต่างๆที่ไม่ได้กล่าวถึงที่เป็นผู้สนับสนุนการทำปริญญาานิพนธ์ในด้านต่างๆ มาโดยตลอด

ผู้จัดทำ

นายกฤษฎา

อ่อนสุด

นางสาวอรรรณ

สุนันตะ



หัวข้อโครงการ	การศึกษาลักษณะทางไฟฟ้าของทรานซิสเตอร์ด้วยโปรแกรม PSpice		
ผู้ดำเนินโครงการ	นายกฤษฎา	อ่อนสุด	รหัส 46380309
	นางสาวอรรวรรณ	สุนันตะ	รหัส 46380318
อาจารย์ที่ปรึกษา	ดร.สมพร	เรืองสินชัยวานิช	
สาขาวิชา	วิศวกรรมไฟฟ้า		
ภาควิชา	วิศวกรรมไฟฟ้าและคอมพิวเตอร์		
ปีการศึกษา	2551		

บทคัดย่อ

โครงการนี้เป็นการศึกษาลักษณะทางไฟฟ้าของทรานซิสเตอร์และมีการออกแบบวงจรการทดลองโดยใช้โปรแกรม PSpice โดยในการวิเคราะห์ในระบบกระแสตรงของอุปกรณ์ข้างต้นจะอธิบายถึงความสัมพันธ์ระหว่างกระแสและแรงดันของวงจร ส่วนการวิเคราะห์สัญญาณขนาดเล็กจะอธิบายถึงอัตราขยายของวงจร ซึ่งอัตราขยายที่ได้จากการทดลองนี้สามารถนำไปใช้ในการออกแบบและพัฒนาวงจรขยายต่อไปได้

Project Title Study of Electrical characteristic of Transistor with PSpice.
Name Mr. Kitsada Onsud ID.46380309
Miss. Orawan Sunanta ID.46380318
Project Advisor Dr. Somporn Ruangsinchaiwanich
Major Electrical Engineering.
Department Electrical and Computer Engineering.
Academic Year 2008

ABSTRACT

This project is aimed to study of Electrical characteristic of Transistor and design experimental circuit by using PSpice program. DC Analysis of above equipments can explain the relationship between current and voltage of the circuit. While, analysis of small signal will be used to explain voltage gain of circuit. This result can be applied further in design and development of voltage gain.



สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	ก
บทคัดย่อภาษาอังกฤษ.....	ข
กิตติกรรมประกาศ.....	ค
สารบัญ.....	ง
สารบัญตาราง.....	ช
สารบัญรูป.....	ซ
บทที่ 1 บทนำ.....	1
1.1 ที่มาและความสำคัญของโครงการ.....	1
1.2 วัตถุประสงค์.....	1
1.3 ขอบข่ายงาน.....	1
1.4 กิจกรรมการดำเนินงาน.....	2
1.5 ผลที่คาดว่าจะได้รับ.....	2
1.6 งบประมาณ.....	2
บทที่ 2 ความรู้พื้นฐานและทฤษฎีที่เกี่ยวข้อง	
2.1 ความรู้พื้นฐานเกี่ยวกับภาพพิมพ์ลายน้ำดิจิทัล.....	3
2.1.1 ความเป็นมา.....	3
2.1.2 ประเภทของภาพพิมพ์ลายน้ำดิจิทัล.....	4
2.1.3 เทคนิคของภาพพิมพ์ลายน้ำประเภทต่าง ๆ.....	5
2.1.4 คุณสมบัติที่ภาพพิมพ์ลายน้ำควรมี.....	6
2.1.5 การใช้ประโยชน์จากภาพพิมพ์ลายน้ำ.....	6
2.2 ความรู้พื้นฐานเกี่ยวกับโฮมคลี.....	7
2.3 ไฟล์ฟอร์เมตของรูปภาพดิจิทัล (Digital Image File Format).....	8

สารบัญ (ต่อ)

	หน้า
บทที่ 3 การออกแบบและการพัฒนา.....	9
3.1 การออกแบบและพัฒนาการสร้างภาพพิมพ์ลายน้ำดิจิทัล- โดยใช้เทคนิคในสวาเซียลโดเมนแบบที่มองเห็นได้.....	10
3.2 การออกแบบและพัฒนาการกู้คืนภาพพิมพ์ลายน้ำดิจิทัล - โดยเทคนิคในสวาเซียลโดเมนแบบที่มองเห็นได้.....	15
3.3 การออกแบบและพัฒนาการสร้างภาพพิมพ์ลายน้ำดิจิทัล- โดยเทคนิคในสวาเซียลโดเมนแบบที่มองไม่เห็น.....	17
3.4 การออกแบบและพัฒนาการกู้คืนภาพลายน้ำดิจิทัล- โดยเทคนิคในสวาเซียลโดเมนแบบมองไม่เห็น.....	21
3.5 ขั้นตอนการออกแบบการทำงานของ - Graphic User Interface (GUI).....	24
บทที่ 4 ผลการทดลอง.....	25
4.1 การทดสอบโปรแกรม ส่วนติดต่อผู้ใช้ (Graphic User Interface (GUI)).....	25
4.2 การทดสอบการสร้างภาพพิมพ์ลายน้ำและ- การกู้กลับคืนภาพพิมพ์ลายน้ำที่มองเห็นได้.....	28
4.2.1 การสร้างภาพพิมพ์ลายน้ำและการกู้กลับคืนภาพพิมพ์ลายน้ำ- ในแบบ ออคินารี โอเวอร์แล็ปป์ (Ordinary Overlapping).....	28
4.2.2 การสร้างภาพพิมพ์ลายน้ำและการกู้กลับคืนภาพพิมพ์ลายน้ำ- แบบ โอเวอร์แล็ปป์ (Overlapping).....	30
4.2.3 การสร้างภาพพิมพ์ลายน้ำและการกู้กลับคืนภาพพิมพ์ลายน้ำ- แบบ ไลท์โอเวอร์แล็ปป์ (Light Overlapping).....	32
4.2.4 การสร้างภาพพิมพ์ลายน้ำและการกู้กลับคืนภาพพิมพ์ลายน้ำ- แบบเอคไอนรี (Edge Only).....	33
4.2.5 การสร้างภาพพิมพ์ลายน้ำและการกู้กลับคืนภาพพิมพ์ลายน้ำ- แบบ ฮาร์โมนี (Harmony).....	34

สารบัญ (ต่อ)

	หน้า
4.2.6 การสร้างภาพพิมพ์ลายน้ำและการกู้กลับคืนภาพพิมพ์ลายน้ำ- แบบ ทรีไดเมนชัน (Three Dimension).....	36
4.3 การทดสอบการสร้างภาพพิมพ์ลายน้ำและ- การกู้กลับคืนภาพพิมพ์ลายน้ำแบบที่มองไม่เห็น.....	38
บทที่ 5 บทสรุป.....	40
5.1 สรุปผล.....	40
5.2 ปัญหาและแนวทางแก้ไข.....	40
เอกสารอ้างอิง.....	41
ภาคผนวก.....	42
ภาคผนวก ก.....	43
Index Source Code.....	75
ประวัติผู้จัดทำโครงการ.....	76

สารบัญตาราง

ตารางที่	หน้า
1.1 กิจกรรมการดำเนินงาน.....	2
4.1 ผลการทดสอบการสร้างภาพพิมพ์ลายน้ำแบบมองเห็นได้ - ที่สามารถกู้กลับคืนได้.....	28
4.2 ผลการทดสอบการสร้างภาพพิมพ์ลายน้ำแบบมองไม่เห็น - ที่สามารถกู้กลับคืนได้.....	28



สารบัญรูป

รูปที่	หน้า
3.1	ขั้นตอนการสร้างภาพพิมพ์ลายน้ำแบบมองเห็นได้.....10
3.2	ขั้นตอนการกู้กลับคืนภาพลายน้ำแบบมองเห็นได้.....15
3.3	ขั้นตอนการสร้างภาพลายน้ำแบบมองไม่เห็น.....17
3.4	ขั้นตอนการกู้กลับคืนภาพลายน้ำแบบมองไม่เห็น.....21
3.5	ขั้นตอนการทำงานของ GUI.....24
4.1	หน้าต่างของส่วนติดต่อผู้ใช้.....25
4.2	แสดงการเลือกการทำภาพพิมพ์ลายน้ำใน Picture1.....26
4.3	แสดงผลของการเลือกการทำภาพพิมพ์ลายน้ำใน Picture1.....26
4.4	แสดงการเลือกการทำการกู้กลับคืนภาพใน Picture1.....27
4.5	แสดงผลการเลือกการทำกู้กลับคืนภาพใน Picture1.....27
4.6	ภาพพิมพ์ลายน้ำออดินรี โอเวอร์แล็ปปีง ที่เข้มที่สุดที่กู้กลับคืนได้.....29
4.7	ภาพพิมพ์ลายน้ำออดินรี โอเวอร์แล็ปปีง ที่กู้กลับคืนไม่ได้.....30
4.8	ภาพพิมพ์ลายน้ำโอเวอร์แล็ปปีงที่เข้มที่สุดที่กู้กลับคืนได้.....31
4.9	ภาพพิมพ์ลายน้ำ โอเวอร์แล็ปปีง ที่ไม่สามารถกู้คืนได้.....31
4.10	ภาพพิมพ์ลายน้ำไลท์โอเวอร์แล็ปปีง ที่เข้มที่สุดที่กู้กลับคืนได้.....32
4.11	ภาพพิมพ์ลายน้ำไลท์โอเวอร์แล็ปปีง ที่กู้กลับคืนไม่ได้.....33
4.12	ภาพพิมพ์ลายน้ำเอดโอนรี ที่เข้มที่สุดที่กู้กลับคืนได้.....34
4.13	ภาพพิมพ์ลายน้ำเอดโอนรี ที่ไม่สามารถกู้กลับคืนได้.....34
4.14	ภาพพิมพ์ลายน้ำ ฮาร์โมนีที่เข้มที่สุดที่กู้กลับคืนได้.....35
4.15	ภาพพิมพ์ลายน้ำ ฮาร์โมนี ที่กู้กลับคืนไม่ได้.....36
4.16	ภาพพิมพ์ลายน้ำทรีโคเมนชัน ที่เข้มที่สุดที่กู้กลับคืนได้.....37
4.17	ภาพพิมพ์ลายน้ำ ทรีโคเมนชัน ที่ไม่สามารถกู้กลับคืนได้.....37
4.18	ภาพพิมพ์ลายน้ำ k=1.....38
4.19	ภาพพิมพ์ลายน้ำ k=20.....39
4.20	ภาพพิมพ์ลายน้ำที่กู้คืนกลับไม่ได้.....39

บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญของโครงการ

อุปกรณ์ทางอิเล็กทรอนิกส์เป็นอุปกรณ์ที่มีการพัฒนาและมีเทคโนโลยีที่เปลี่ยนแปลงอย่างรวดเร็ว ทำให้เครื่องมือที่ผลิตจากอุปกรณ์จำพวกอิเล็กทรอนิกส์มีการเปลี่ยนแปลงไปอย่างมาก เช่น ทรานซิสเตอร์ ซึ่งเป็นอุปกรณ์ทางอิเล็กทรอนิกส์ประเภทสารกึ่งตัวนำที่ถูกพัฒนาขึ้นจากหลอดสุญญากาศ เมื่อเทียบกับหลอดสุญญากาศแล้ว ทรานซิสเตอร์มีข้อดีหลายประการ เช่น ด้านขนาด ราคา ประสิทธิภาพและความประหยัดเพราะทรานซิสเตอร์ไม่เกิดการสูญเสียความร้อน แต่ในระยะแรกก็มีความยุ่งยากในการผลิตและมีสัญญาณรบกวนมาก ทำให้ใช้งานได้ไม่แพร่หลายมากนัก แต่ต่อมาได้มีการพัฒนาขึ้นอย่างต่อเนื่องจนทรานซิสเตอร์เริ่มเป็นที่นิยมกันอย่างแพร่หลายจนถึงปัจจุบัน

จากข้อมูลดังกล่าวจึงเกิดแนวคิดที่จะศึกษาเกี่ยวกับลักษณะทางไฟฟ้าและหลักการทำงานของทรานซิสเตอร์รอยต่อไบโพลาร์และทรานซิสเตอร์สนามไฟฟ้า โดยใช้โปรแกรม PSpice ในการออกแบบและวิเคราะห์วงจรเพื่อเป็นแนวทางในการพัฒนาและประยุกต์ใช้ต่อไป

1.2 วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาหลักการทำงานของทรานซิสเตอร์และเฟด
2. เพื่อศึกษาการใช้โปรแกรม PSpice
3. เพื่อศึกษาวิธีการออกแบบวงจรและวิเคราะห์ผลการทดลองได้
4. เพื่อนำผลการทดลองที่ได้มาวิเคราะห์, เปรียบเทียบและแสดงตัวอย่างการนำไปใช้งานของอุปกรณ์
5. เพื่อนำความรู้ที่ได้ไปพัฒนาและประยุกต์ใช้ในการออกแบบวงจรต่อไปได้

1.3 ขอบข่ายของโครงการ

1. สามารถออกแบบวงจรขยายสัญญาณให้เหมาะสมกับการใช้งาน โดยใช้ทรานซิสเตอร์และเฟด
2. นำผลการทดลองที่ได้มาวิเคราะห์, เปรียบเทียบและแสดงตัวอย่างการนำไปใช้งานของอุปกรณ์

1.4 ขั้นตอนการดำเนินงาน

1. ศึกษาข้อมูลเกี่ยวกับลักษณะทางไฟฟ้าของทรานซิสเตอร์และเฟลต
2. ศึกษาการทำงานของโปรแกรม PSpice
3. ออกแบบวงจรและทดสอบการทำงานของอุปกรณ์
4. บันทึกและวิเคราะห์ผลการทดลอง
5. สรุปผลการทดลอง

1.5 ตารางการดำเนินงาน

กิจกรรมการดำเนินงาน	มี.ค.51	เม.ษ.51	พ.ค.51	มิ.ย.51	ก.ค.51	ส.ค.51	ก.ย.51
1. ศึกษาข้อมูลเกี่ยวกับลักษณะทางไฟฟ้าของ ทรานซิสเตอร์และเฟลต	←————→						
2. ศึกษาการทำงานของ โปรแกรม PSpice		←————→					
3. ออกแบบวงจรและทดสอบการทำงานโดยใช้โปรแกรม PSpice			←————→				
4. ทดสอบการทำงานของวงจร โดย การปฏิบัติจริง					←————→		
5. วิเคราะห์และสรุปผลการทดลอง						←————→	
6. จัดทำรูปเล่มรายงาน							←————→

1.6 ผลที่คาดว่าจะได้รับ

1. มีความรู้ความเข้าใจเกี่ยวกับลักษณะทางไฟฟ้าของทรานซิสเตอร์และเฟลต
2. ใช้โปรแกรม PSpice ในการออกแบบ, ทดสอบและวิเคราะห์วงจรได้
3. นำความรู้ที่ได้ไปพัฒนาและประยุกต์ใช้ต่อไป

1.7 งบประมาณที่ใช้

1. ค่าเอกสารประกอบการทำโครงการ	700 บาท
2. ค่ากระดาษ	200 บาท
3. ค่าถ่ายเอกสาร	300 บาท
4. ค่าจัดทำรูปเล่ม	600 บาท
5. ค่าอุปกรณ์อิเล็กทรอนิกส์	<u>200 บาท</u>
รวมเป็นเงิน	<u>2,000 บาท</u>

(สองพันบาทถ้วน)

(หมายเหตุ ถัวเฉลี่ยทุกรายการ)



บทที่ 2

หลักการและทฤษฎี

ทรานซิสเตอร์ เป็นอุปกรณ์ทางอิเล็กทรอนิกส์ประเภทสารกึ่งตัวนำที่ถูกพัฒนาขึ้นจากหลอดสุญญากาศและถูกพัฒนาเรื่อยมาจนกระทั่งปัจจุบันได้มีการผลิตทรานซิสเตอร์แบบรอยต่อคู่ (Bipolar Junction Transistor, BJTs) และทรานซิสเตอร์แบบสนามไฟฟ้า (Field Effect Transistors, FETs) ขึ้นมาใช้กันอย่างแพร่หลาย ทรานซิสเตอร์จะมีขาเชื่อมต่อสามจุด เมื่อมีการปรับเพิ่มแรงดันไฟฟ้าที่ขาหนึ่ง ก็จะทำให้แรงดันไฟฟ้าระหว่างขาที่เหลือเปลี่ยนแปลง โดยหลักการการทำงานของทรานซิสเตอร์ทั้งสองแบบสามารถนำไปใช้ประโยชน์ในด้านการขยายสัญญาณต่างๆ เช่น การขยายสัญญาณเสียง การขยายสัญญาณความถี่วิทยุ การควบคุมระดับแรงดัน เป็นแหล่งจ่ายไฟฟ้าแบบสวิชชิง นอกจากนี้ยังสามารถนำไปใช้งานในลักษณะเปิด/ปิด ในวงจรดิจิทัล เช่น วงจรตรรกะ (Logic gate), หน่วยความจำแบบสุ่ม (Random Access Memory, RAM) และไมโครโพรเซสเซอร์ เป็นต้น

2.1 ทรานซิสเตอร์แบบรอยต่อคู่ (Bipolar Junction Transistor, BJTs)

2.1.1 โครงสร้างและชนิดของทรานซิสเตอร์แบบรอยต่อคู่

โครงสร้างของทรานซิสเตอร์แบบรอยต่อคู่ ประกอบด้วยแร่เจอร์เมเนียม (Ge) หรือซิลิกอน (Si) เป็นสารกึ่งตัวนำชนิดพีและเอ็นต่อชนกัน โดยการเติมสารเจือปน (Doping) จำนวน 3 ชั้นทำให้เกิดรอยต่อ (Junction) ขึ้นจำนวน 2 รอยต่อ และต่อขาออกมาใช้งาน 3 ขา คือ ขาเบส (B) ขาอีมิเตอร์ (E) และขาคอลเลกเตอร์ (C)

ทรานซิสเตอร์แบบรอยต่อคู่แบ่งออกเป็น 2 ชนิด คือ

1. ชนิด NPN
2. ชนิด PNP

ทรานซิสเตอร์ชนิด NPN โครงสร้างของมันก็คือ สารกึ่งตัวนำชนิด P ประกอบด้วยชนิด N ทั้งสองข้าง จากนั้นต่อขาจากสารกึ่งตัวนำทั้งสามชั้นออกใช้งาน ขาที่ต่อจากชั้นสารที่อยู่ตรงกลางเรียกว่า ขาเบส (B, Base) ส่วนขาริมทั้งสอง คือขาคอลเลกเตอร์ (C, Collector) และขาอีมิเตอร์ (E, Emitter) ดังรูปที่ 2.1 (บน)

ส่วนทรานซิสเตอร์ชนิด PNP โครงสร้างประกอบด้วย สารกึ่งตัวนำชนิด N ประกอบด้วยสารชนิด P ทั้งสองข้าง และขาที่ต่อออกจากชั้นสารที่อยู่ตรงกลางเรียกว่า ขาเบส (B) ส่วนสองขาที่เหลือคือ ขาคอลเลกเตอร์ (C) และขาอีมิเตอร์ (E) ดังรูปที่ 2.1 (ล่าง)

ถึงแม้สารที่ถูกต้องจะเป็นขา C และ E เป็นชนิดเดียวกันก็ตาม แต่คุณสมบัติทางไฟฟ้าของมันต่างกัน เพราะฉะนั้น เวลาประกอบทรานซิสเตอร์ลงในการทดลองจริงจึงจำเป็นต้องดูตำแหน่งขาให้ถูกต้อง ถ้าคุณสมบัติก็อาจทำให้วงจรที่คุณสร้างเสียหายได้

ประเทศญี่ปุ่นผู้ผลิตชิ้นส่วนอิเล็กทรอนิกส์รายใหญ่ของโลก จะใช้รหัสบอกชนิดของทรานซิสเตอร์ โดยดูจากเบอร์ทรานซิสเตอร์จาก ตัวอักษรที่ตามหลัง 2S ... เช่น 2SC1815 คือ ทรานซิสเตอร์ชนิด NPN ใช้ในย่านความถี่สูง นอกจากอักษร C แล้วยังมีอักษรตัวอื่น อีกด้วยดังนี้

A : PNP ใช้ในย่านความถี่สูง

B : PNP ใช้ในย่านความถี่ต่ำ

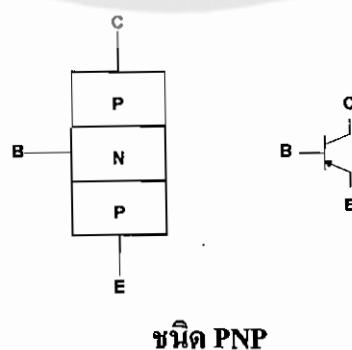
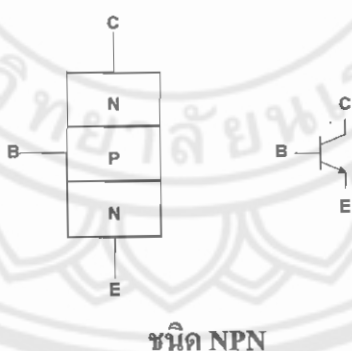
C : NPN ใช้ในย่านความถี่สูง

D : NPN ใช้ในย่านความถี่ต่ำ

แต่ถ้าเป็นทรานซิสเตอร์ของผู้ผลิตในอเมริกา เบอร์ของทรานซิสเตอร์จะขึ้นต้นด้วย 2N และตามด้วยหมายเลข (หมายเลข 2 ที่นำหน้าเบอร์ หมายถึง 2 รอยต่อ) เช่น 2N2222A เป็นต้น

ทรานซิสเตอร์ถูกนำไปใช้ในวงจรต่างๆ อย่างมากมาย ด้วยหลักการให้กระแสที่ขา B เป็นตัวควบคุมกระแสที่ไหลผ่านทางขา C และ E ที่เห็นและคุ้นเคยกันมากที่สุดอย่างหนึ่งคือ วงจรขยายเสียง และในโครงการอิเล็กทรอนิกส์ต่างๆ ก็ใช้ทรานซิสเตอร์ ในบางวงจรอาจเห็นว่าทรานซิสเตอร์ ถูกเปรียบเทียบกับสวิทช์หรืออาจจะเป็นตัวขยาย เป็นเพราะเราสามารถจัดไบแอสให้มันทำงานเหมือนกับเลือกกว่าให้มันเป็นสวิทช์หรือตัวขยายก็ได้

สัญลักษณ์ของทรานซิสเตอร์



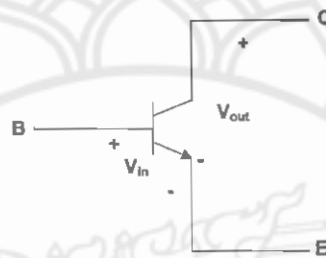
รูปที่ 2.1 สัญลักษณ์ของทรานซิสเตอร์แบบรอยต่อคู่

2.1.2 รูปแบบการใช้งานของทรานซิสเตอร์

ถึงแม้ว่าทรานซิสเตอร์จะถูกนำไปใช้งานในวงจรต่าง ๆ มากมาย แต่วงจรเหล่านั้นก็ยังสามารถที่จะจัดแยกออกเป็นกลุ่มได้ 3 รูปแบบ ดังนี้

1. วงจรอิมิตเตอร์ร่วม C- E (Common - Emitter)

สัญญาณอินพุตจะถูกป้อนเข้ามาระหว่างขาเบส และขาอิมิตเตอร์ ในขณะที่สัญญาณเอาต์พุตจะปรากฏระหว่างขาคอลเลกเตอร์และขาอิมิตเตอร์ จากการจัดรูปแบบของวงจรในลักษณะนี้ จะเห็นว่าสัญญาณอินพุตจะเป็นตัวควบคุมกระแสเบสของทรานซิสเตอร์ซึ่งก็จะเป็นการควบคุมกระแสคอลเลกเตอร์ซึ่งเป็นเอาต์พุตของวงจรด้วย ส่วนขาอิมิตเตอร์จะเป็นขาร่วม (Common)

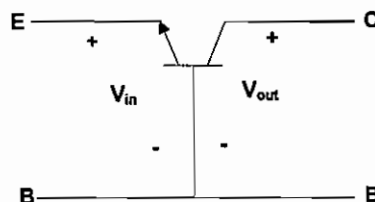


วงจรอิมิตเตอร์ร่วมมีคุณสมบัติเฉพาะตัวสามารถสรุปได้ดังนี้

1. อินพุตอิมพีแดนซ์ (Z_i) มีค่าต่ำประมาณ $500\Omega - 1k\Omega$
2. เอาต์พุตอิมพีแดนซ์ (Z_o) มีค่าสูงประมาณ $50k\Omega$
3. สัญญาณอินพุตกับสัญญาณเอาต์พุตมีเฟสต่างกันประมาณ 180° (Out Off Phase)
4. อัตราขยายกระแส (Current Gain) แทนด้วยสัญลักษณ์ A_i ซึ่งมีค่าประมาณ 20-50 เท่า
5. อัตราขยายแรงดัน (Voltage Gain) แทนด้วยสัญลักษณ์ A_v ซึ่งมีค่าสูงประมาณ 200-300 เท่า

2. วงจรเบสร่วม (Common - Base)

สัญญาณอินพุตจะถูกป้อนเข้าระหว่างขาอิมิตเตอร์และขาเบส โดยสัญญาณเอาต์พุตจะไปปรากฏระหว่างขาคอลเลกเตอร์และขาเบส ส่วนขาเบสของวงจรรูปแบบนี้จะใช้เป็นขาร่วม (Common) ให้กับทั้งอินพุตและเอาต์พุต

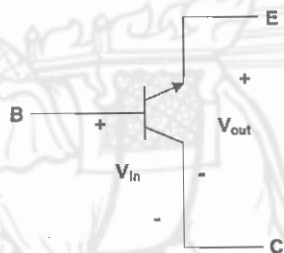


วงจรเบสร่วมมีคุณสมบัติเฉพาะตัวสามารถสรุปได้ดังนี้

1. อินพุตอิมพีแดนซ์ (Z_i) มีค่าต่ำมาก ประมาณ $30\Omega - 50\Omega$
2. เอาต์พุตอิมพีแดนซ์ (Z_o) มีค่าสูงมาก ประมาณ $300k\Omega - 1M\Omega$
3. สัญญาณอินพุตกับสัญญาณเอาต์พุตมีเฟสตรงกัน (Inphase)
4. อัตราขยายกระแส (Current Gain) แทนด้วยสัญลักษณ์ A_i ซึ่งมีค่าน้อยกว่า 1 แสดงว่าไม่มีการขยายกระแส
5. อัตราขยายแรงดัน (Voltage Gain) แทนด้วยสัญลักษณ์ A_v ซึ่งมีค่าสูงประมาณ 300–1,000 เท่า

3. วงจรคอลเลกเตอร์ร่วม C-C (Common – Collector)

สัญญาณอินพุตจะถูกป้อนเข้ามาระหว่างขาเบสและขาคอลเลกเตอร์ ส่วนสัญญาณเอาต์พุตที่ได้จะไปปรากฏคร่อมขาอิมิตเตอร์ และขาคอลเลกเตอร์ โดยจะใช้ขาคอลเลกเตอร์เป็นขาร่วม (Common) ของทั้งอินพุตและเอาต์พุต

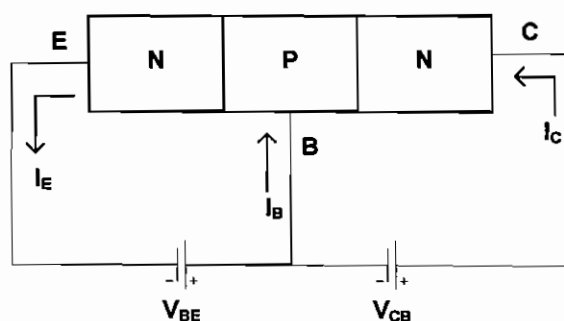


วงจรคอลเลกเตอร์ร่วมมีคุณสมบัติเฉพาะตัวสามารถสรุปได้ดังนี้

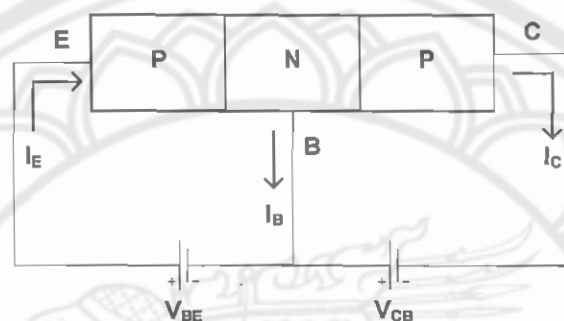
1. อินพุตอิมพีแดนซ์ (Z_i) มีค่าสูงมากประมาณ $100k\Omega - 500k\Omega$
2. เอาต์พุตอิมพีแดนซ์ (Z_o) มีค่าต่ำประมาณ $100\Omega - 1k\Omega$
3. สัญญาณอินพุตกับสัญญาณเอาต์พุตมีเฟสตรงกัน (Inphase)
4. อัตราขยายกระแส (Current Gain) แทนด้วยสัญลักษณ์ A_i ซึ่งมีค่าประมาณ 20 – 50 เท่า
5. อัตราขยายแรงดัน (Voltage Gain) แทนด้วยสัญลักษณ์ A_v ซึ่งมีค่าน้อยกว่า 1 แสดงว่าไม่มีการขยายแรงดัน

2.1.3 การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง

จากที่ทราบแล้วว่าไดโอดชนิดรอยต่อ P-N เมื่อได้รับไบอัสตรงจะยอมให้กระแสไฟฟ้าไหลผ่านได้แต่ถ้าได้รับการไบอัสกลับ ไดโอดจะแสดงคุณสมบัติต้านการไหลของกระแสไฟฟ้า สำหรับทรานซิสเตอร์ก็เช่นเดียวกัน จะต้องได้รับการไบอัสที่เหมาะสมจึงจะทำให้ทรานซิสเตอร์ทำงานได้ถูกต้อง



ชนิด NPN



ชนิด PNP

รูปที่ 2.2 การไบอัสเบื้องต้นให้ทรานซิสเตอร์

การไบอัสตรง คือ การจ่ายแรงดันให้ตรงตามชนิดของสารกึ่งตัวนำ คือถ้าเป็นชนิด P แรงดันไบอัสตรงคือแรงดันบวก (Positive) และถ้าเป็นชนิด N แรงดันไบอัสตรงคือแรงดันลบ (Negative) ส่วนแรงดันไบอัสที่จ่ายให้กับขาคอลเลกเตอร์เทียบกับขาเบสต้องเป็นไบอัสกลับ ผลของการจ่ายไบอัสกลับทำให้ค่าพิสัยรีจันตรงรอยต่อเพิ่มขึ้น นั่นคือค่าความต้านทานตรงรอยต่อเพิ่มขึ้นและด้านการไหลของกระแสไม่ไหลผ่านรอยต่อ เสมือนการจ่ายไบอัสกลับให้ไดโอด

จากรูปที่ 2.2 เป็นลักษณะการจ่ายไบอัสเบื้องต้นให้กับทรานซิสเตอร์เพื่อให้ทรานซิสเตอร์สามารถนำกระแสได้ การจ่ายแรงดันไบอัสให้ทรานซิสเตอร์ไม่ว่าแบบใดก็ตามส่วนสำคัญคือ ขาอีมิเตอร์ (E) และขาเบส (B) จะได้รับไบอัสตรงเสมอ ส่วนขาคอลเลกเตอร์ (C) จะได้รับไบอัสกลับเทียบกับขาเบส กระแสที่เกิดขึ้นในตัวทรานซิสเตอร์เป็นกระแสที่ผ่านขาทั้ง 3 ของทรานซิสเตอร์ ซึ่งจะมีที่แตกต่างกัน ดังนี้

1. กระแสอีมิเตอร์ (Emitter Current: I_E) เป็นกระแสที่ไหลผ่านขาอีมิเตอร์ มีค่ากระแสประมาณ 100%
2. กระแสคอลเลกเตอร์ (Collector Current: I_C) เป็นกระแสที่ไหลผ่านขาคอลเลกเตอร์ มีค่ากระแสประมาณ 95% - 98%
3. กระแสเบส (Base Current: I_B) เป็นกระแสที่ไหลผ่านขาเบส มีค่าประมาณ 2% - 5%

ค่ากระแสทั้งสามชนิดนี้จะมีขนาดกระแสที่ไหลผ่านตัวทรานซิสเตอร์ที่ไม่เท่ากัน จากกฎของเคอร์ชอฟสามารถเขียนเป็นสมการได้ดังนี้

$$I_E = I_C + I_B \quad (2.1)$$

เนื่องจากกระแสเบสมีค่าน้อยมากเมื่อเทียบกับกระแสคอลเลกเตอร์สามารถเขียนสมการได้ดังนี้

$$I_E \cong I_C \text{ และ } \alpha = \frac{I_C}{I_E}$$

เมื่อ α (Alpha) คือ ค่าพิกัดชนิดหนึ่งของทรานซิสเตอร์ ตัวประกอบที่ทำให้กระแสไฟฟ้าที่ไหลจากขั้วเบสไปยังขั้วคอลเลกเตอร์เปลี่ยนแปลงเรียกว่า อัตราขยายกระแสไฟฟ้า (Current Gain) แทนด้วยสัญลักษณ์ β (Beta) ดังสมการ

$$\beta = \frac{I_C}{I_B} \text{ หรือ } I_C = \beta I_B \quad (2.2)$$

แทนสมการ ที่ 2.2 ในสมการที่ 2.1 สามารถเขียนได้ใหม่ดังนี้

$$I_E = I_C + I_B = \beta I_B + I_B$$

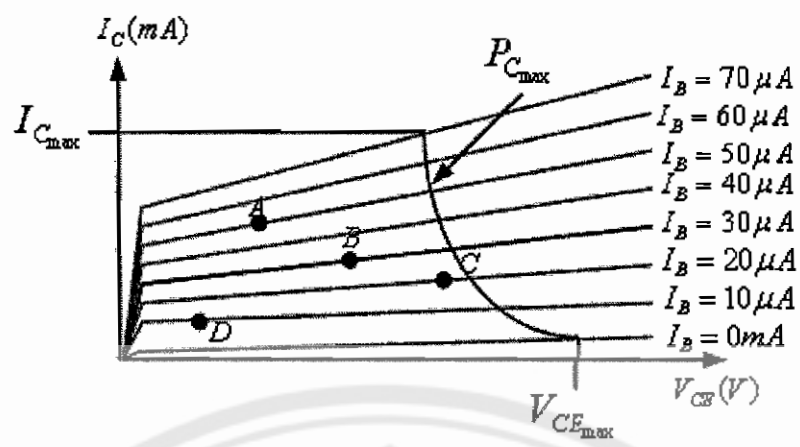
$$I_E = (\beta + 1) I_B \quad (2.3)$$

โดยทั่วไปสเปคของทรานซิสเตอร์จะระบุค่าเบต้าแต่จะไม่ระบุค่าอัลฟาเนื่องจากมักใช้ค่าเบตา สำหรับการคำนวณในวงจรทรานซิสเตอร์มากกว่าอัลฟา แต่ในบางกรณีก็จำเป็นต้องหาค่าอัลฟาเพื่อคำนวณค่าพารามิเตอร์อื่นๆต่อไป

กราฟคุณลักษณะของทรานซิสเตอร์

กราฟคุณลักษณะของทรานซิสเตอร์เป็นกราฟที่ใช้ในการอธิบายการทำงานของทรานซิสเตอร์ โดยจะแสดงความสัมพันธ์ระหว่าง I_C, I_B และ V_{CE} ดังรูปที่ 2.3 โดยกราฟจะแบ่ง ออกเป็น 3 บริเวณ คือ

1. บริเวณคัตออฟ (Cut-off Region) คือ บริเวณ $I_B \leq 0 \text{ mA}$
2. บริเวณอิ่มตัว (Saturation Region) คือ บริเวณ $V_{CE} \leq V_{CE_{SAT}}$
3. บริเวณแอกทีฟ (Active Region) คือ บริเวณ $V_{CE_{SAT}} \leq V_{CE} \leq V_{CE_{MAX}}$



รูปที่ 2.3 กราฟคุณลักษณะของทรานซิสเตอร์

การทำงานที่บริเวณคัตออฟ

การต่อแหล่งจ่ายไฟฟ้าให้ทรานซิสเตอร์ทำงานในบริเวณคัตออฟเป็นการไบอัสกลับที่รอยต่อทั้ง 2 ตำแหน่ง ซึ่งจะทำให้กระแสที่ไหลผ่านขั้วทั้งสามมีค่าใกล้ศูนย์ จากการต่อวงจรในลักษณะดังกล่าว บริเวณปลอดภัยทั้งสองบริเวณจะขยายกว้างขึ้น จึงมีเพียงกระแสย้อนกลับ (Reverse Current) กระแสรั่วไหลปริมาณต่ำมากเท่านั้นที่ไหลจากคอลเลคเตอร์ไปยังอิมิตเตอร์ได้

การทำงานที่บริเวณอิ่มตัว

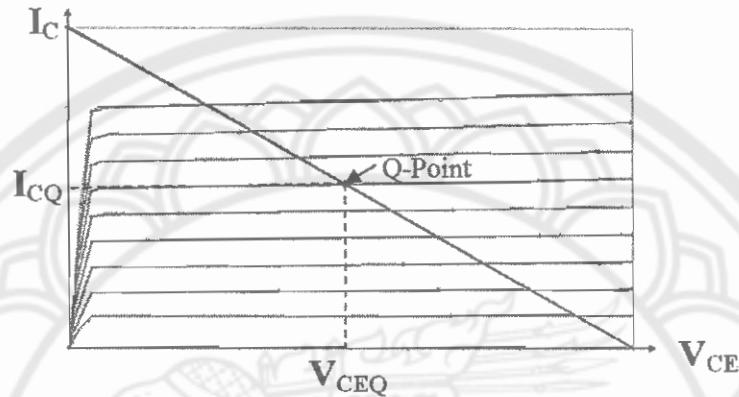
การต่อแหล่งจ่ายไฟฟ้าให้ทรานซิสเตอร์ทำงานในบริเวณอิ่มตัว เป็นการไบอัสตรงที่รอยต่อทั้ง 2 ตำแหน่ง และจากสมการ $I_C = \beta I_B$ ทำให้ทราบว่าถ้าค่า I_B เพิ่มขึ้น I_C ก็จะเพิ่มขึ้นด้วย เมื่อ I_C เพิ่มขึ้นจนถึงค่าสูงสุด ($I_{C_{max}}$) หรือเรียกว่า ทรานซิสเตอร์เกิดการอิ่มตัว ณ ตำแหน่งนี้ค่า I_C จะเพิ่มตามค่า I_B ไม่ได้อีกแล้ว

การทำงานที่บริเวณแอกตีฟ

การต่อแหล่งจ่ายไฟฟ้าให้ทรานซิสเตอร์ทำงานในบริเวณแอกตีฟเป็นการไบอัสตรงที่รอยต่ออิมิตเตอร์-เบส และไบอัสกลับที่รอยต่อคอลเลคเตอร์-เบส การทำงานในย่านแอกตีฟจะถูกนำไปใช้ประโยชน์ในการขยายสัญญาณต่อไป

จุดทำงานของทรานซิสเตอร์

จุดทำงานของทรานซิสเตอร์ คือ จุดที่เกิดจากการลากเส้นโหลดทับลงบนกราฟคุณลักษณะของทรานซิสเตอร์ โดยจุดทำงานของทรานซิสเตอร์หรือจุด Q-Point นี้ จะเป็นจุดที่ใช้กำหนดค่าแรงดัน (V_{CEQ}) และค่ากระแส (I_{CQ}) ของวงจรนั้นๆ ซึ่งเรามีความจำเป็นจะต้องใช้ค่า V_{CEQ} และ I_{CQ} ในการหาค่าพารามิเตอร์อื่นๆ ของวงจรต่อไป



รูปที่ 2.4 การหาจุดทำงานของวงจรทรานซิสเตอร์

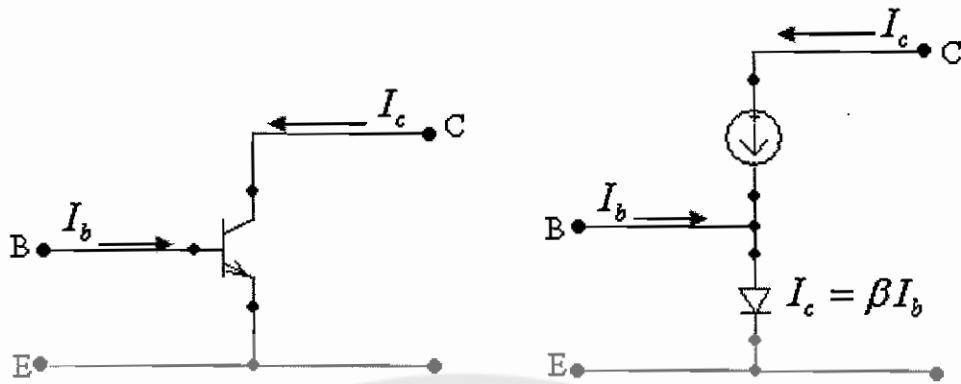
2.1.4 การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับ

การขยายสัญญาณไฟฟ้ากระแสสลับ คือ การที่วงจรขยายจ่ายกำลังไฟฟ้ากระแสตรงส่วนหนึ่ง มารวมกับสัญญาณกระแสสลับด้านอินพุต ส่งผลให้สัญญาณกระแสสลับด้านเอาต์พุตมีแอมพลิจูดมากกว่าสัญญาณกระแสสลับด้านอินพุต

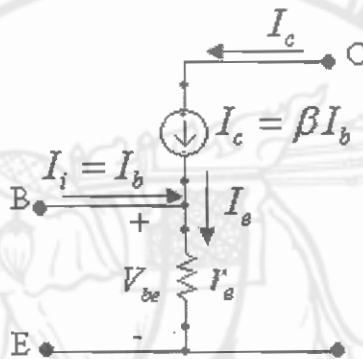
แบบจำลองวงจรขยายของทรานซิสเตอร์

แบบจำลองของทรานซิสเตอร์ คือการจับรวมของส่วนย่อยต่างๆของวงจร คุณสมบัติเฉพาะที่เกี่ยวข้องเนื่องกัน เพื่อใช้อธิบายพฤติกรรมและการทำงานของอุปกรณ์สารกึ่งตัวนำ ภายใต้เงื่อนไขจุดทำงานเฉพาะตัวของอุปกรณ์นั้น แบบจำลองของไบโพลาร์ทรานซิสเตอร์ที่นิยมใช้กันอย่างกว้างขวางคือแบบจำลอง r_e และแบบจำลอง $hybrid-\pi$ ซึ่งในที่นี้จะขอใช้แบบจำลองแบบ r_e เป็นหลัก พิจารณาวงจรขยายสัญญาณของไบโพลาร์ทรานซิสเตอร์

ในวงจรเทียบเคียงของทรานซิสเตอร์ เราจะแทนทรานซิสเตอร์ด้วยไดโอดและแหล่งจ่ายกระแส (Dependent Source) และเมื่อแทนค่าความต้านทานของไดโอดด้วย r_e จะได้วงจร ดังรูป



จากรูปข้างต้น เมื่อแทนค่าความต้านทานของไดโอดด้วย r_e จะได้วงจร ดังรูป



จากรูป เป็นแบบจำลอง r_e ของวงจรอิมิตอร์ร่วมของทรานซิสเตอร์แบบ npn โดย r_e คือความต้านทานกระแสกลับของไดโอด ซึ่งหาได้จาก

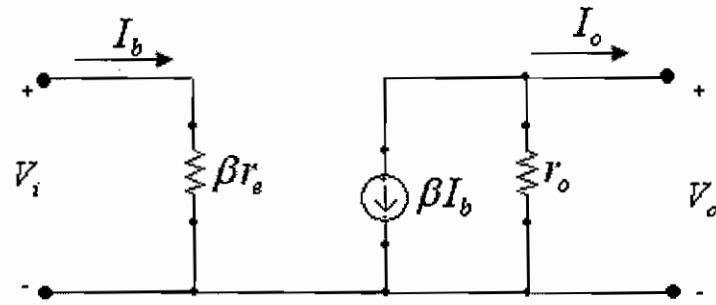
$$r_e = \frac{26mV}{I_E} \quad (2.4)$$

จาก KVL;

$$V_i = V_{BE} = I_e R_e = \beta I_b r_e$$

$$Z_i = \frac{V_i}{I_i} = \frac{V_{be}}{I_b} = \frac{\beta I_b r_e}{I_b} = \beta r_e$$

แทนค่า Z_i ในวงจร จะได้วงจรเทียบเคียง r_e ดังรูป

รูปที่ 2.5 แบบจำลอง r_e ของวงจรทรานซิสเตอร์

จากรูปวงจรเทียบเคียง r_e (รูปที่ 2.5) จะได้ว่า

$$I_i = I_b$$

$$I_o = -\beta I_b$$

$$Z_i = \beta r_e$$

$$Z_o = r_o \parallel R_L$$

จากกฎของโอห์มจะได้

$$V_o = I_o Z_o$$

$$V_o = (-\beta I_b)(r_o \parallel R_L)$$

และ

$$V_i = I_i Z_i$$

$$V_i = I_b (\beta r_e)$$

เนื่องจาก

$$A_v = \frac{V_o}{V_i}$$

$$A_v = \frac{(-\beta I_b)(r_o \parallel R_L)}{I_b (\beta r_e)} = -\frac{(r_o \parallel R_L)}{r_e}$$

เนื่องจากค่า r_o มีค่าสูงมาก ($r_o \cong \infty$) ค่าอิมพีแดนซ์เอาต์พุตจึงมีค่าเท่ากับ R_L

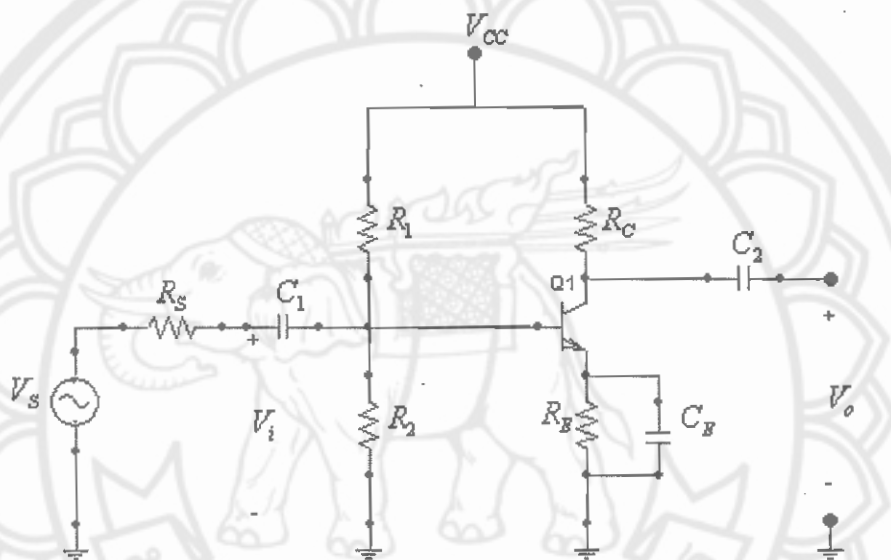
ฉะนั้น

$$A_v = -\frac{R_L}{r_e}$$

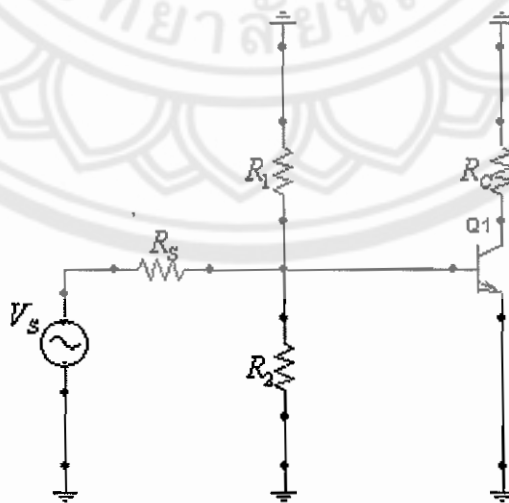
เนื่องจาก
$$A_i = \frac{I_o}{I_i}$$

จะได้
$$A_i = \frac{\beta I_b}{I_b} = \beta$$

ในการวิเคราะห์สัญญาณขนาดเล็กลงของไบโพลาร์ทรานซิสเตอร์ส่วนที่เป็นแหล่งจ่ายกระแสตรง V_{CC} จะแทนด้วยวงจรสมมูลที่มีศักย์ไฟฟ้าเป็นศูนย์ (หรือแทนที่ด้วยกราวด์) และตัวเก็บประจุ C_1, C_2 และ C_E ในวงจรจะแทนด้วยวงจรสมมูลที่มีศักย์ไฟฟ้าเป็นศูนย์ (หรือ วงจรสมมูลแบบลัดวงจร) ดังรูป



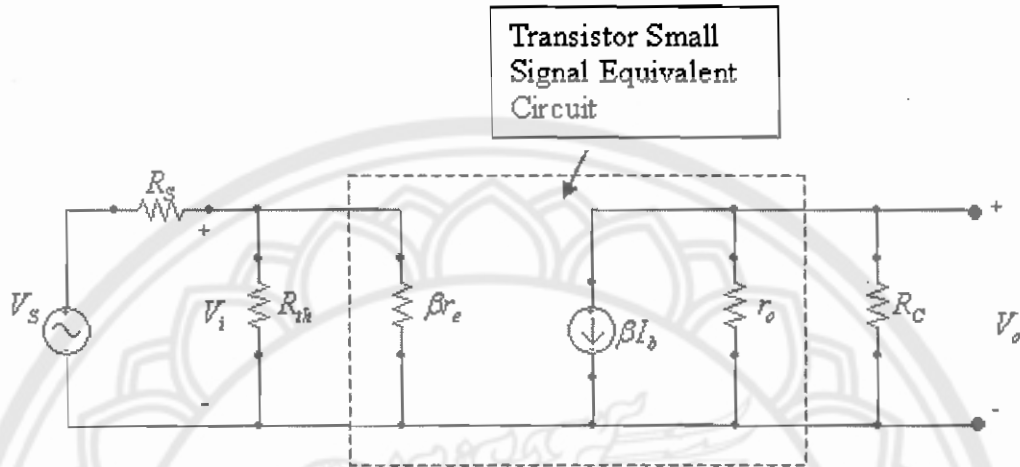
รูปที่ 2.6a



รูปที่ 2.6b

รูปที่ 2.6 วงจรขยายของไบโพลาร์จังก์ชันทรานซิสเตอร์

จากวงจรในรูป 2.6a ในกรณีที่เราต้องวิเคราะห์คุณสมบัติต่างๆของการขยายสัญญาณ สามารถแทนด้วยวงจรสมมูลดังในรูป 2.6b จะเห็นว่าความต้านทาน R_1 และ R_2 จะต่อขนานกันอยู่ และความต้านทาน R_c ต่อเข้ากับขามิตเตอร์หรือต่อลงกราวด์ ดังนั้นจัดรูปวงจรใหม่ แสดงได้ดังในรูป 2.7



รูป 2.7 แบบจำลองสมมูลที่ใช้วิเคราะห์พารามิเตอร์ต่างๆของการขยายสัญญาณ

จากรูปที่ 2.7 เราสามารถคำนวณหาค่าพารามิเตอร์ต่างๆ ของวงจรเพื่อใช้ในการวิเคราะห์หาค่า อัตราการขยายแรงดัน A_v , อัตราการขยายกระแส A_i , ความต้านทานอินพุต Z_i และความต้านทานเอาต์พุต Z_o ซึ่งการวิเคราะห์เพื่อปริมาณต่างๆ นั้นเราจะใช้หลักการของแบบจำลองของไบโพลาร์ทรานซิสเตอร์แบบ r_e เป็นหลัก

2.2 การออกแบบจุดทำงานและการวิเคราะห์สัญญาณขนาดเล็กของ BJT

การออกแบบจุดทำงานหรือจุดไบอัสของวงจรขยายโดยใช้ทรานซิสเตอร์นั้น ค่าของความต้านทานที่ต่อร่วมกันในวงจรและรูปแบบการต่อใช้งานนั้น เป็นส่วนที่สามารถเปลี่ยนแปลงหรือกำหนดค่าได้โดยผู้ออกแบบเอง เพื่อให้ได้จุดไบอัสของวงจรตามที่ต้องการ โดยการวิเคราะห์วงจรแต่ละวงจร จะแยกวิเคราะห์ทีละกรณี ดังนี้

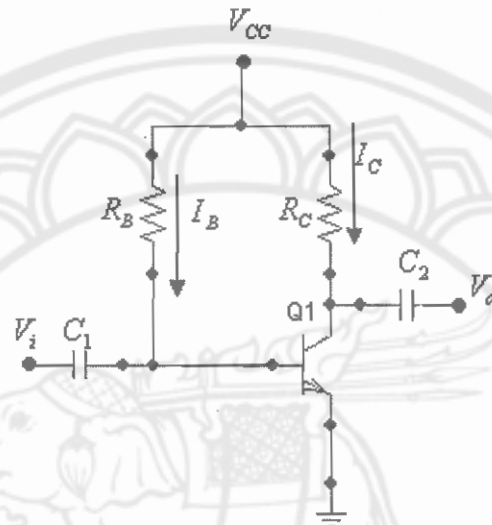
1. วิเคราะห์หาผลตอบสนองเชิงไฟฟ้ากระแสตรงของระบบ เพื่อกำหนดจุดทำงานของทรานซิสเตอร์
2. วิเคราะห์หาผลตอบสนองเชิงไฟฟ้ากระแสสลับหรือสัญญาณของระบบเพื่อหาอัตราการขยายของสัญญาณหรือผลตอบสนองเชิงความถี่ของสัญญาณ

ตัวอย่างวงจรที่ใช้ในการออกแบบจุดทำงานและวิเคราะห์สัญญาณขนาดเล็กของวงจรไบโพลาร์ทรานซิสเตอร์ มีดังนี้

2.2.1 วงจรไบอัสแบบตายตัว (Fixed – Bias Circuit)

1. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง

วงจร Fixed-Bias เป็นวงจรพื้นฐานสำหรับการวิเคราะห์ห้วงจรไบอัสกระแสตรงของทรานซิสเตอร์ ดังรูป วงจรจะแยกสัญญาณ AC input ออกไปโดยใช้ ตัวเก็บประจุ C_1 และป้องกันการไหลของกระแส DC ออกทางด้านเอาต์พุตด้วย C_2



วงจร Fixed-Bias

การวิเคราะห์ห้วงจร Fixed-Bias สามารถแยกพิจารณาเป็น 2 ส่วน ดังนี้

1. Base-Emitter loop

จาก Kirchhoff's Voltage Law (KVL) สามารถเขียนได้ดังนี้

$$V_{CC} = I_B R_B + V_{BE}$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

โดยค่า V_{BE} ของซิลิกอนไดโอดจะมีค่าเท่ากับ 0.7 V และ V_{BE} ของเจอร์เมเนียมไดโอดจะมีค่าเท่ากับ 0.3V

2. Collector-Emitter loop

จาก KVL สามารถเขียนได้ดังนี้

$$V_{CC} = I_C R_C + V_{CE} + V_E$$

$$V_{CE} = V_{CC} - I_C R_C - V_E$$

เมื่อขา E ต่อกบกราวด์ทำให้ $V_E = 0V$ ดังนั้น

$$V_{CE} = V_{CC} - I_C R_C$$

$$I_C = \frac{V_{CC} - V_{CE}}{R_C}$$

และ $V_{CE} = V_C$

โดยที่ V_C คือ แรงดันตกคร่อมคอลเลกเตอร์กับกราวด์

จากสมการ $I_B = \frac{V_{CC} - V_{BE}}{R_B}$, I_B ถูกควบคุมโดย R_B และเนื่องจาก I_C สัมพันธ์กับ I_B ด้วย

ค่า β (สมการที่ 2.2) เพราะฉะนั้นถึงแม้จะปรับค่า R_C ของสมการ $I_C = \frac{V_{CC} - V_{CE}}{R_C}$ ก็ไม่มีผลกระทบกับ ค่า I_C และ I_B

จุดอิ่มตัวของทรานซิสเตอร์

เมื่อทรานซิสเตอร์อิ่มตัวจะทำให้แรงดัน $V_{CE} = 0V$ หากทำการลัดวงจรระหว่างขา Collector และขา Emitter ของทรานซิสเตอร์ จะสามารถหากระแส Collector ที่จุดอิ่มตัวได้ดังนี้

$$V_{CE} = 0 \text{ และทำให้ } V_{R_C} = V_{CC}$$

จากกฎของโอห์ม สามารถเขียนได้ดังนี้

$$V_{CC} = I_{C_{sat}} R_C$$

$$I_{C_{sat}} = \frac{V_{CC}}{R_C}$$

การวิเคราะห์ DC Load-line

เส้น DC Load - Line เป็นเส้นตรงที่ใช้ในการกำหนดจุดทำงานของทรานซิสเตอร์ เกิดจากการลากเส้นเชื่อมระหว่างจุด 2 จุด ที่ได้จากสมการเอาต์พุตของวงจร โดยที่สมการเอาต์พุตของวงจร Fixed-Bias คือ $V_{CE} = V_{CC} - I_C R_C$

จุดตัดของ DC Load-line กับเส้นลักษณะสมบัติของทรานซิสเตอร์ จะเป็นจุดทำงานหรือ Q-point ของวงจร โดยจุดทำงานที่เหมาะสมจะอยู่ใน Active Region และ DC Load-line หาได้จากจุดสองจุด คือ

1 จุดตัดบนแกน X

$$\text{ที่ } I_C = 0A; \quad V_{CE} = V_{CC} - I_C R_C$$

$$V_{CE} = V_{CC} - (0)R_C$$

$$V_{CE} = V_{CC} \quad |_{I_C=0mA}$$

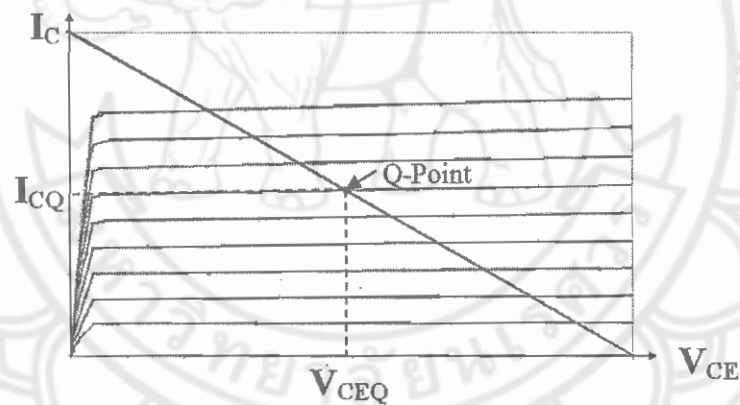
2 จุดตัดบนแกน Y

$$\text{ที่ } V_{CE} = 0V; \quad V_{CE} = V_{CC} - I_C R_C$$

$$0 = V_{CC} - I_C R_C$$

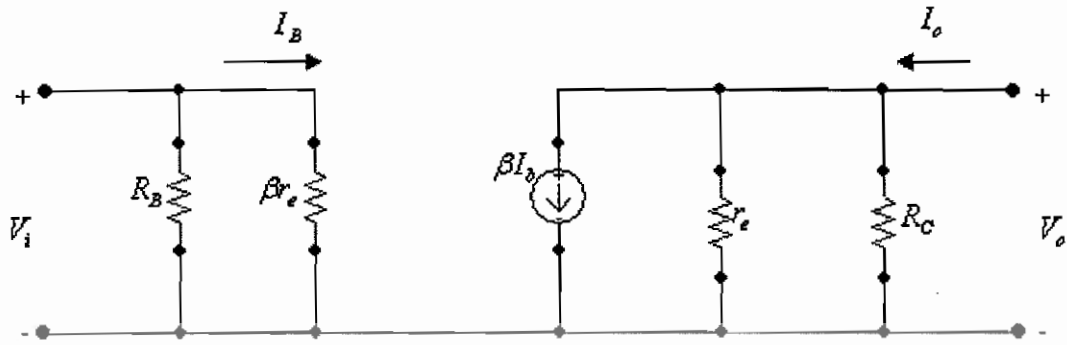
$$I_C = \frac{V_{CC}}{R_C} \quad |_{V_{CE}=0V}$$

นำจุดตัดทั้งสองมาพล็อตลงในกราฟคุณลักษณะของทรานซิสเตอร์ จะได้เส้น DC Load-line ดังรูป



2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับ

การวิเคราะห์สัญญาณขนาดเล็กละของทรานซิสเตอร์ ทำได้โดยการนำ V_{CC} ลงกราวด์และลัดวงจร C_1 และ C_2 และแทนทรานซิสเตอร์ด้วยแบบจำลอง r_e จะได้วงจรเทียบเคียง ดังรูป



วงจรเทียบเคียงของวงจร Fixed-Bias

กรณีเกิด r_o

จะได้

$$Z_i = R_B \parallel \beta r_e \cong \beta r_e$$

$$Z_o = r_o \parallel R_C$$

$$A_v = -\frac{R_C \parallel r_o}{r_e}$$

$$A_i = \frac{r_o \beta}{r_o + R_C}$$

กรณีไม่เกิด r_o ($r_o = \infty$)

จะได้

$$Z_i = R_B \parallel \beta r_e \cong \beta r_e$$

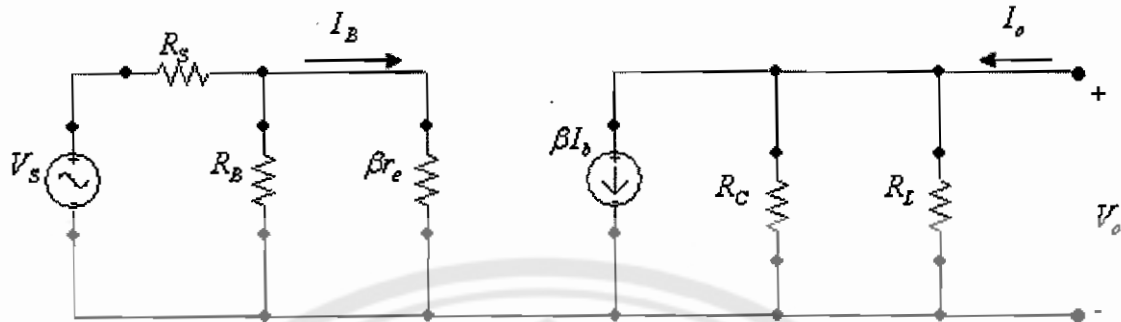
$$Z_o = R_C$$

$$A_{vNL} = -\frac{R_C}{r_e}$$

$$A_i = \beta$$

เนื่องจาก A_v เป็นค่าที่ติดลบ แสดงว่าสัญญาณอินพุตและสัญญาณเอาต์พุตมีเฟสต่างกัน 180 องศาและเนื่องจาก r_o มีค่าสูงกว่า R_C มาก ทำให้ $r_o \parallel R_C \cong R_C$ ถึงเราจะคิดถึงผลกระทบของ r_o แต่ A_v และ A_i ก็ไม่เกิดการเปลี่ยนแปลง

กรณีที่เกิดผลกระทบของ R_L และ R_S



วงจรเทียบเคียงของวงจร Fixed-Bias กรณีที่เกิดผลกระทบของ R_L และ R_S

จากรูป คือวงจรเทียบเคียงของวงจรขยาย Fixed-Bias ซึ่งต่อเข้ากับอิมพีแดนซ์โหลด (R_L) และความต้านทานแหล่งจ่าย (R_S)

จากรูปจะได้

$$Z_i = R_B \parallel \beta r_e$$

$$Z_o = R_C \parallel R_L$$

$$A_v = -\frac{(R_C \parallel R_L)}{r_e}$$

$$A_{v_s} = \frac{V_o}{V_s} = \frac{V_o}{V_i} \frac{V_i}{V_s} = \frac{Z_i}{Z_i + R_S}$$

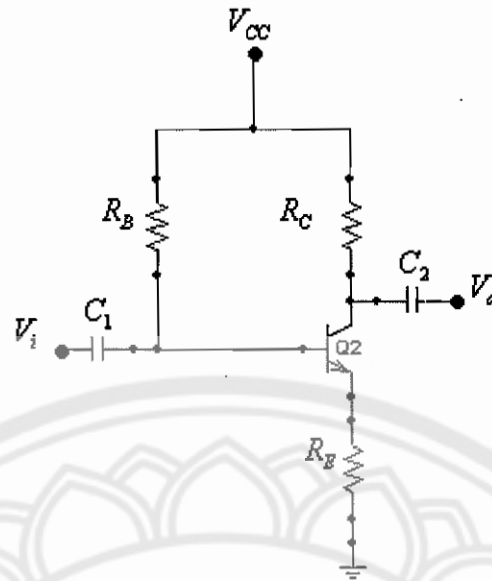
$$A_i = -A_v \frac{Z_i}{R_L}$$

$$A_{i_s} = \frac{I_o}{I_s} = \frac{I_o}{I_i} \frac{I_i}{I_s} = -A_{v_s} \frac{Z_i + R_S}{R_L}$$

2.2.2 วงจร Emitter - Stabilized Bias

1. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง

วงจร Emitter - Stabilized Bias คือวงจร Fixed-Bias ที่เพิ่มตัวต้านทานที่ขาอิมิตเตอร์ (R_E) เข้าไป เพื่อให้วงจรมีเสถียรภาพที่ดีขึ้น จุดทำงานไม่เปลี่ยนแปลงได้ง่ายตามอุณหภูมิ



วงจร Emitter - Stabilized Bias

การวิเคราะห์วงจร Emitter - Stabilized Bias สามารถแยกพิจารณาเป็น 2 ส่วน ดังนี้

1. Base - Emitter loop

จาก Kirchhoff's Voltage Law (KVL) สามารถเขียนได้ดังนี้

$$V_{CC} = I_B R_B + V_{BE} + (\beta + 1) I_B R_E$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1) R_E}$$

2. Collector - Emitter loop

จาก KVL สามารถเขียนได้ดังนี้

$$V_{CC} = I_C R_C + V_{CE} + I_C R_E$$

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

จุดอิ่มตัวของทรานซิสเตอร์

เมื่อทรานซิสเตอร์อิ่มตัวจะทำให้แรงดัน $V_{CE} = 0V$ หากทำการลัดวงจรระหว่างขา Collector และขา Emitter ของทรานซิสเตอร์ จะสามารถหากระแส Collector ที่จุดอิ่มตัวได้ดังนี้

$$V_{CE} = 0 \text{ และทำให้ } V_{R_C} + V_{R_E} = V_{CC}$$

จากกฎของโอห์ม สามารถเขียนได้ดังนี้

$$V_{CC} = I_C (R_C + R_E)$$

$$I_{Csat} = \frac{V_{CC}}{R_C + R_E}$$

การวิเคราะห์ DC Load-line

สมการเอาต์พุตของวงจร Emitter - Stabilized Bias คือ $V_{CE} = V_{CC} - I_C (R_C + R_E)$
และ DC Load-line หาได้จากจุดสองจุด คือ

1 จุดตัดบนแกน X

$$\text{ที่ } I_C = 0A; \quad V_{CE} = V_{CC} - I_C (R_C + R_E)$$

$$V_{CE} = V_{CC} \Big|_{I_C = 0mA}$$

2 จุดตัดบนแกน Y

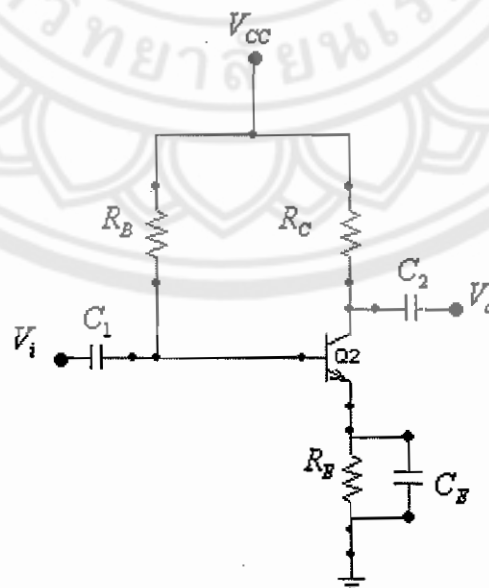
$$\text{ที่ } V_{CE} = 0V; \quad V_{CE} = V_{CC} - I_C (R_C + R_E)$$

$$I_C = \frac{V_{CC}}{R_C + R_E} \Big|_{V_{CE} = 0V}$$

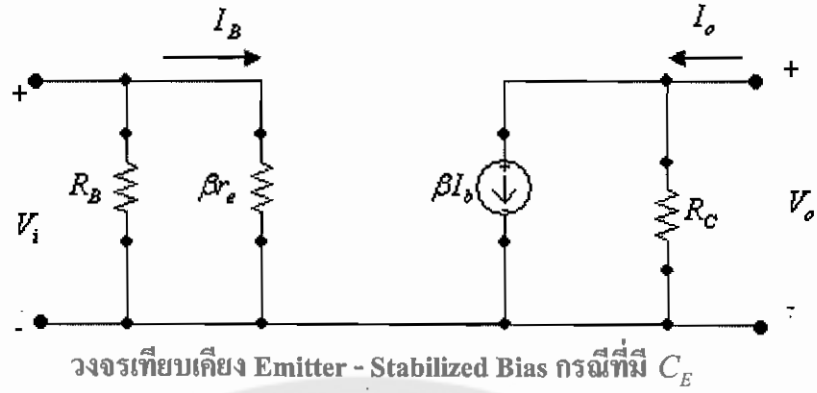
2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับ

การวิเคราะห์สัญญาณขนาดเล็กลงของทรานซิสเตอร์ ทำได้โดยการนำ V_{CC} ลงกราวด์และลัดวงจร C_1 และ C_2 และแทนทรานซิสเตอร์ด้วยแบบจำลอง r_e

กรณีที่มี C bypass จะได้วงจร ดังรูป

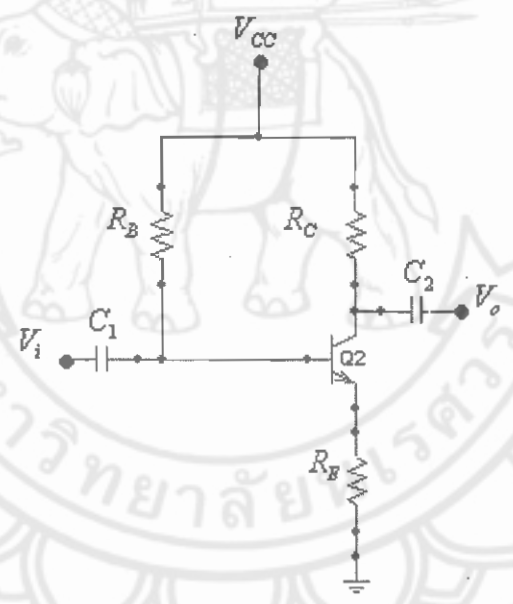


วงจร Emitter - Stabilized Bias กรณีที่มี C_E

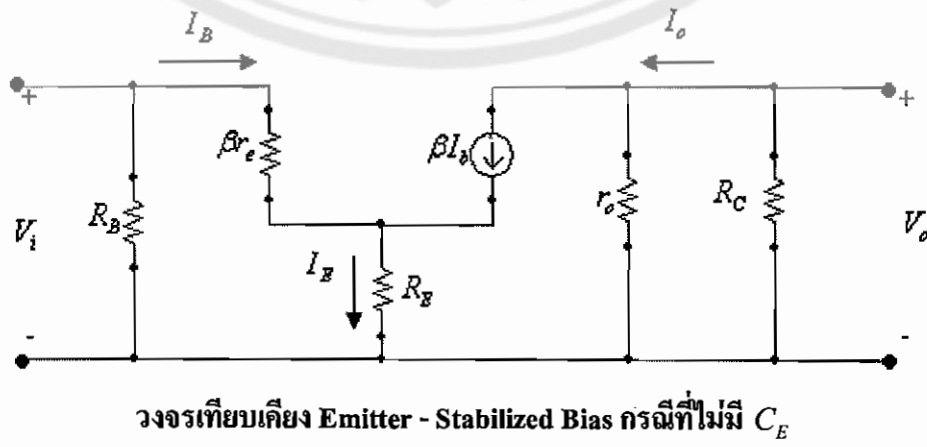


ค่าพารามิเตอร์ต่างๆ ของวงจร Emitter - Stabilized Bias กรณีที่มี C_E จะเหมือนกับค่าพารามิเตอร์ของวงจร Fixed - Bias

กรณีที่ไม่มี C_E bypassed วงจรขยาย Emitter - Stabilized Bias ที่ไม่มีตัวเก็บประจุ C_E มาต่อคร่อมตัวต้านทาน R_E จะทำให้มีกระแสไฟฟ้าไหลผ่านตัวต้านทาน R_E ดังรูป



วงจร Emitter - Stabilized Bias กรณีที่ไม่มี C_E



กรณีคิด r_o

จะได้

$$Z_b = \frac{V_i}{I_b} = \beta(r_e + R_E)$$

$$Z_i = R_B \parallel Z_b$$

$$Z_o = r_o \parallel R_C$$

$$A_v = -\frac{R_C \parallel r_o}{r_e + R_E}$$

$$A_i = -A_v \frac{Z_i}{R_C}$$

กรณีไม่คิด r_o ($r_o = \infty$)

จะได้

$$Z_b = \beta(r_e + R_E)$$

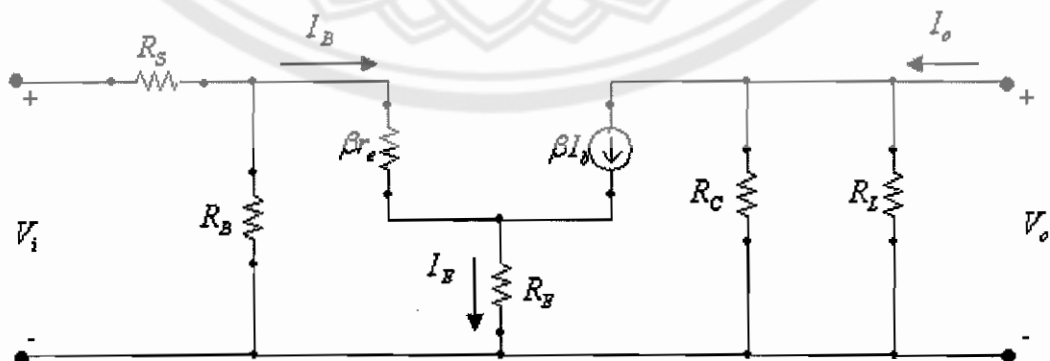
$$Z_i = R_B \parallel Z_b$$

$$Z_o = R_C$$

$$A_v = -\frac{R_C}{r_e + R_E}$$

$$A_i = \frac{I_o I_b}{I_b I_i} = \frac{\beta R_B}{R_B + Z_b} = -A_v \frac{Z_i}{R_C}$$

กรณีที่คิดผลกระทบของ R_L และ R_S



วงจรเทียบบีเดีย Emitter - Stabilized Bias กรณีที่มี R_S และ R_L

จะได้

$$Z_b = \beta(r_e + R_E)$$

$$Z_i = R_B \parallel Z_b$$

$$Z_o = R_C \parallel R_L$$

$$A_v = -\frac{(R_C \parallel R_L)}{(r_e + R_E)}$$

$$A_{v_s} = \frac{V_o}{V_i} \frac{V_i}{V_s} = A_v \frac{Z_i}{Z_i + R_s}$$

$$A_i = -A_v \frac{Z_i}{R_L}$$

$$A_{i_s} = -A_{v_s} \frac{Z_i + R_s}{R_L}$$

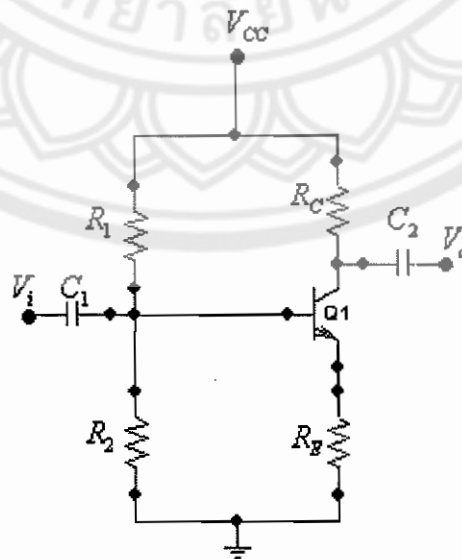
1436076x
นร.
ก 2790
2551

2.2.3 วงจร Voltage - Divider Bias

1. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง

วงจร Voltage - Divider Bias เป็นวงจรไบอัสทรานซิสเตอร์ที่ได้รับความนิยมมากที่สุดเพราะว่ามีเสถียรภาพดี และวงจรนี้จะเปลี่ยนแปลงน้อยมากเมื่อ β เปลี่ยนหรือเรียกได้ว่า วงจรนี้ไม่ขึ้นอยู่กับ β

ในการวิเคราะห์วงจรนี้เราไม่สามารถทำการวิเคราะห์วงจรได้โดยตรง จะต้องมีการแปลงวงจรเสียใหม่ โดยอาศัยหลักการของเทวินินมาช่วยในการวิเคราะห์



วงจร Voltage - Divider Bias

การวิเคราะห์วงจร Voltage – Divider Bias สามารถแยกพิจารณาเป็น 2 ส่วน ดังนี้

1. Base - Emitter loop

$$R_{th} = R_{B1} \parallel R_{B2}$$

จากกฎการแบ่งแรงดัน

$$E_{th} = V_{R2} = V_{CC} \frac{R_{B2}}{R_{B1} + R_{B2}}$$

จาก Kirchhoff's Voltage Law (KVL) สามารถเขียนได้ดังนี้

$$E_{th} = I_B R_{th} + V_{BE} + I_E R_E$$

และจาก

$$I_E = (\beta + 1) I_B$$

จะได้

$$E_{th} = I_B R_{th} + V_{BE} + (\beta + 1) I_B R_E$$

$$I_B = \frac{E_{th} - V_{BE}}{R_{th} + (\beta + 1) R_E}$$

2. Collector - Emitter loop

จาก KVL สามารถเขียนได้ดังนี้

$$V_{CC} = I_C R_C + V_{CE} + I_C R_E$$

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

จุดอิ่มตัวของทรานซิสเตอร์

เมื่อทรานซิสเตอร์อิ่มตัวจะทำให้แรงดัน $V_{CE} = 0V$ หากทำการลัดวงจรระหว่างขา Collector และขา Emitter ของทรานซิสเตอร์ จะสามารถหากระแส Collector ที่จุดอิ่มตัวได้ดังนี้

$$V_{CE} = 0 \text{ และทำให้ } V_{R_C} + V_{R_E} = V_{CC}$$

จากกฎของโอห์ม สามารถเขียนได้ดังนี้

$$V_{CC} = I_C (R_C + R_E)$$

$$I_{Csat} = \frac{V_{CC}}{R_C + R_E}$$

การวิเคราะห์ DC Load-line

สมการเอาต์พุตของวงจร Voltage - Divider Bias คือ $V_{CE} = V_{CC} - I_C(R_C + R_E)$ และ DC Load-line หาได้จากจุดสองจุด คือ

1 จุดตัดบนแกน X

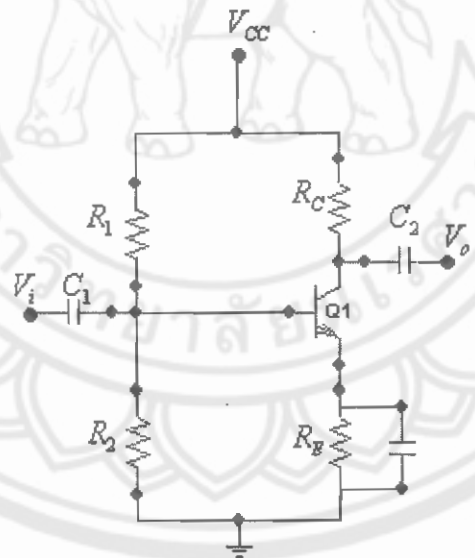
$$\begin{aligned} \text{ที่ } I_C = 0A; \quad V_{CE} &= V_{CC} - I_C(R_C + R_E) \\ V_{CE} &= V_{CC} \Big|_{I_C=0mA} \end{aligned}$$

2 จุดตัดบนแกน Y

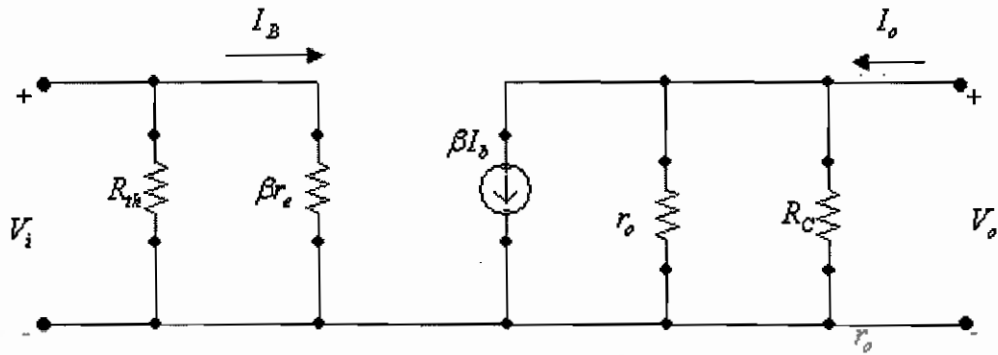
$$\begin{aligned} \text{ที่ } V_{CE} = 0V; \quad V_{CE} &= V_{CC} - I_C(R_C + R_E) \\ I_C &= \frac{V_{CC}}{R_C + R_E} \Big|_{V_{CE}=0V} \end{aligned}$$

2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับ

การวิเคราะห์สัญญาณขนาดเล็ทของทรานซิสเตอร์ ทำได้โดยการนำ V_{CC} ลงกราวด์และถ่วงจร C_1 และ C_2 และแทนทรานซิสเตอร์ด้วยแบบจำลอง r_e



วงจร Voltage - Divider Bias กรณีที่มี C_E



วงจรเทียบเคียง Voltage - Divider Bias กรณีที่มี C_E

กรณีคิด r_o

จะได้

$$Z_i = R_{Th} \parallel \beta r_e$$

$$Z_o = r_o \parallel R_C$$

$$A_v = -\frac{R_C \parallel r_o}{r_e}$$

$$A_i = \left(\frac{\beta r_o}{r_o + R_C} \right) \left(\frac{R_{Th}}{R_{Th} + \beta r_e} \right)$$

หรือ $A_i = -A_v \left(\frac{Z_i}{R_C} \right)$

กรณีไม่คิด r_o ($r_o = \infty$)

$$R_{Th} = R_{B1} \parallel R_{B2}$$

$$Z_i = R_{Th} \parallel \beta r_e$$

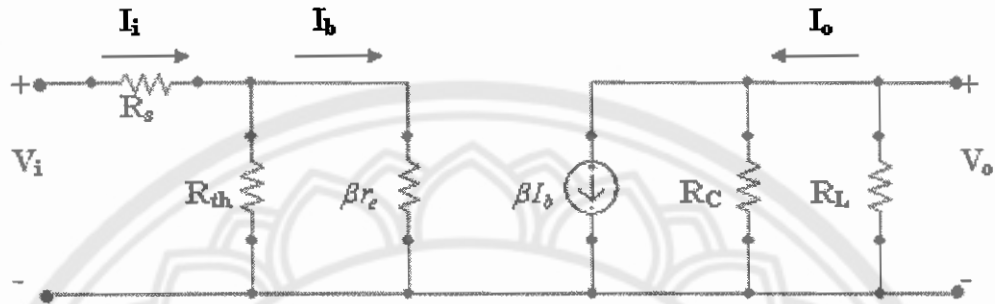
$$Z_o = R_C$$

$$A_v = -\frac{R_C}{r_e}$$

$$A_i = \left(\frac{I_o I_b}{I_b I_i} \right) = \left(\frac{\beta R_{Th}}{R_{Th} + \beta r_e} \right)$$

$$\text{หรือ } A_i = -A_v \left(\frac{Z_i}{R_c} \right)$$

กรณีที่เกิดผลกระทบของ R_L และ R_s



วงจรเทียบเคียง Voltage - Divider Bias กรณีที่มี R_s และ R_L

จะได้

$$Z_i = R_{Th} \parallel \beta r_e$$

$$Z_o = R_C \parallel R_L$$

$$A_v = \frac{V_o}{V_i} = - \frac{(R_C \parallel R_L)}{r_e}$$

$$A_{v_s} = \frac{V_o}{V_s} = - \frac{(R_C \parallel R_L)}{r_e} \frac{Z_i}{Z_i + R_s}$$

$$\text{หรือ } A_{v_s} = A_v \frac{Z_i}{Z_i + R_s}$$

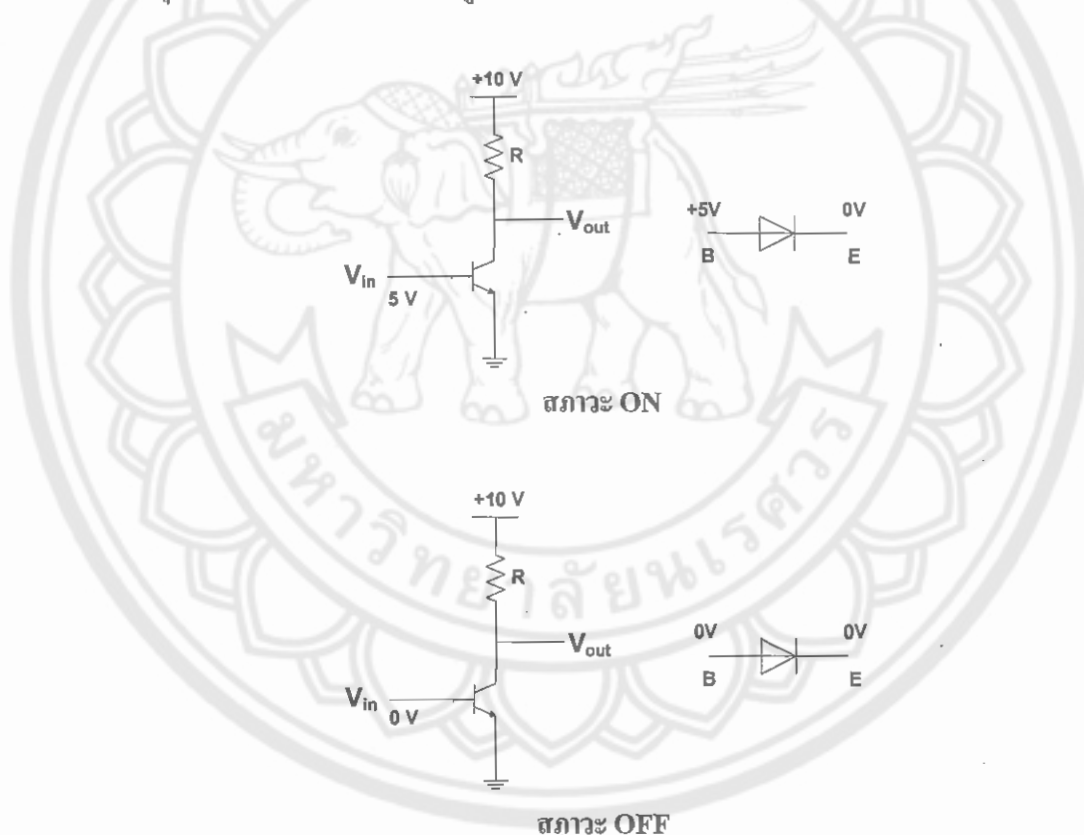
$$A_i = -A_v \frac{Z_i}{R_L}$$

$$A_{i_s} = -A_{v_s} \frac{Z_i + R_s}{R_L}$$

2.3 ตัวอย่างการนำทรานซิสเตอร์ไปใช้งาน

2.3.1 ทรานซิสเตอร์ทำงานเป็นสวิตช์

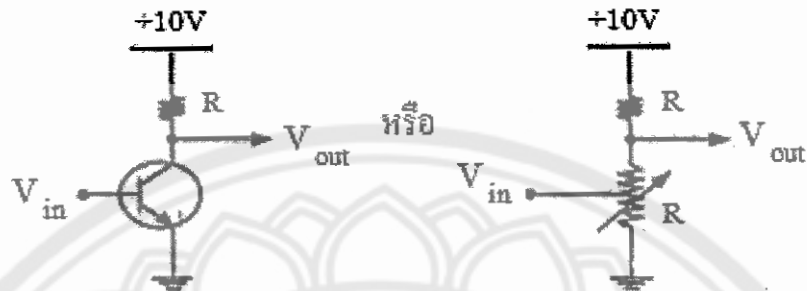
การนำทรานซิสเตอร์ไปใช้งานเป็นสวิตช์ในการเปิด-ปิดวงจรของทรานซิสเตอร์จะถูกควบคุมโดยเบส-อิมิตเตอร์โคโอด (B-E) นั่นคือ เมื่อ เบส-อิมิตเตอร์โคโอดได้รับไบอัสตรงทรานซิสเตอร์จะอยู่สถานะ ON โดยการป้อนกระแสเบส (I_B) ให้กับเบสของทรานซิสเตอร์ เพื่อให้รอยต่อระหว่างคอลเลกเตอร์กับ อิมิตเตอร์นำกระแสได้ และต้องจ่ายกระแสเบสให้ทรานซิสเตอร์นำกระแสจนอิมิตเตอร์จะเกิดกระแสไหลผ่านรอยต่อคอลเลกเตอร์กับอิมิตเตอร์ เปรียบได้ว่าสวิตช์ระหว่างจุด C และ E ทำงานได้ แต่ถ้าเบส-อิมิตเตอร์โคโอดได้รับไบอัสกลับทรานซิสเตอร์ก็จะอยู่ในสถานะ OFF คือเมื่อหยุดปล่อยกระแสเบสให้กับเบสของทรานซิสเตอร์จะไม่สามารถทำงานเป็นสวิตช์ได้ กระแสคอลเลกเตอร์จะไม่ไหลผ่านรอยต่อไปสู่อิมิตเตอร์ ($I_C = 0$) ขณะนี้ทรานซิสเตอร์จะอยู่ในสถานะคัตออฟ เปรียบได้ว่าสวิตช์ระหว่างจุด C และ E ปิดสวิตช์ ดังรูป



รูปที่ 2.8 ทรานซิสเตอร์ทำงานเป็นสวิตช์

2.3.2 ทรานซิสเตอร์ทำงานเป็นตัวต้านทานชนิดปรับค่าได้

การใช้งานทรานซิสเตอร์นอกจากจะให้ป็นสวิตช์เปิดปิดวงจรแล้วความสามารถด้านอื่นของทรานซิสเตอร์ คือ ใช้เป็นตัวต้านทานชนิดปรับค่าได้ โดยมีวงจรสมมูลดังรูป



รูปที่ 2.9 ทรานซิสเตอร์ทำงานเป็นตัวต้านทานปรับค่าได้

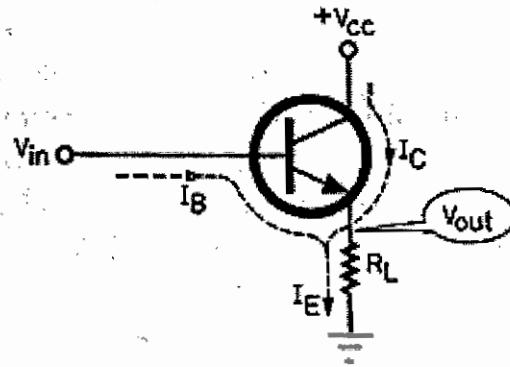
ที่ผ่านมาจะเห็นได้ว่าแรงดันไฟฟ้า +5 V ที่เบสอินพุตทำให้เกิดค่าความต้านทานต่ำระหว่างอิมิตเตอร์และคอลเลกเตอร์ (ปิดสวิตช์) และเมื่อให้แรงดันไฟฟ้า 0 V จ่ายเข้าที่เบสอินพุต กลับทำให้เกิดค่าความต้านทานสูงระหว่างอิมิตเตอร์และคอลเลกเตอร์ (เปิดสวิตช์)

2.3.3 การใช้ทรานซิสเตอร์รักษาแรงดันให้คงที่

การขยายกระแสของทรานซิสเตอร์ยังสามารถนำมาใช้เป็นวงจรแรงดันให้คงที่ (Voltage regulator) ได้อีกด้วยโดยต่อวงจรดังรูปที่ 2.27 ซึ่งจะได้แรงดันที่ขา E น้อยกว่าแรงดันที่ B ประมาณ 0.6 โวลต์ นั่นคือ

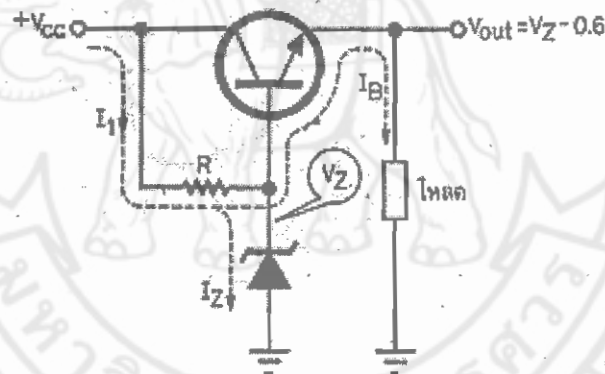
$$V_{out} = V_{in} - 0.6$$

จะเห็นว่าแม้ว่า R_L จะเปลี่ยนค่าไปเท่าไรก็ตาม V_{out} จะไม่เปลี่ยนแปลงตามไปด้วย ที่เป็นเช่นนี้ได้ ก็เพราะว่าเมื่อ R_L มีค่าน้อยลง I_B จะมีค่ามากขึ้น ผลก็คือ I_C จะมีค่ามากขึ้นจนทำให้ผลคูณของ I_C และ R_L ซึ่งก็คือ V_{out} มีค่าเท่าเดิม ทำนองเดียวกัน ถ้า R_L มีค่ามากขึ้น I_C จะลดลงตามไปด้วยผลคูณของ I_C และ R_L ยังคงได้ผลเท่าเดิมเช่นกัน



รูปที่ 2.10 การใช้ทรานซิสเตอร์รักษาแรงดันให้คงที่ตามค่า V_{in}

จากหลักการในรูปที่ 2.27 แรงดัน V_{out} ที่ได้จะขึ้นอยู่กับ V_{in} โดยตรงและไม่ขึ้นกับโหลด R_L ดังนั้นจึงต้องหาแหล่งจ่าย V_{in} ที่คงที่ ก็คือใช้ซีเนอร์ไดโอดมาต่อดังรูปที่ 2.28 ซึ่งจะทำให้แรงดันที่ขา B ของทรานซิสเตอร์คงที่อยู่เสมอเท่ากับ V_Z ของซีเนอร์ไดโอด แรงดัน V_{out} จึงมีค่าเป็น $V_Z - 0.6V$ เสมอ ตัวอย่างเช่น เมื่อต้องการแรงดัน V_{out} เป็น 4.5 โวลต์ก็เลือกซีเนอร์ไดโอดขนาด 5.1 โวลต์ เป็นต้น



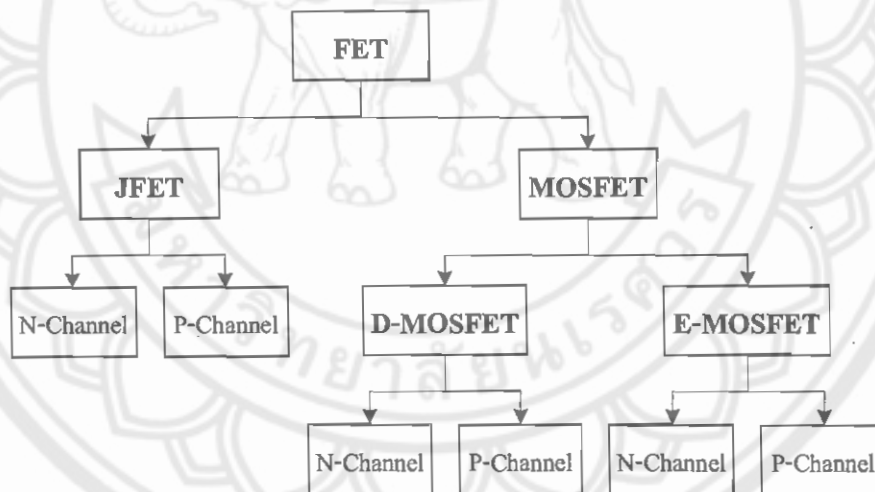
รูปที่ 2.11 การใช้ซีเนอร์ไดโอดรักษาแรงดันให้คงที่โดยต่อร่วมกับทรานซิสเตอร์

2.4 ทรานซิสเตอร์สนามไฟฟ้า (Field Effect Transistors, FETs)

เฟต มาจากคำว่า Field Effect Transistor เป็นอุปกรณ์สารกึ่งตัวนำอีกตัวหนึ่งที่มีประโยชน์และมีการนำมาใช้งานกันมาก เฟตเป็นทรานซิสเตอร์แบบหนึ่ง เนื่องจากทรานซิสเตอร์ปกติจะมีข้อด้อยในด้านอินพุตอิมพีแดนซ์ที่ค่อนข้างต่ำ ดังนั้นถ้าหากนำมาใช้ในวงจรที่ต้องการอินพุตอิมพีแดนซ์สูงๆ จะต้องออกแบบวงจรค่อนข้างซับซ้อน แต่ปัญหานี้จะหมดไปถ้าหากใช้เฟตแทนทรานซิสเตอร์ เนื่องจากเฟตมีอินพุตอิมพีแดนซ์ที่สูงมาก ทรานซิสเตอร์ธรรมดาจะทำงานด้วยกระแสไฟฟ้า แต่สำหรับเฟตแล้วจะใช้สนามไฟฟ้าควบคุมการทำงานจึงได้ ชื่อว่า Field effect transistor

2.4.1 โครงสร้างและชนิดของทรานซิสเตอร์สนามไฟฟ้า

เฟตมีด้วยกัน 2 ชนิดคือ เจเฟต (JFET) และมอสเฟต (MOSFET) และแต่ละชนิดยังสามารถแบ่งออกได้เป็น 2 แบบคือ แบบ P - Channel และแบบ N - Channel ดังรูป ส่วนทรานซิสเตอร์แบบสนามไฟฟ้าประเภทที่นิยมใช้กันมากที่สุดในอุปกรณ์อิเล็กทรอนิกส์ต่างๆ คือ MOSFET โดยเฉพาะคือมอสเฟตจะมีอินพุตอิมพีแดนซ์สูงกว่าเจเฟต เราสามารถควบคุมกระแสเอาต์พุตของวงจรได้โดยการควบคุมแรงดันอินพุต (V_i หรือ V_{GS})



รูปที่ 2.12 ชนิดและประเภทของเฟต

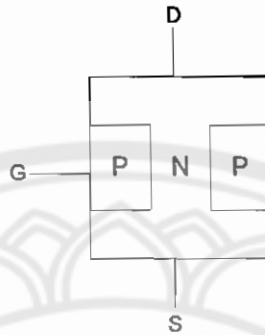
1. เจเฟต (JFET)

เจเฟต (JFET) ย่อมาจากคำว่า Junction Field Effect Transistor ลักษณะโครงสร้างและสัญลักษณ์ แสดงดังรูป เฟตมีขาคือใช้งาน 3 ขา คือ ขาเกต (gate) เดรน (drain) และซอร์ส (source) ระหว่างขาเดรนกับซอร์สจะได้รับไบแอสตรง ดังนั้นกระแสจะไหลจากขาเดรนไปยังขาซอร์ส จากกฎของเคอร์ชอฟสามารถเขียนเป็นสมการได้ดังนี้

$$I_S = I_G + I_D$$

เนื่องจากค่า R_G มีค่าสูงมาก ดังนั้น

$$I_G \cong 0A \text{ และทำให้ } I_S \cong I_D$$



โครงสร้างของ JFET N - Channel



รูปที่ 2.13 โครงสร้างและสัญลักษณ์ของ JFET

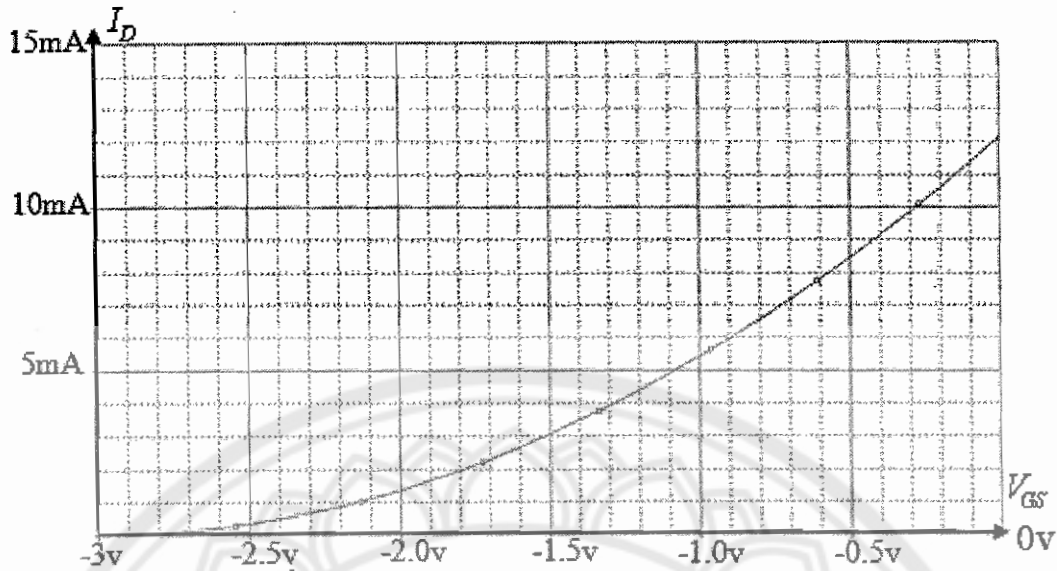
ความสามารถในการนำกระแสของเฟตจะขึ้นอยู่กับแรงดันที่ ขาเกต ถ้าหากแรงดันที่เกตเป็นลบมากกระแสก็จะไหลน้อย และถ้า หากแรงดันที่ขาเกตเป็นลบถึงค่าหนึ่ง ก็จะทำให้ไม่มีกระแสเดรนไหลเลย แรงดันเกตที่ค่านี้เรียกว่า แรงดันพิชออฟ (Pitch off voltage) โดยปกติมีค่าประมาณ -5 โวลต์

คุณลักษณะการถ่ายโอน

ความสัมพันธ์ระหว่างกระแสเอาต์พุต (I_D) และแรงดันอินพุต (V_{GS}) มีลักษณะที่ไม่เป็นเชิงเส้น แสดงในสมการชอเคลย์ ดังนี้

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \tag{2.5}$$

จากสมการชอเคลย์ สามารถเขียนกราฟคุณลักษณะการถ่ายโอน ได้ดังรูป



รูปที่ 2.14 กราฟคุณลักษณะการถ่ายโอนของ JFET

หรือใช้วิธีลัด โดยการใช้ค่าจากตารางที่ 2.1

ตารางที่ 2.1 แสดงค่าที่ใช้ในการเขียนกราฟถ่ายโอน

V_{GS}	I_D
0	I_{DSS}
$0.3V_P$	$I_{DSS}/2$
$0.5V_P$	$I_{DSS}/4$
V_P	0

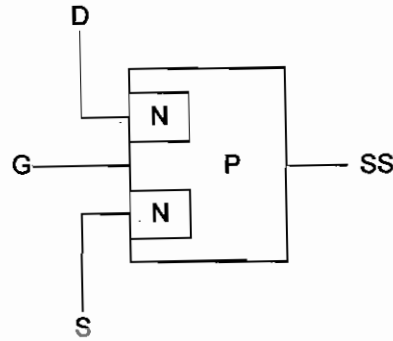
2. มอสเฟต (MOSFET)

มอสเฟตมาจากคำว่า Metal Oxide Semiconductor Field Effect Transistor เป็นทรานซิสเตอร์ชนิดหนึ่งซึ่งมีข้อดีคือ มีค่าความต้านทานอินพุตสูงมากและใช้สนามไฟฟ้าควบคุมการทำงาน มอสเฟตยังแบ่งเป็น 2 แบบ คือ แบบดีพลีชัน (depletion) และแบบเอนฮานซ์เมนต์ (enhancement)

ดีพลีชันมอสเฟต (D - MOSFET)

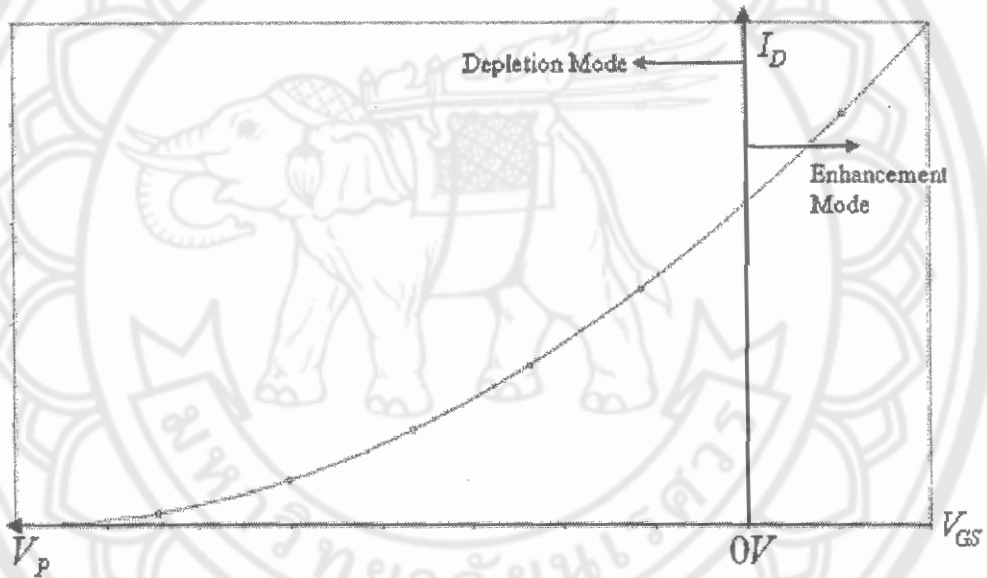
กำหนดให้ V_{GS} มีค่าเป็นศูนย์ แล้วจ่าย V_{DD} ที่ขั้ว D และ S ขั้ว D สามารถดึงดูดอิเล็กตรอนอิสระผ่านแชนแนล n ทำให้เกิดกระแส $I_D = I_S = I_{DSS}$ ไหลผ่านแชนแนล n ได้

ถ้าจ่าย V_{GS} ที่มีค่าเป็นลบมากขึ้นให้กับขั้วเกต I_D จะมีค่าน้อยลง การทำงานขณะ V_{GS} เป็นลบนี้เราเรียกว่า การทำงานในโหมดดีพลีชัน ถ้าจ่าย V_{GS} มีค่าเป็นบวกให้กับขั้วเกต กระแส I_D จะเพิ่มขึ้นจนมีค่ามากกว่า I_{DSS} การทำงานขณะ V_{GS} เป็นบวกนี้เราเรียกว่า การทำงานในโหมดเอนฮานซ์เมนต์



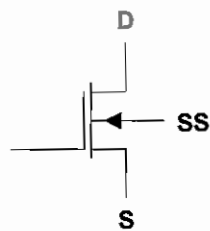
รูปที่ 2.15 โครงสร้างของตีมอสเฟต ชนิด N-Channel

จากสมการชอเคลย์ $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$ สามารถเขียนกราฟคุณลักษณะได้ดังรูป

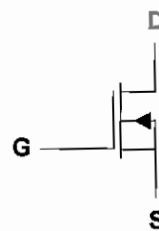


รูปที่ 2.16 กราฟคุณลักษณะของตีมอสเฟต ชนิด N

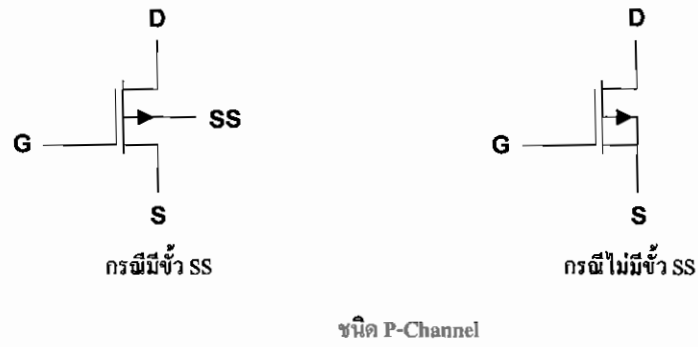
สัญลักษณ์ของตีมอสเฟต



กรณีมีขั้ว SS



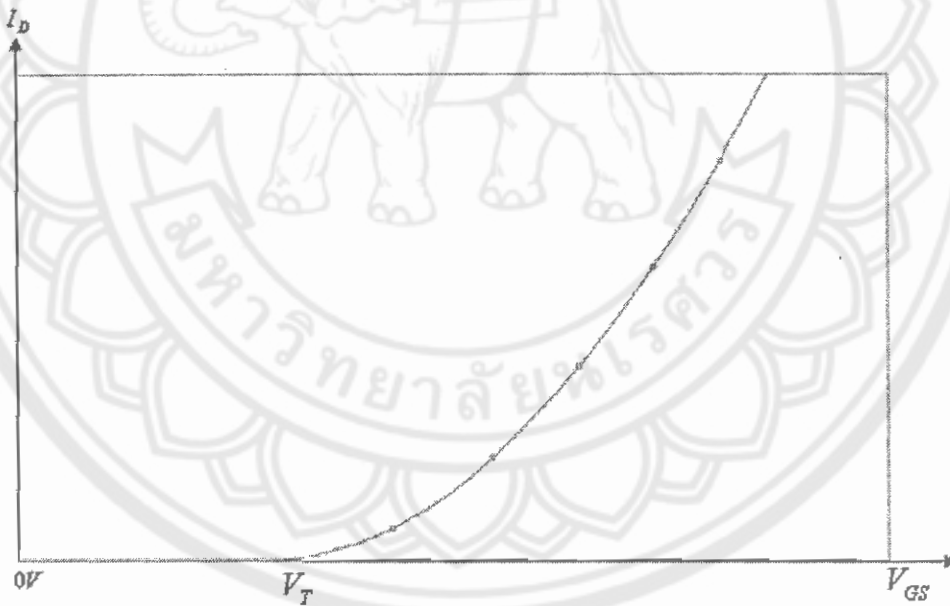
ชนิด N-Channel



รูปที่ 2.17 แสดงสัญลักษณ์ของคีมอสเฟต

สำหรับคีมอสเฟตชนิด P ก็มีหลักการทำงานเช่นเดียวกับชนิด N แต่ทิศทางการกระแสและขั้วของแรงดันจะกลับกันเท่านั้น

เอนฮานซ์เม้นคีมอสเฟต (E-MOSFET)



รูปที่ 2.18 กราฟคุณลักษณะของอีมอสเฟต ชนิด N

จากกราฟคุณลักษณะของอีมอสเฟต กระแส I_D จะยังไม่เกิดขึ้นจนกระทั่ง V_{GS} จะมีค่าสูงถึงค่าเฉพาะค่าหนึ่ง ค่า V_{GS} ที่ทำให้กระแส I_D ไหลได้นี้ เรียกว่า แรงดันธรสโสด์ (Threshold Voltage) สัญลักษณ์ $V_T, V_{GS(th)}$ ความสัมพันธ์ระหว่าง I_D กับ V_{GS} มีลักษณะที่ไม่เป็นเชิงเส้นดังสมการ

$$I_D = k(V_{GS} - V_T)^2 \tag{2.6}$$

เมื่อ k เป็นค่าคงที่ของโครงสร้างของอิมอสเฟต มีหน่วยคือ A/V^2 ซึ่งหาค่า k ได้จาก

$$k = \frac{I_{D(on)}}{(V_{GS(on)} - V_T)^2} \quad (2.7)$$

เมื่อ $I_{D(on)}$ และ $V_{GS(on)}$ เป็นค่ากระแสและแรงดันที่ทำให้เกิดจุดเฉพาะบนกราฟคุณลักษณะของมอสเฟต



รูปที่ 2.19 แสดงสัญลักษณ์ของอิมอสเฟต

สำหรับอิมอสเฟตชนิด P ก็มีหลักการทำงานเช่นเดียวกับชนิด N แต่ทิศทางกระแสและขั้วของแรงดันจะกลับกันเท่านั้น

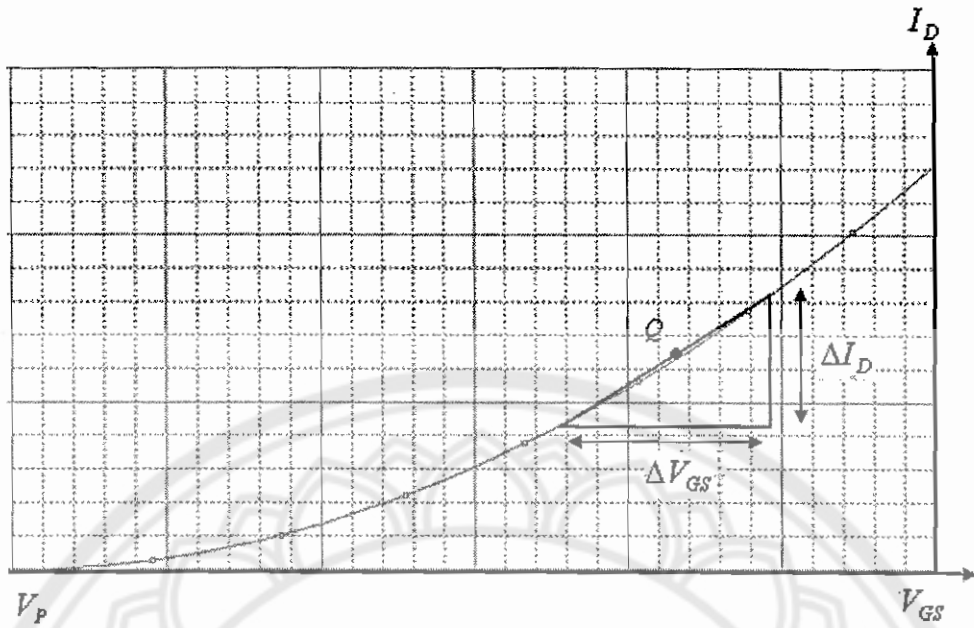
2.4.2 แบบจำลองของเฟต

ในวงจรเทียบเคียงของเฟตจะมีคอนดักแตนซ์ถ่ายโอน (g_m) และความต้านทานเอาต์พุต (r_d) เป็นองค์ประกอบที่สำคัญ ซึ่ง g_m หาได้จากสมการชอกเลย์ ดังนี้

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_P} \right) \quad (2.8)$$

และ

$$g_{m0} = \frac{2I_{DSS}}{|V_P|} \quad (2.9)$$



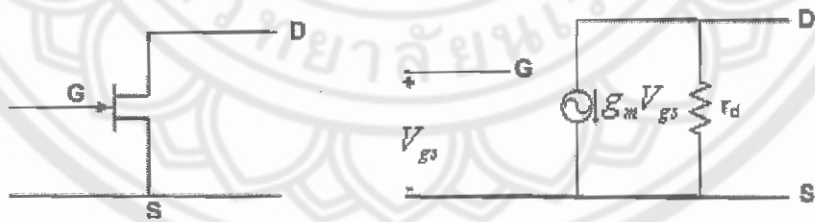
กราฟถ่ายโอนของเฟต

จากรูป จะได้ว่า

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

วงจรเทียบเคียงของเฟต

ในวงจรเทียบเคียงของเฟต เราจะแทนเฟตด้วยแหล่งจ่ายกระแสที่ถูกแรงดันควบคุมต่อขนานกับความต้านทานเอาต์พุต (ความต้านทานระหว่างขั้ว D กับขั้ว S) ดังรูป



รูปที่ 2.20 วงจรเทียบเคียงของเฟต

ความต้านทานเอาต์พุตของเฟต หาได้จาก

$$r_d = \frac{\Delta V_{DS}}{\Delta I_D} = \frac{1}{y_{os}}$$

2.5 การออกแบบจุดทำงานและการวิเคราะห์สัญญาณขนาดเล็กของ FET

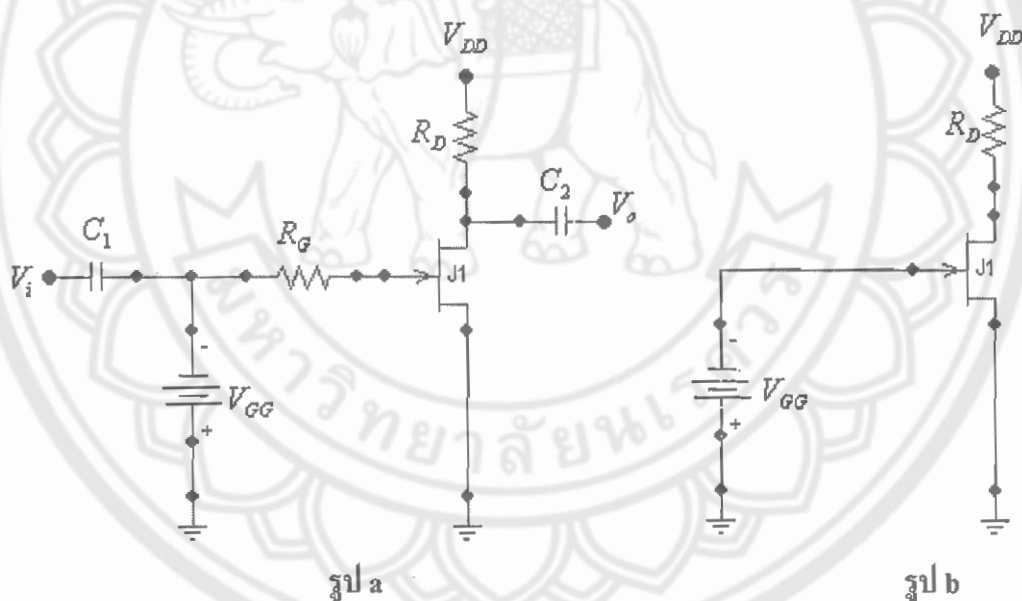
การออกแบบจุดทำงานหรือจุดไบอัสของวงจรขยายโดยใช้เฟตนั้น จะเหมือนกับการออกแบบจุดทำงานของทรานซิสเตอร์ คือ จะมีการแยกวิเคราะห์ทีละกรณี ดังนี้

1. วิเคราะห์หาผลตอบสนองเชิงไฟฟ้ากระแสตรงของระบบเพื่อกำหนดจุดทำงานของทรานซิสเตอร์
2. วิเคราะห์หาผลตอบสนองเชิงไฟฟ้ากระแสสลับหรือสัญญาณของระบบเพื่อหาอัตราขยายของสัญญาณหรือผลตอบสนองเชิงความถี่ของสัญญาณ

ตัวอย่างวงจรที่ใช้ในการออกแบบจุดทำงานและวิเคราะห์สัญญาณขนาดเล็กของวงจรทรานซิสเตอร์สนามไฟฟ้า มีดังนี้

2.5.1 วงจร JFET Fixed – Bias

1. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง



วงจร JFET Fixed – Bias

ในการวิเคราะห์ระบบไฟฟ้ากระแสตรงเราจะแทนคาปาซิเตอร์ C_1, C_2 ด้วยการเปิดวงจร และเนื่องจากค่า R_G มีค่าสูงมากๆ ดังนั้น

$$I_G = 0A$$

$$V_{R_G} = I_G R_G = (0A) R_G = 0V$$

สามารถเขียนวงจรเทียบเคียงได้ใหม่ดังรูป b

จาก KVL จะได้

$$V_{GS} = -V_{GG}$$

$$V_{DS} = V_{DD} - I_D R_D$$

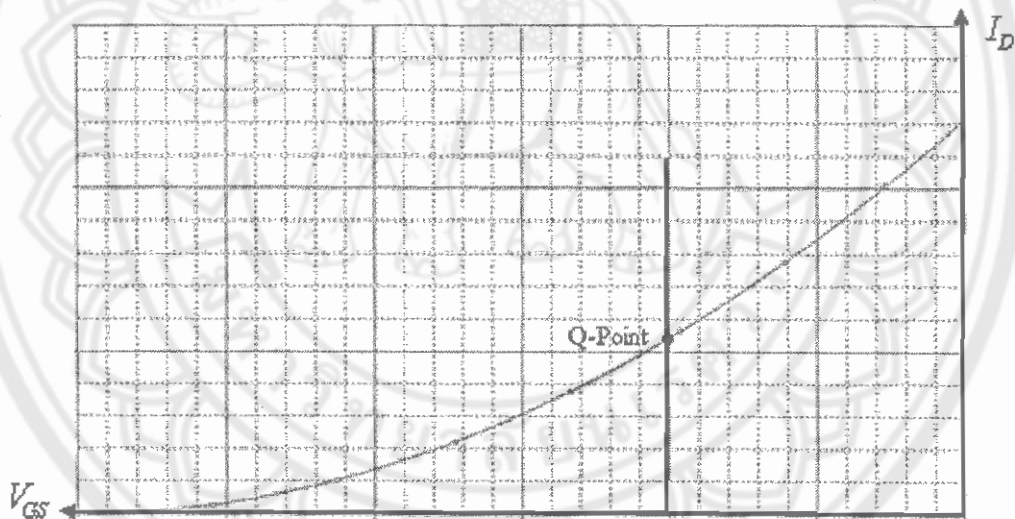
$$V_S = 0V$$

$$V_D = V_{DS} + V_S = V_{DS}$$

$$V_G = V_{GS} + V_S = V_{GS}$$

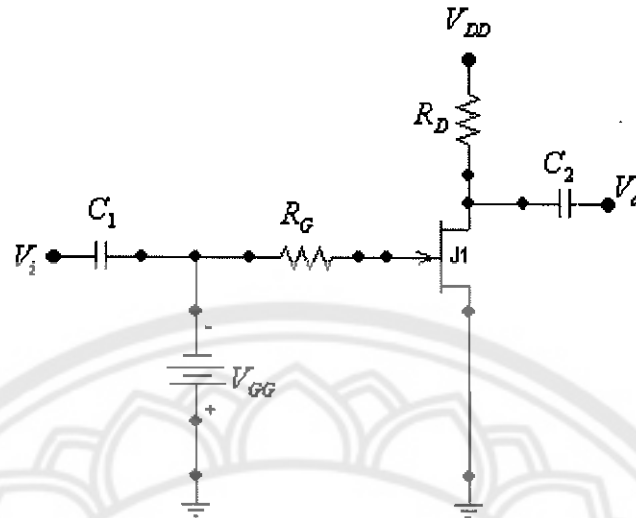
จุดทำงานของเฟต

จากกราฟคุณลักษณะการถ่ายโอนของเฟตและสมการเส้น โหลดของวงจร JFET Fixed – Bias
จะได้จุดทำงาน (จุด Q - Point) ของวงจร ดังรูป

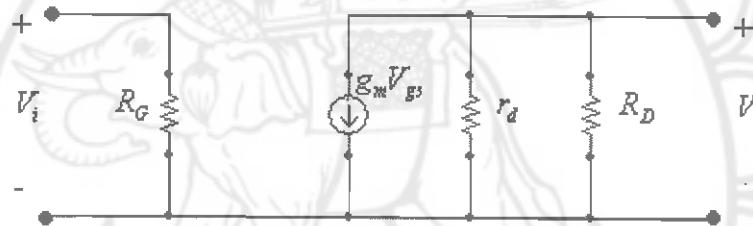


แสดงจุดทำงานของวงจร JFET Fixed – Bias

2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสลับ



วงจร JFET Fixed - Bias



วงจรเทียบเคียง JFET Fixed - Bias

กรณีคิด r_d

จากรูป จะได้

$$Z_i = R_G \text{ และ } Z_o = R_D \parallel r_d$$

หาอัตราขยายแรงดัน (A_v) ได้ดังนี้

$$V_o = -I_o Z_o = -g_m V_{gs} (R_D \parallel r_d)$$

$$V_i = V_{gs}$$

ดังนั้น

$$A_v = \frac{V_o}{V_i} = \frac{-g_m V_{gs} (R_D \parallel r_d)}{V_{gs}}$$

$$A_v = -g_m (R_D \parallel r_d)$$

กรณีไม่คิด r_d

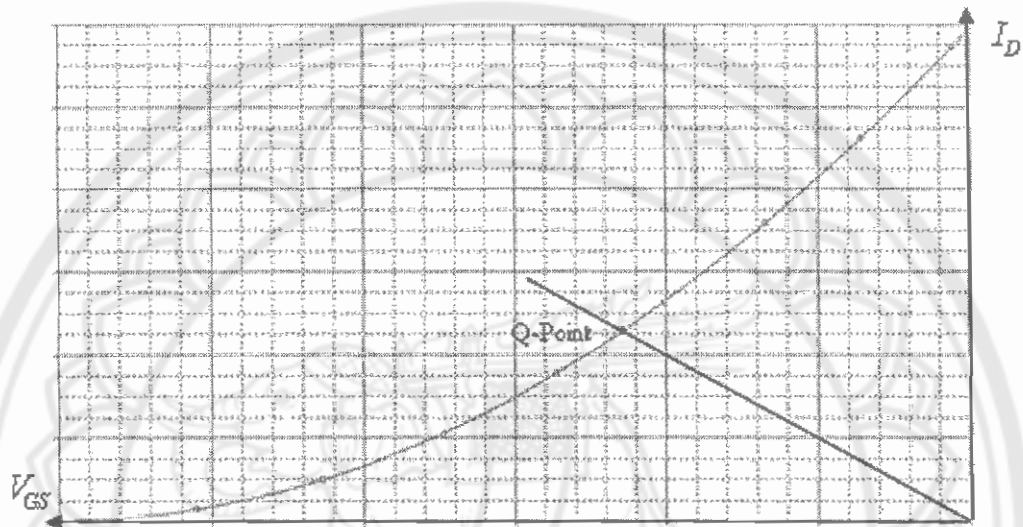
จะได้

$$Z_i = R_G$$

$$V_G = V_{GS} + V_S$$

จุดทำงานของเฟต

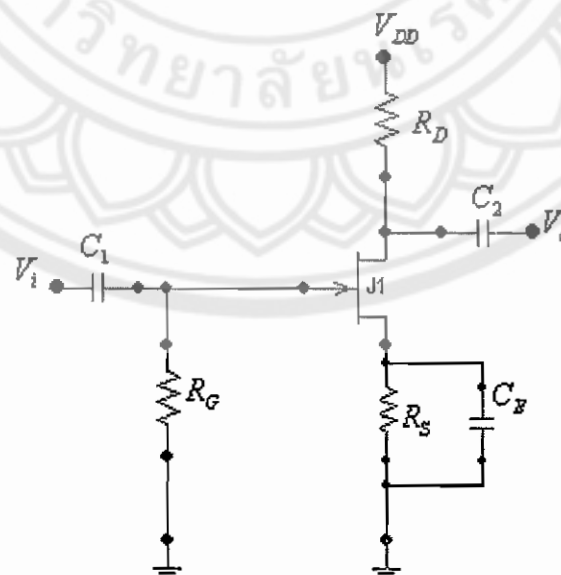
จากกราฟคุณลักษณะการถ่ายโอนของเฟตและสมการเส้น โหลดของวงจร JFET Self-Bias จะ
ได้จุดทำงาน (จุด Q - Point) ของวงจร ดังรูป



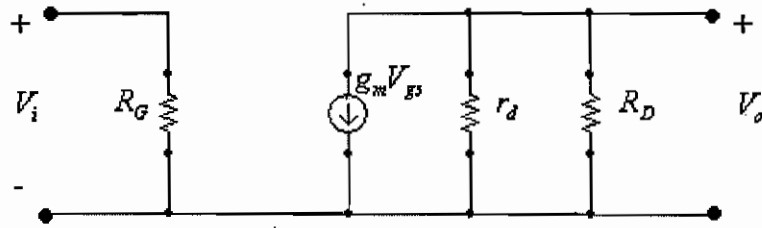
แสดงจุดทำงานของวงจร JFET Self - Bias

2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับ

กรณีมี C bypassed



วงจร JFET Self - Bias กรณีมี C bypassed



วงจรเทียบเคียง JFET Self - Bias กรณีมี C bypassed

กรณีเกิด r_d

จากรูป จะได้

$$Z_i = R_G$$

$$Z_o = R_D \parallel r_d$$

หาอัตราขยายแรงดัน (A_v) ได้ดังนี้

$$V_o = -I_o Z_o = -g_m V_{gs} (R_D \parallel r_d)$$

$$V_i = V_{gs}$$

ดังนั้น

$$A_v = \frac{V_o}{V_i} = \frac{-g_m V_{gs} (R_D \parallel r_d)}{V_{gs}}$$

$$A_v = -g_m (R_D \parallel r_d)$$

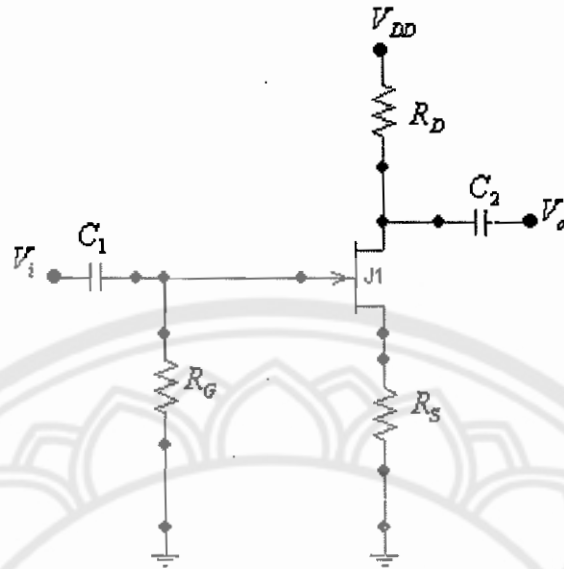
กรณีไม่เกิด r_d

จะได้

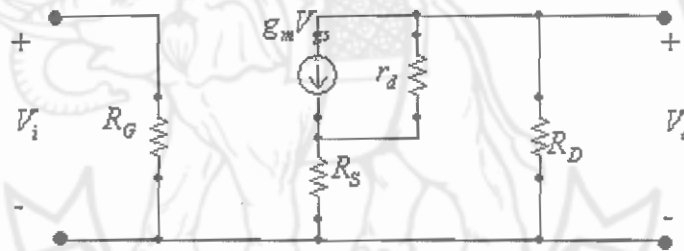
$$Z_i = R_G \text{ และ } Z_o = R_D$$

$$A_v = -g_m R_D$$

กรณีไม่มี C bypassed



วงจร JFET Self - Bias กรณีไม่มี C bypassed



วงจรเทียบเคียง JFET Self - Bias กรณีไม่มี C bypassed

กรณีคิด r_d

จากรูป จะได้

$$Z_i = R_G$$

$$Z_o = R_D$$

หาอัตราขยายแรงดัน (A_v) ได้ดังนี้

จาก KCL จะได้

$$I_D = g_m V_{gs} + I'$$

เนื่องจาก $V_{gs} = V_i - V_S = V_i - I_D R_S$ และ $I' = \frac{V_o - V_S}{r_d} = \frac{V_o - I_D R_S}{r_d}$

จะได้

$$I_D = g_m V_i - g_m I_D R_S - \frac{I_D R_D}{r_d} - \frac{I_D R_S}{r_d}$$

$$I_D = \frac{g_m V_i}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

เนื่องจาก $V_o = -I_D R_D$

จะได้

$$V_o = -\frac{g_m V_i R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

$$A_v = \frac{V_o}{V_i} = -\frac{g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

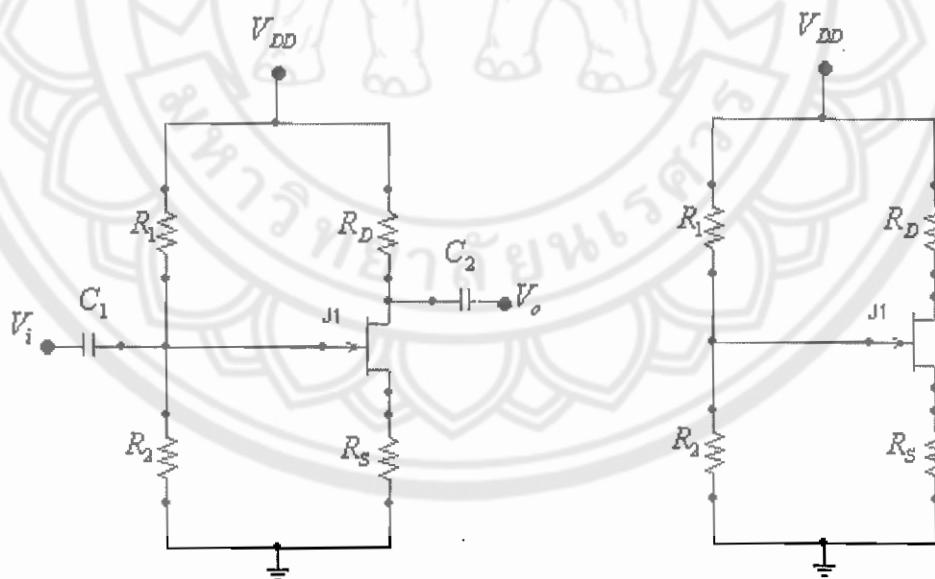
กรณีไม่คิด r_d

จะได้

$$A_v = \frac{V_o}{V_i} = -\frac{g_m R_D}{1 + g_m R_S}$$

2.5.3 วงจร JFET Voltage - Divider Bias

1. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง



รูป a

รูป b

วงจร JFET Voltage - Divider

ในการวิเคราะห์ระบบไฟฟ้ากระแสตรงเราจะแทนคาปาซิเตอร์ C_1, C_2 ด้วยการเปิดวงจร ดังนั้นจะได้

$$I_G = 0A$$

สามารถเขียนวงจรเทียบเคียงได้ใหม่ดังรูป b

จากกฎการแบ่งแรงดัน

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2}$$

จาก KVL จะได้

$$V_{GS} = V_G - I_D R_S$$

$$V_{DS} = V_{DD} - I_D (R_D + R_S)$$

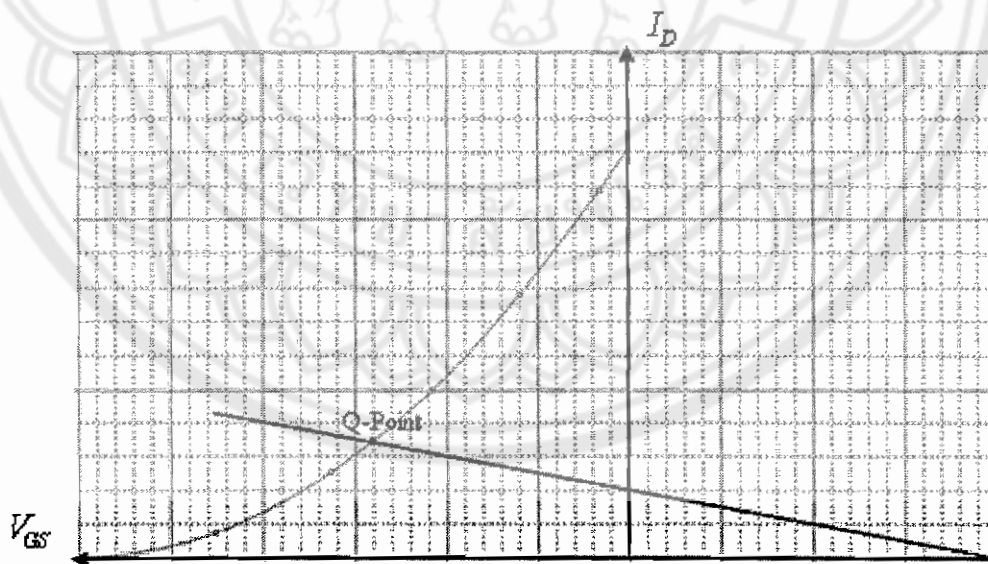
$$V_S = I_D R_S$$

$$V_D = V_{DS} + V_S$$

$$V_G = V_{GS} + V_S$$

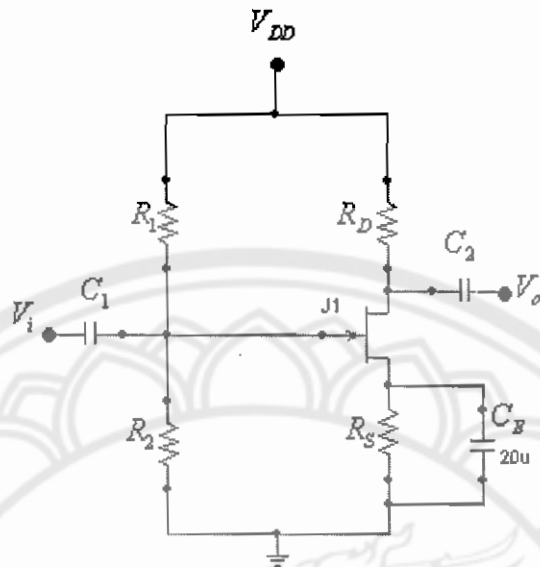
จุดทำงานของเฟด

จากกราฟคุณลักษณะการถ่ายโอนของเฟดและสมการเส้นโหลดของวงจร JFET Voltage - Divider จะได้จุดทำงาน (จุด Q - Point) ของวงจร ดังรูป

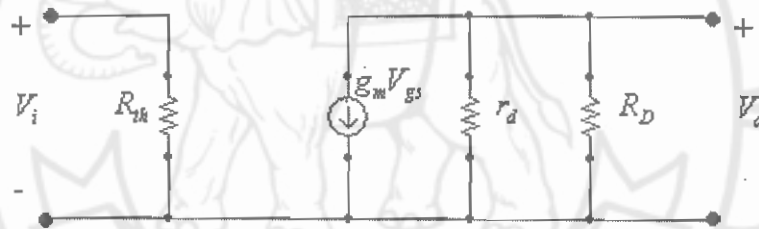


แสดงจุดทำงานของวงจร JFET Voltage - Divider

2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับ
กรณีมี C bypassed



วงจร JFET Voltage - Divider กรณีมี C bypassed



วงจรเทียบเคียง JFET Voltage - Divider กรณีมี C bypassed

กรณีคิด r_d

จากรูปจะได้

$$Z_i = R_{th}$$

$$Z_o = R_D \parallel r_d$$

หาอัตราขยายแรงดัน (A_v) ได้ดังนี้

$$V_o = -I_o Z_o = -g_m V_{gs} (R_D \parallel r_d)$$

$$V_i = V_{gs}$$

ดังนั้น

$$A_v = \frac{V_o}{V_i} = \frac{-g_m V_{gs} (R_D \parallel r_d)}{V_{gs}}$$

$$A_v = -g_m (R_D \parallel r_d)$$

กรณีไม่เกิด r_d

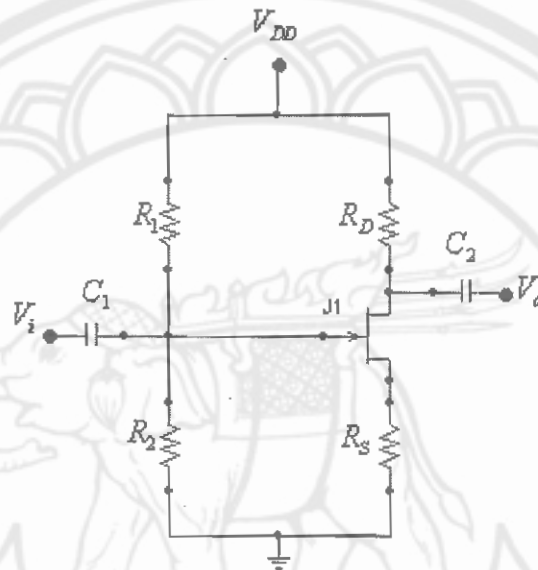
จะได้

$$Z_i = R_{th}$$

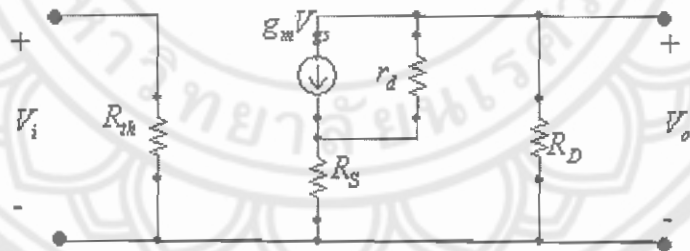
$$Z_o = R_D$$

$$A_v = -g_m R_D$$

กรณีไม่มี C bypassed



วงจร JFET Voltage - Divider กรณีไม่มี C bypassed



วงจรเทียบเคียง JFET Voltage - Divider กรณีไม่มี C bypassed

กรณีเกิด r_d

จากรูป จะได้

$$Z_i = R_{th}$$

$$Z_o = R_D$$

หาอัตราขยายแรงดัน (A_v) ได้ดังนี้

จาก KCL จะได้

$$I_D = g_m V_{gs} + I'$$

$$I_D = \frac{g_m V_i}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

เนื่องจาก $V_o = -I_D R_D$

จะได้

$$V_o = -\frac{g_m V_i R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

$$A_v = \frac{V_o}{V_i} = -\frac{g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

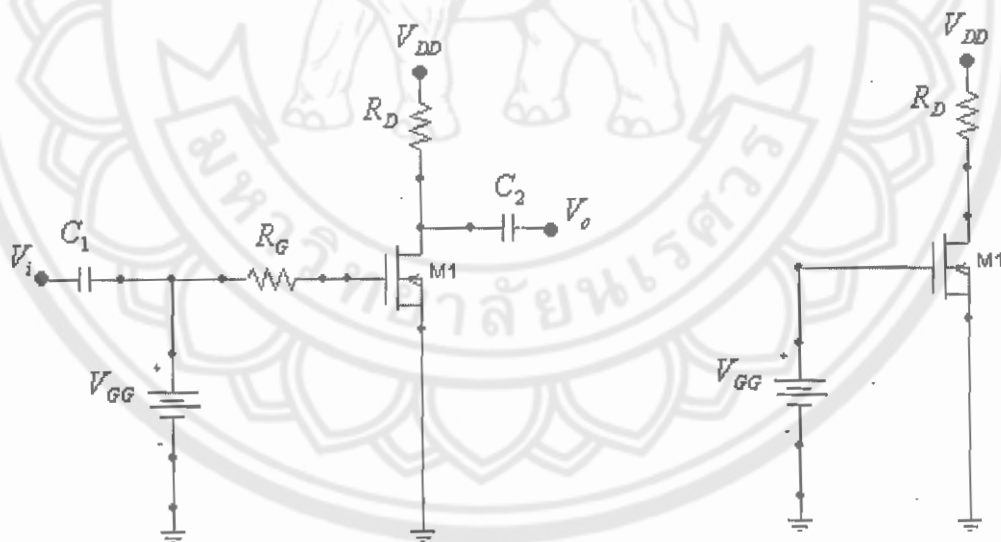
กรณีไม่คิด r_d

จะได้

$$A_v = \frac{V_o}{V_i} = -\frac{g_m R_D}{1 + g_m R_S}$$

2.5.4 วงจร D - MOSFET Fix - Bias

1. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง



รูป a

รูป b

วงจร D - MOSFET Fixed - Bias

ในการวิเคราะห์ระบบไฟฟ้ากระแสตรงเราจะแทนคาปาซิเตอร์ C_1, C_2 ด้วยการเปิดวงจร และเนื่องจากค่า R_G มีค่าสูงมากๆ ดังนั้น

$$I_G = 0A$$

$$V_{R_G} = I_G R_G = (0A) R_G = 0V$$

สามารถเขียนวงจรเทียบเคียงได้ใหม่ดังรูป b

จาก KVL จะได้ $V_{GS} = V_{GG}$

และ $V_{DD} = I_D R_D + V_{DS}$

$$V_{DS} = V_{DD} - I_D R_D$$

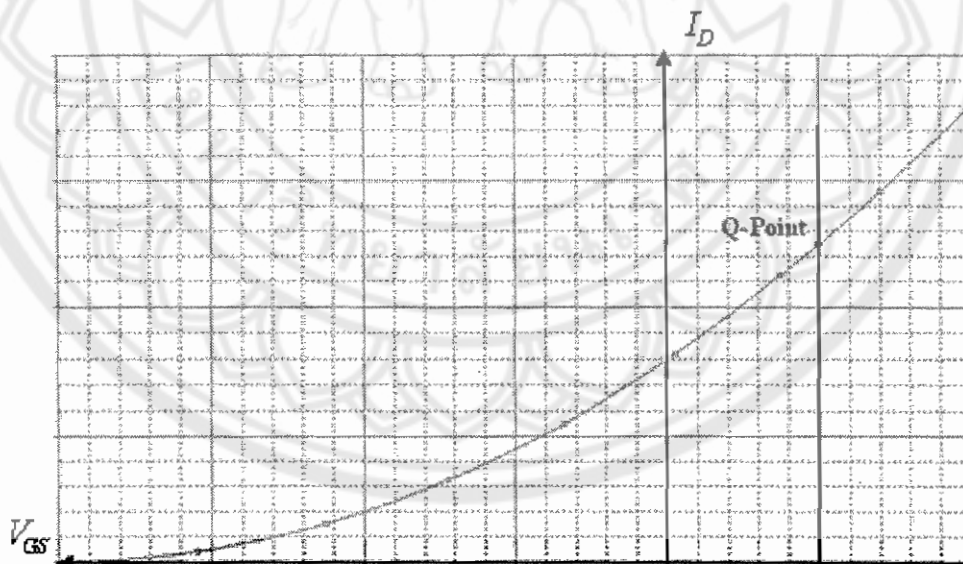
$$V_S = 0V$$

$$V_D = V_{DS} + V_S = V_{DS}$$

$$V_G = V_{GS} + V_S = V_{GS}$$

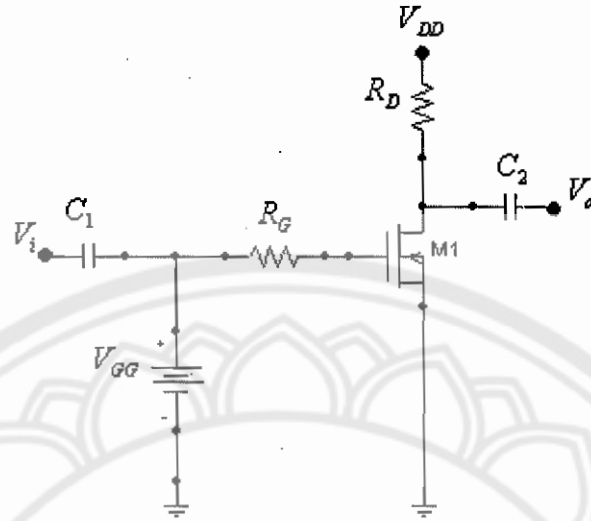
จุดทำงานของเฟต

จากกราฟคุณลักษณะการถ่ายโอนของเฟตและสมการเส้นโหลดของวงจร D - MOSFET Fixed - Bias จะได้จุดทำงาน (จุด Q - Point) ของวงจร ดังรูป

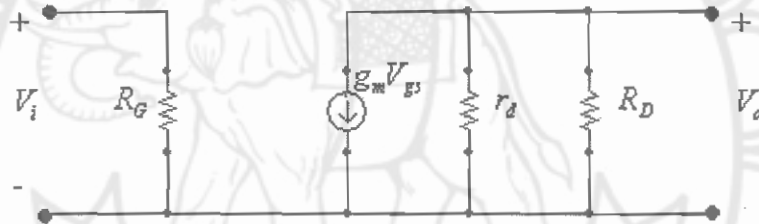


แสดงจุดทำงานของวงจร D - MOSFET Fixed - Bias

2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับ



วงจร D - MOSFET Fixed - Bias



วงจรเทียบเคียง D - MOSFET Fixed - Bias

กรณีคิด r_d

จากรูปจะได้

$$Z_i = R_G$$

$$Z_o = R_D \parallel r_d$$

หาอัตราขยายแรงดัน (A_v) ได้ดังนี้

$$V_o = -I_o Z_o = -g_m V_{gs} (R_D \parallel r_d)$$

$$V_i = V_{gs}$$

ดังนั้น

$$A_v = \frac{V_o}{V_i} = \frac{-g_m V_{gs} (R_D \parallel r_d)}{V_{gs}}$$

$$A_v = -g_m (R_D \parallel r_d)$$

กรณีไม่คิด r_d

จะได้

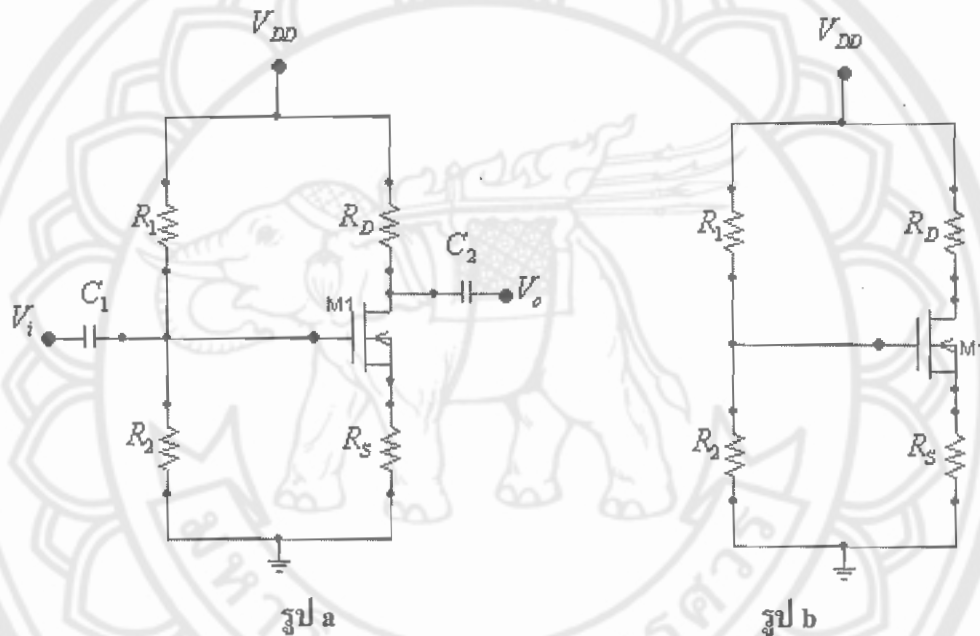
$$Z_i = R_G$$

$$Z_o = R_D$$

$$A_v = -g_m R_D$$

2.5.5 วงจร D – MOSFET Voltage Divider Bias

1. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง



รูป a

รูป b

วงจร D - MOSFET Voltage - Divider

ในการวิเคราะห์ระบบไฟฟ้ากระแสตรงเราจะแทนคาปาซิเตอร์ C_1, C_2 ด้วยการเปิดวงจรจะได้

$$I_G = 0A$$

สามารถเขียนวงจรเทียบเคียงได้ใหม่ดังรูป b

จากกฎการแบ่งแรงดัน

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2}$$

จาก KVL จะได้

$$V_{GS} = V_G - I_D R_S$$

และ

$$V_{DS} = V_{DD} - I_D (R_D + R_S)$$

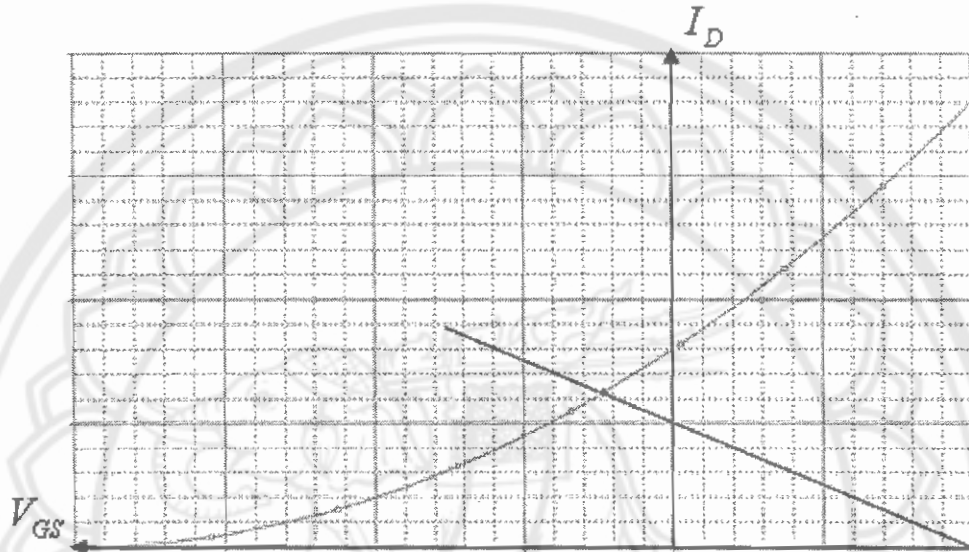
$$V_S = I_D R_S$$

$$V_D = V_{DS} + V_S$$

$$V_G = V_{GS} + V_S$$

จุดทำงานของเฟต

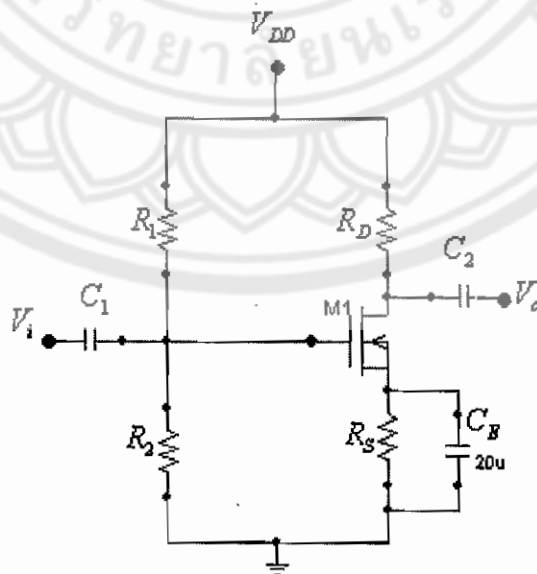
จากกราฟคุณลักษณะการถ่ายโอนของเฟตและสมการเส้นโหลดของวงจร D - MOSFET Voltage - Divider จะได้จุดทำงาน (จุด Q - Point) ของวงจร ดังรูป!



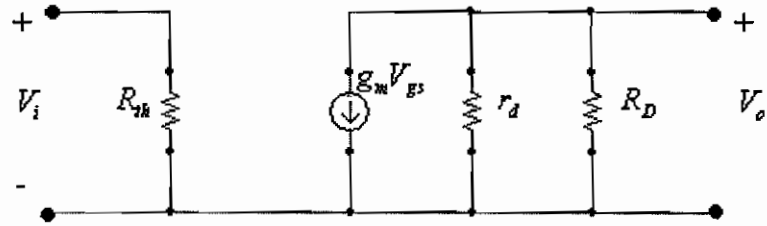
แสดงจุดทำงานของวงจร D - MOSFET Voltage - Divider

2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับ

กรณีมี C bypassed



วงจร D - MOSFET Voltage - Divider กรณีมี C bypassed



วงจรเทียบเคียง D - MOSFET Voltage - Divider กรณีมี C bypassed

กรณีคิด r_d

จากรูปจะได้

$$Z_i = R_{th}$$

$$Z_o = R_D \parallel r_d$$

หาอัตราขยายแรงดัน (A_v) ได้ดังนี้

$$V_o = -I_o Z_o = -g_m V_{gs} (R_D \parallel r_d)$$

$$V_i = V_{gs}$$

ดังนั้น

$$A_v = \frac{V_o}{V_i} = \frac{-g_m V_{gs} (R_D \parallel r_d)}{V_{gs}}$$

$$A_v = -g_m (R_D \parallel r_d)$$

กรณีไม่คิด r_d

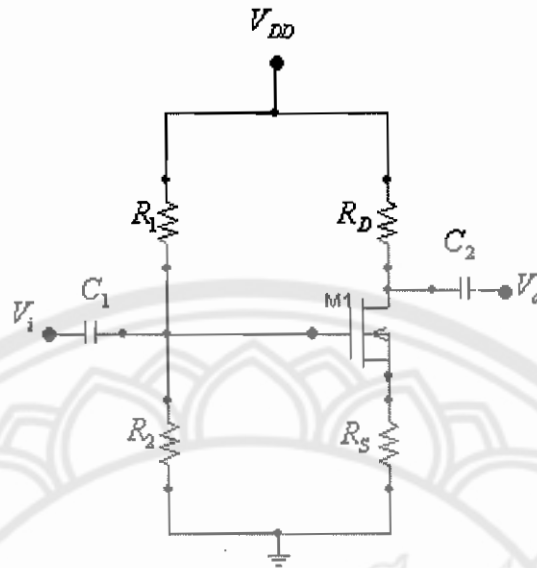
จะได้

$$Z_i = R_G$$

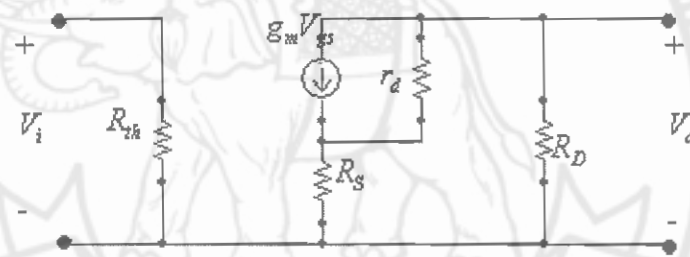
$$Z_o = R_D$$

$$A_v = -g_m R_D$$

กรณีไม่มี C bypassed



วงจร D - MOSFET Voltage - Divider กรณีไม่มี C bypassed



วงจรเทียบเคียง D - MOSFET Voltage - Divider กรณีไม่มี C bypassed

กรณีคิด r_d

จากรูป จะได้

$$Z_i = R_{ih}$$

$$Z_o = R_D$$

หาอัตราขยายแรงดัน (A_v) ได้ดังนี้

จาก KCL จะได้

$$I_D = g_m V_{gs} + I'$$

$$I_D = \frac{g_m V_i}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

เนื่องจาก $V_o = -I_D R_D$ จะได้
$$V_o = -\frac{g_m V_i R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

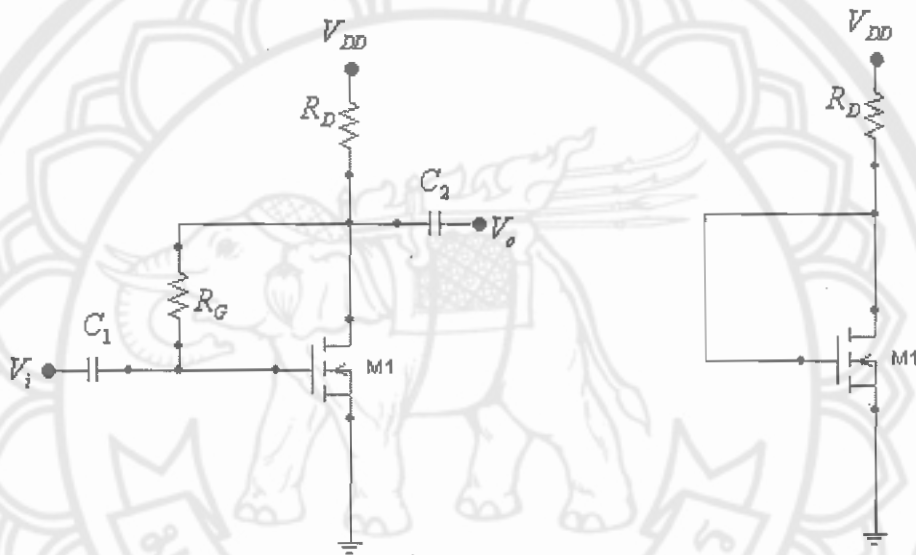
$$A_V = \frac{V_o}{V_i} = -\frac{g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

กรณีไม่คิด r_d จะได้

$$A_V = \frac{V_o}{V_i} = -\frac{g_m R_D}{1 + g_m R_S}$$

2.5.6 วงจร E – MOSFET Voltage Feedback

1. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง



รูป a

รูป b

วงจร E - MOSFET Voltage - Feedback

ในการวิเคราะห์ระบบไฟฟ้ากระแสตรงเราจะแทนคาปาซิเตอร์ C_1, C_2 ด้วยการเปิดวงจร และเนื่องจากค่า R_G มีค่าสูงมากๆ ดังนั้น

$$I_G = 0A$$

$$V_{R_G} = I_G R_G = (0A) R_G = 0V$$

สามารถเขียนวงจรเทียบเคียงได้ใหม่ดังรูป b

จาก KVL จะได้ $V_{GS} = V_{DS}$

และ $V_{DS} = V_{DD} - I_D R_D$

ฉะนั้น $V_{GS} = V_{DD} - I_D R_D$

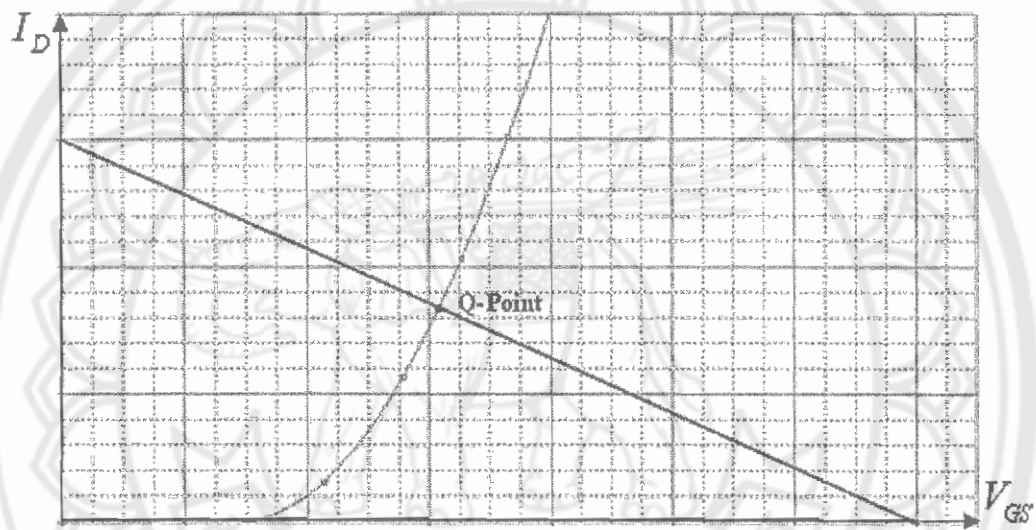
$$V_S = 0V$$

$$V_D = V_{DS} + V_S = V_{DS}$$

$$V_G = V_{GS} + V_S = V_{GS}$$

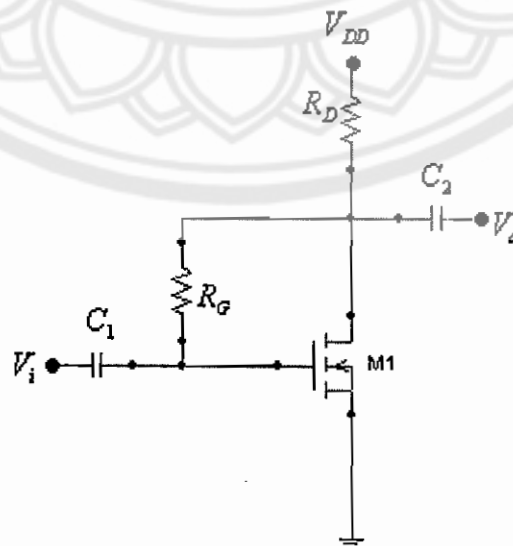
จุดทำงานของเฟต

จากกราฟคุณลักษณะการถ่ายโอนของเฟตและสมการเส้น โหลดของวงจร E - MOSFET Voltage - Feedback จะได้จุดทำงาน (จุด Q - Point) ของวงจร ดังรูป

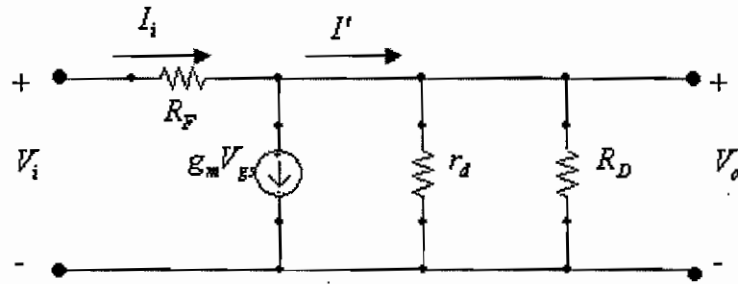


แสดงจุดทำงานของวงจร E - MOSFET Voltage - Feedback

2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับ



วงจร E - MOSFET Voltage - Feedback



วงจรเทียบเคียง E - MOSFET Voltage - Feedback

กรณีที่เกิด r_o

จากรูปใช้ KCL จะได้

$$I_i = I' + g_m V_{gs}$$

เนื่องจาก

$$I' = \frac{V_o}{r_d \parallel R_D} \text{ และ } V_{gs} = V_i$$

$$I_i = \frac{V_o}{r_d \parallel R_D} + g_m V_i$$

จะได้

$$V_o = (I_i - g_m V_i)(r_d \parallel R_D)$$

จากรูป จะได้

$$I_i = \frac{V_i - V_o}{R_F} = \frac{V_i - (I_i - g_m V_i)(r_d \parallel R_D)}{R_F}$$

$$I_i R_F = V_i - (r_d \parallel R_D) I_i + (r_d \parallel R_D) g_m V_i$$

$$I_i (R_F + (r_d \parallel R_D)) = V_i (1 + g_m (r_d \parallel R_D))$$

จะได้

$$Z_i = \frac{V_i}{I_i} = \frac{R_F + (r_d \parallel R_D)}{1 + g_m (r_d \parallel R_D)}$$

และ

$$Z_o = R_F \parallel r_d \parallel R_D \cong R_D$$

จากสมการข้างต้น

$$I_i = I' + g_m V_{gs}$$

และเนื่องจาก

$$I_i = \frac{V_i - V_o}{R_F}, I' = \frac{V_o}{r_d \parallel R_D} \text{ และ } V_{gs} = V_i$$

จะได้

$$\frac{V_i - V_o}{R_F} = \frac{V_o}{r_d \parallel R_D} + g_m V_i$$

$$V_i \left(\frac{1}{R_F} - g_m \right) = V_o \left(\frac{1}{r_d \parallel R_D} + \frac{1}{R_F} \right)$$

$$A_v = \frac{V_o}{V_i} = \frac{\frac{1}{R_F} - g_m}{\frac{1}{r_d \parallel R_D} + \frac{1}{R_F}}$$

เนื่องจาก R_F มีค่าสูงมาก ฉะนั้น $A_v = -g_m (r_d \parallel R_D)$

กรณีที่ไม่คิด r_o ($r_o = \infty$)

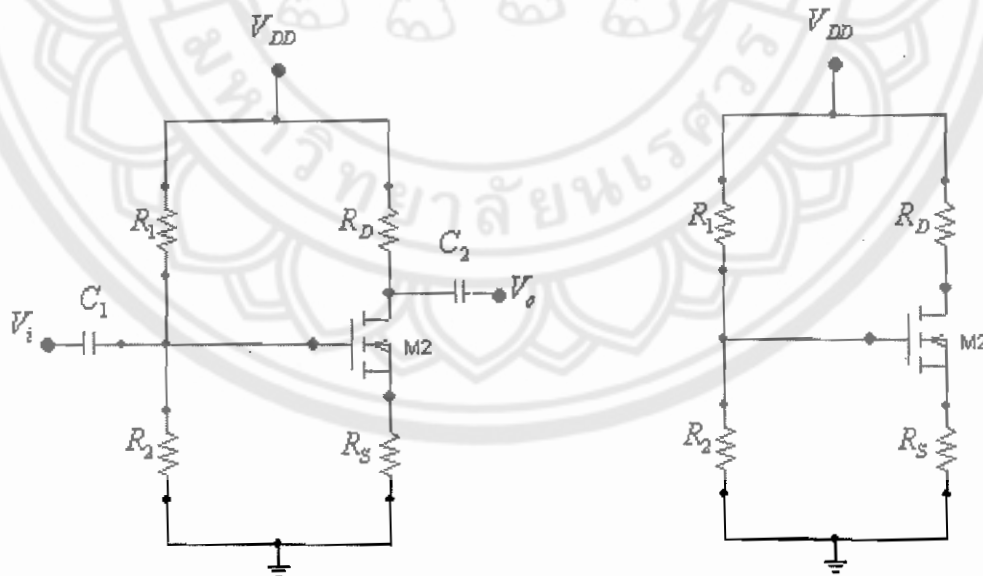
$$Z_i = \frac{R_F + R_D}{1 + g_m R_D} \cong \frac{R_F}{1 + g_m R_D}$$

$$Z_o = R_F \parallel R_D \cong R_D$$

$$A_v = -g_m R_D$$

2.5.7 วงจร E – MOSFET Voltage - Divider Bias

1. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรง



รูป a

รูป b

วงจร E - MOSFET Voltage - Divider

ในการวิเคราะห์ระบบไฟฟ้ากระแสตรงเราจะแทนคาปาซิเตอร์ C_1, C_2 ด้วยการเปิดวงจร

ดังนั้นจะได้ $I_G = 0A$
สามารถเขียนวงจรเทียบเคียงได้ใหม่ดังรูป b

จากกฎการแบ่งแรงดัน $V_G = V_{DD} \frac{R_2}{R_1 + R_2}$

จาก KVL จะได้ $V_{GS} = V_G - I_D R_S$

และ $V_{DS} = V_{DD} - I_D (R_D + R_S)$

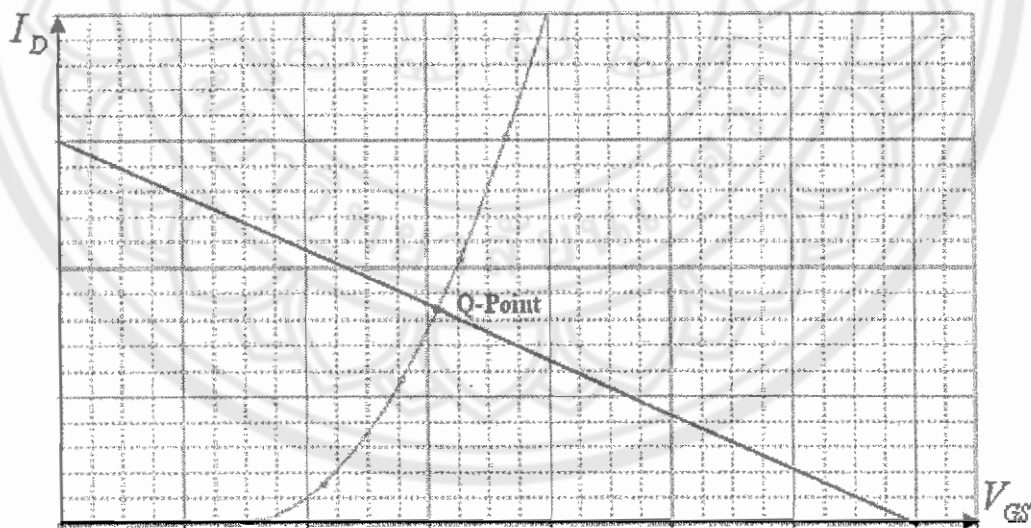
$$V_S = I_D R_S$$

$$V_D = V_{DS} + V_S$$

$$V_G = V_{GS} + V_S$$

จุดทำงานของเฟต

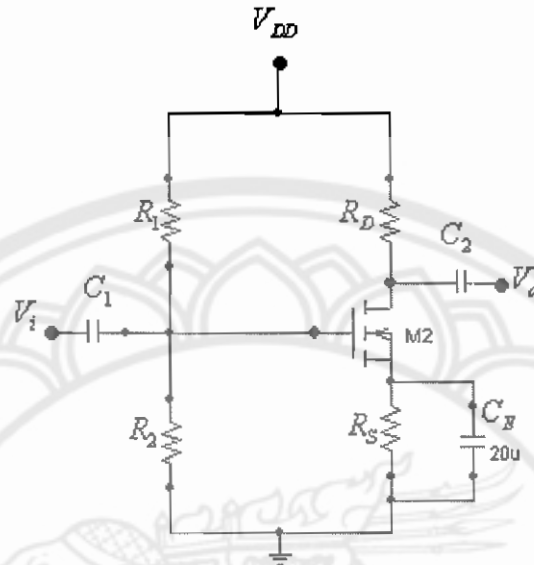
จากกราฟคุณลักษณะการถ่ายโอนของเฟตและสมการเส้น โหลดของวงจร E - MOSFET Voltage - Divider จะได้จุดทำงาน (จุด Q - Point) ของวงจร ดังรูป



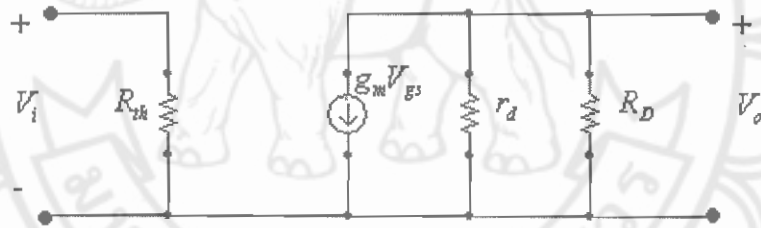
แสดงจุดทำงานของวงจร E - MOSFET Voltage - Divider

2. การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสลับ

กรณีมี C bypassed



วงจร E - MOSFET Voltage - Divider กรณีมี C bypassed



วงจรเทียบเคียง E - MOSFET Voltage - Divider กรณีมี C bypassed

กรณีคิด r_d

จากรูปจะได้

$$Z_i = R_{th}$$

$$Z_o = R_D \parallel r_d$$

$$A_v = -g_m (R_D \parallel r_d)$$

กรณีไม่คิด r_d

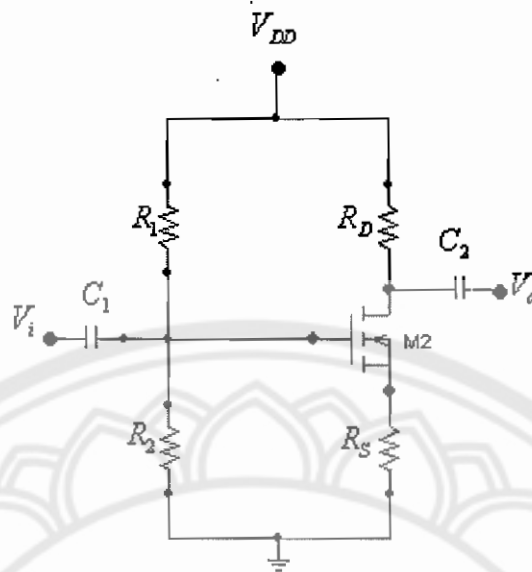
จะได้

$$Z_i = R_{th}$$

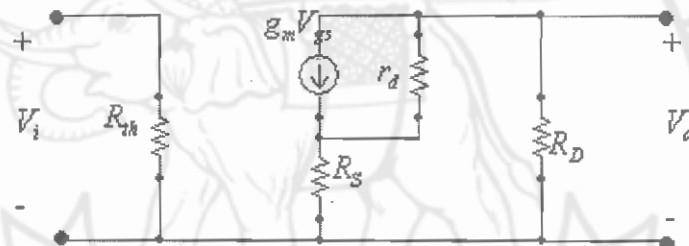
$$Z_o = R_D$$

$$A_v = -g_m R_D$$

กรณีไม่มี C bypassed



วงจร JFET Voltage - Divider กรณีไม่มี C bypassed



วงจรเทียบเคียง JFET Voltage - Divider กรณีไม่มี C bypassed

กรณีเกิด r_d

จากรูปจะได้

$$Z_i = R_{th}$$

$$Z_o = R_D$$

$$A_v = \frac{V_o}{V_i} = - \frac{g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

กรณีไม่เกิด r_d จะได้

$$A_v = \frac{V_o}{V_i} = - \frac{g_m R_D}{1 + g_m R_S}$$

บทที่ 3

การออกแบบการทดลอง

3.1 การออกแบบวงจรขยาย

การวิเคราะห์และการออกแบบวงจรขยายของทรานซิสเตอร์ต้องพิจารณาทั้งผลตอบเชิงไฟฟ้า กระแสตรงและผลตอบสนองเชิงสัญญาณของระบบ ในการวิเคราะห์วงจรจะแยกวิเคราะห์ทีละกรณี ดังนี้

1. วิเคราะห์หาผลตอบสนองเชิงไฟฟ้ากระแสตรงของระบบ เพื่อกำหนดจุดทำงานของ ทรานซิสเตอร์
2. วิเคราะห์หาผลตอบสนองเชิงไฟฟ้ากระแสสลับหรือสัญญาณของระบบเพื่อหาอัตราขยายของ สัญญาณหรือผลตอบสนองเชิงความถี่ของสัญญาณ

ถึงแม้จะแยกส่วนวิเคราะห์แต่ผลของไฟฟ้ากระแสตรงก็มีผลต่อผลตอบสนองเชิงไฟฟ้ากระแส สลับเช่นกัน ค่าแรงดันและกระแสที่จุด (Node) และสาขา (Branch) ต่างๆ เป็นค่าที่กำหนดจุดทำงานของ ทรานซิสเตอร์ และขึ้นอยู่กับคุณลักษณะเฉพาะของทรานซิสเตอร์ด้วย เนื่องจากทรานซิสเตอร์แต่ละ ชนิด มีคุณลักษณะเฉพาะที่แตกต่างกันเช่น ค่ากระแสสูงสุดที่ของคอลเล็กเตอร์ ($I_{C_{max}}$) หรือค่า V_{CE} สูงสุดและต่ำสุด

ถึงแม้ว่าโครงข่ายการไบแอสทรานซิสเตอร์จะมีหลากหลายรูปแบบ แต่ก็จะมีพารามิเตอร์ พื้นฐานที่ใช้ในการวิเคราะห์ร่วมกันในแต่ละรูปลักษณะ (Configuration) คือ

ทรานซิสเตอร์แบบรอยต่อคู่ (BJT) มีพารามิเตอร์ที่ใช้ในการวิเคราะห์ ดังนี้

$$V_{BE} = 0.7V$$

$$I_E = I_C + I_B$$

$$I_E \cong I_C \text{ และ } \alpha = \frac{I_C}{I_E}$$

$$\beta = \frac{I_C}{I_B} \text{ หรือ } I_C = \beta I_B$$

$$I_E = I_C + I_B = \beta I_B + I_B$$

$$I_E = (\beta + 1) I_B$$

ทรานซิสเตอร์สนามไฟฟ้า (JFET และ D-MOSFET) มีพารามิเตอร์ที่ใช้ในการวิเคราะห์ ดังนี้

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

$$I_D = I_S = I_{DSS}$$

ทรานซิสเตอร์สนามไฟฟ้า (E-MOSFET) มีพารามิเตอร์ที่ใช้ในการวิเคราะห์ ดังนี้

$$I_D = k(V_{GS} - V_T)^2$$

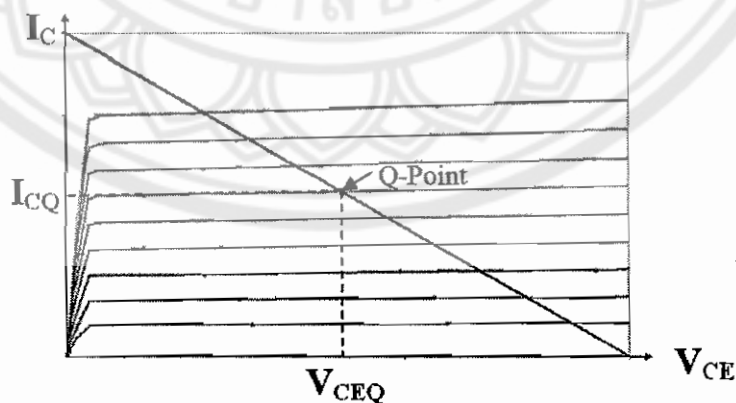
$$k = \frac{I_{D(on)}}{(V_{GS(on)} - V_T)^2}$$

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_P} \right)$$

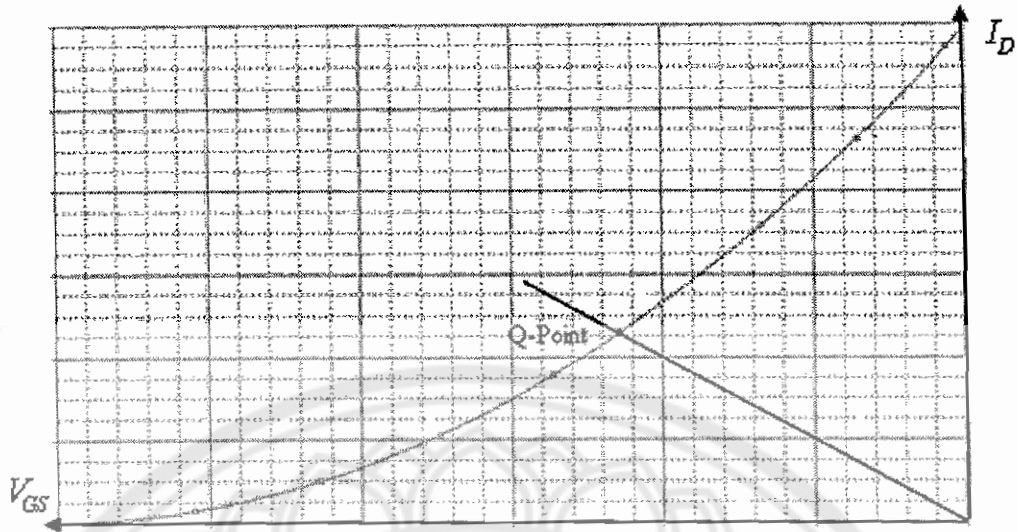
$$g_{m0} = \frac{2I_{DSS}}{|V_P|}$$

จุดปฏิบัติของทรานซิสเตอร์

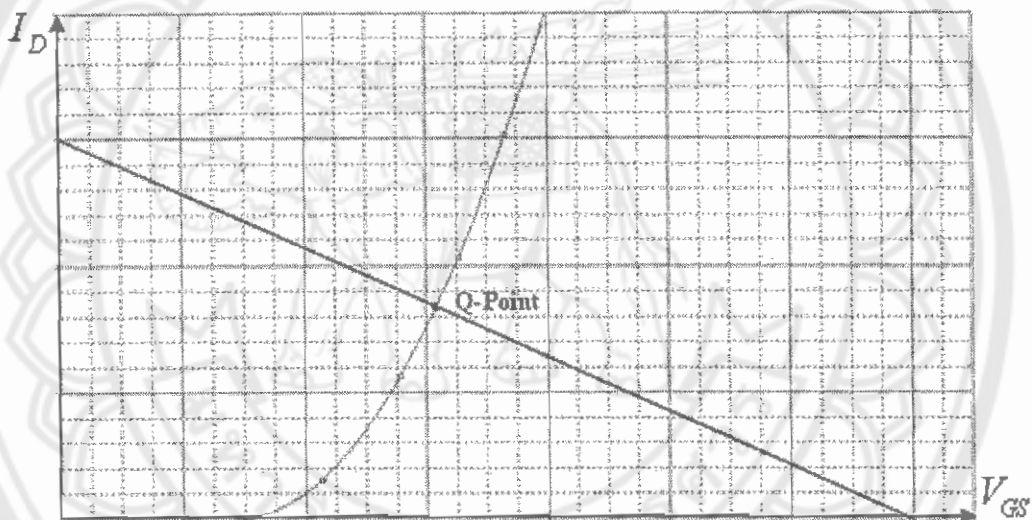
จุดทำงานของทรานซิสเตอร์เป็นจุดที่กำหนดค่าแรงดันหรือกระแสไฟตรงในคุณลักษณะเฉพาะของทรานซิสเตอร์ คุณลักษณะของทรานซิสเตอร์จะมีขอบเขตจำกัด ขอบเขตของการทำงานในย่านแอกทีฟ ถูกนำไปใช้ประโยชน์ในการขยายสัญญาณ เมื่อกำหนดจุดทำงานจากกราฟคุณลักษณะเฉพาะของทรานซิสเตอร์แล้ว เราจะเรียกจุดนี้ว่า จุดทำงาน (Quiescent point, Q-Point) หรือจุดปฏิบัติงาน ดังรูป



แสดงจุดทำงานของวงจรทรานซิสเตอร์รอยต่อคู่



แสดงจุดทำงานของวงจรทรานซิสเตอร์สนามไฟฟ้า (JFET และ D-MOSFET)



แสดงจุดทำงานของวงจรทรานซิสเตอร์สนามไฟฟ้า (E-MOSFET)

รูปที่ 3.1 แสดงจุดทำงานของทรานซิสเตอร์ชนิดต่างๆ

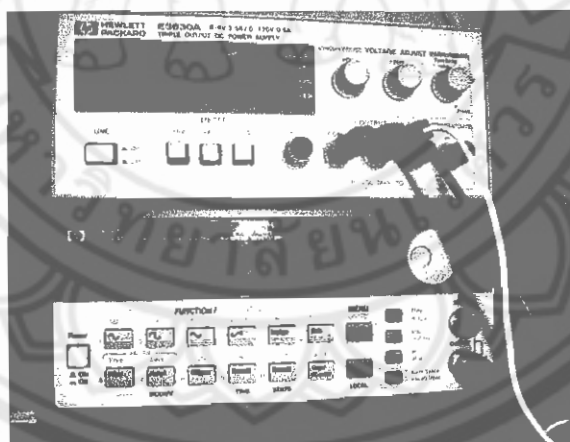
3.2 ขั้นตอนและวิธีการทดลอง

1. ศึกษาการทำงานของโปรแกรม PSpice โดยการรวบรวมข้อมูลการทำงานและการแสดงผลของโปรแกรมในส่วนของความรู้เบื้องต้นที่ใช้ในการจำลองแบบของอุปกรณ์หรือวงจร
2. ศึกษาและรวบรวมข้อมูลลักษณะทางไฟฟ้าของทรานซิสเตอร์รอยต่อคู่และทรานซิสเตอร์สนามไฟฟ้าทั้งในส่วนของกราฟเชิงกระแสตรงและการวิเคราะห์สัญญาณขนาดเล็ก
3. ออกแบบวงจรในโปรแกรม PSpice โดยใช้วงจรพื้นฐานเป็นหลักแล้วทำการปรับค่าพารามิเตอร์ต่างๆ ของอุปกรณ์ในโปรแกรมให้สอดคล้องกับค่าพารามิเตอร์ของอุปกรณ์ที่มีอยู่จริง

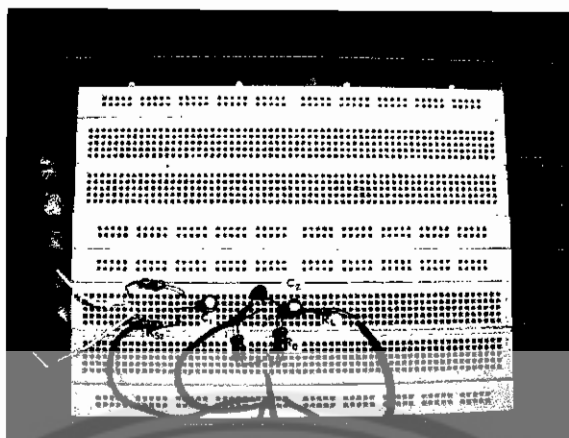
4. Simulate หาค่ากระแสและแรงดันที่จุดต่างๆ และใช้โปรแกรม Probe ในการสร้างกราฟคุณลักษณะเฉพาะ, กราฟอินพุตและกราฟเอาต์พุตของวงจร
5. นำผลการทดลองจากการ Simulation, การต่อวงจรและการคำนวณของแต่ละวงจร มาเปรียบเทียบและวิเคราะห์ผล

ในการ Simulation จะใช้โปรแกรม PSpice Schematics ในการสร้างแบบจำลองวงจรและหาค่าพารามิเตอร์ต่างๆ ของวงจร ส่วนการต่อวงจรจริงจะมีอุปกรณ์ต่างๆ ที่ใช้ในการต่อวงจรทดลอง ดังนี้

1. แหล่งจ่ายกระแสตรง (DC Supply)
2. แหล่งจ่ายกระแสสลับ (Function Gen)
3. บอร์ดทดลอง Analab BU-1
4. ดิจิตอลมัลติมิเตอร์ (DDM)
5. ออสซิลโลสโคป (Oscilloscope)
6. ชุดสายไฟ
7. ตัวต้านทานขนาดต่างๆ
8. ตัวเก็บประจุขนาด $10\mu F$
9. ทรานซิสเตอร์เบอร์ 2N2222A, เฟตเบอร์ 2N3819 และ 2SK2541



รูปที่ 3.2 แหล่งจ่ายกระแสตรง(บน) และแหล่งจ่ายกระแสสลับ(ล่าง)



รูปที่ 3.3 บอร์ดทดลอง Analab BU-1



รูปที่ 3.4 ดิจิตอลมัลติมิเตอร์



รูปที่ 3.5 ออสซิลโลสโคป

3.3 โปรแกรม PSpice


การจำลองการทำงานด้วยโปรแกรม PSpice จะช่วยในการออกแบบและจำลองการทำงานของวงจร และยังสามารถควบคุมและปรับเปลี่ยนพารามิเตอร์ต่างๆ ของวงจรได้ง่าย นอกจากนี้ยังเป็นการประหยัด สะดวก ปลอดภัยและช่วยลดการเสียหายของอุปกรณ์ได้อีกด้วย กระบวนการจำลองเหตุการณ์ของโปรแกรม PSpice ประกอบด้วยโปรแกรมหลักๆ 3 โปรแกรม คือ

1. โปรแกรม Schematics ทำหน้าที่เป็นส่วนกราฟฟิกของวงจรไฟฟ้าอิเล็กทรอนิกส์ที่ต้องการจะวิเคราะห์ผล เมื่อบันทึกแบบภาพกราฟฟิกวงจรไฟฟ้าที่เขียนขึ้นจากโปรแกรมนี้ ไฟล์ที่ได้จะเป็นนามสกุล .sch

2. โปรแกรม PSpice (หรือ PSpice AD) ทำหน้าที่วิเคราะห์วงจรไฟฟ้าที่เขียนจากโปรแกรม Schematics ผลการวิเคราะห์จะแสดงออกทางไฟล์เอาต์พุต และไฟล์ข้อมูล Probe สำหรับไฟล์เอาต์พุตแสดงในรูปตัวอักษร สามารถดูได้ด้วยโปรแกรมพิมพ์เอกสารทั่วไป เช่น Notepad หรือ Word เป็นต้น ไฟล์ชนิดนี้มีนามสกุลเป็น .out ส่วนไฟล์ข้อมูล Probe จะแสดงออกในรูปกราฟผ่านทางโปรแกรม Probe ไฟล์ชนิดนี้มีนามสกุล .dat

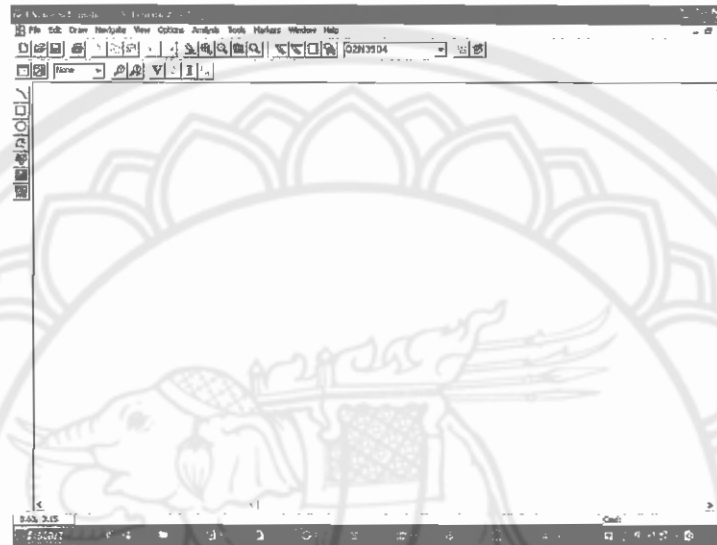
3. โปรแกรม Probe ทำหน้าที่แสดงผลการวิเคราะห์วงจรในรูปของกราฟ ไฟล์ที่ใช้กับโปรแกรมชนิดนี้จะมีนามสกุลเป็น .dat

เมื่อเขียนวงจรเสร็จแล้วทำการบันทึก จะได้ไฟล์นามสกุล .sch และก่อนทำการ Run Simulate ซอฟต์แวร์จะสร้างไฟล์ที่จำเป็นขึ้นมา 3 ชนิด คือ

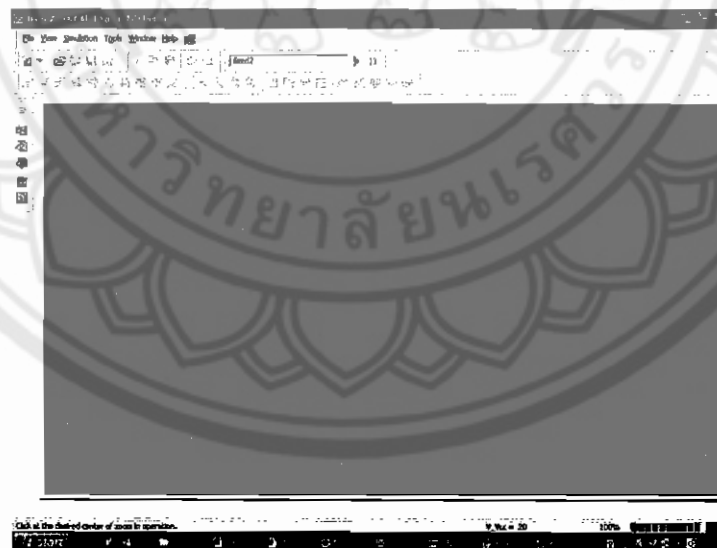
1. ไฟล์วงจร (Circuit File นามสกุล .cir) เป็นไฟล์หลักที่ใช้ในการจำลองสถานการณ์ของโปรแกรม โดยจะอ้างถึงชนิดของการวิเคราะห์ ไบรารี และไฟล์ Netlist กับไฟล์ Alias และไฟล์อื่นๆ ที่จำเป็น รายละเอียดของไฟล์วงจรเปิดดูได้จากโปรแกรมพิมพ์เอกสารทั่วไปหรือดูผ่านทางไอคอน  (View Simulation Output File)
2. ไฟล์แสดงค่าอุปกรณ์ในวงจร (Netlist File นามสกุล .net) เป็นไฟล์ที่แสดงรายการค่าของอุปกรณ์ที่ต่ออยู่ระหว่างสองจุดใดๆ
3. ไฟล์แสดงการต่อขาอุปกรณ์ในวงจร (Alias File นามสกุล .als) เป็นไฟล์ที่แสดงรายการของขาอุปกรณ์ที่ต่ออยู่กับโหนดใดๆ

จากที่กล่าวมา สรุปได้ว่า กระบวนการจำลองสถานการณ์ของโปรแกรม PSpice จะมีไฟล์หลักคือ ไฟล์ .sch จากนั้นจะแตกออกเป็นไฟล์ 3 ไฟล์ คือ ไฟล์ .cir ไฟล์ .net และไฟล์ .als เมื่อการจำลองสถานการณ์สมบูรณ์จะแตกออกอีก 2 ไฟล์ คือ ไฟล์ .out และไฟล์ .dat เพื่อใช้ในการแสดงผล ส่วนการทำงานที่สำคัญที่สุดของโปรแกรม PSpice Student มี 2 ส่วน คือ

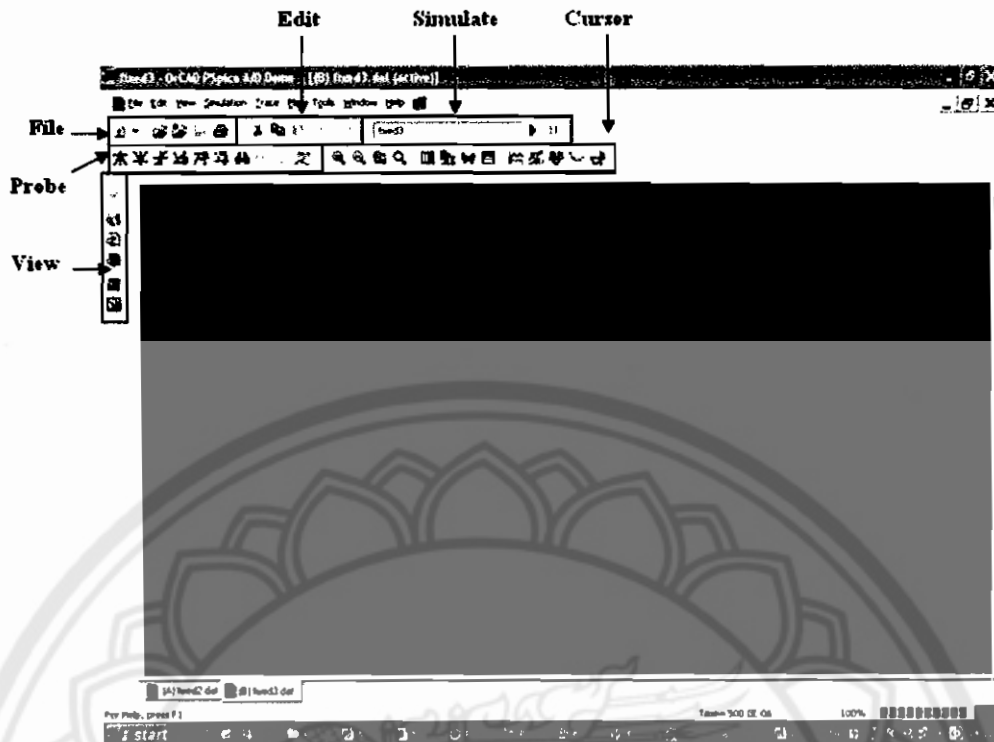
1. โปรแกรม **PSpice Schematic** ใช้สร้างภาพกราฟฟิวงจร กำหนดรายละเอียดต่างๆ ของอุปกรณ์ และกำหนดค่าและเงื่อนไขหรือวิธีการจำลองการทำงานและการดูผลลัพธ์
2. โปรแกรม **PSpice AD** ใช้ในการจำลองการทำงานของวงจรที่เขียนไว้ใน Schematic และโปรแกรม Probe ใช้ในการดูผลลัพธ์และวิเคราะห์ผลของการจำลองการทำงาน สำหรับโปรแกรม Probe นี้จะเป็นส่วนหนึ่งของโปรแกรม PSpice AD



รูปที่ 3.6 แสดงหน้าต่างของโปรแกรม PSpice Schematic



รูปที่ 3.7 แสดงหน้าต่างแรกของโปรแกรม PSpice AD Student



รูปที่ 3.8 แสดงหน้าต่างของโปรแกรม PSpice AD Student เมื่อเปิดโปรแกรม Probe

สำหรับกลุ่มคำสั่งหลัก จะแบ่งออกเป็น 6 กลุ่ม คือ


1. File เกี่ยวกับเพิ่มข้อมูลและการพิมพ์ผลลัพธ์
2. Edit เกี่ยวกับการแก้ไขและตัดต่อข้อมูล
3. Simulate เกี่ยวกับการจำลองการทำงานของไฟล์ .cir, .sch
4. Probe เกี่ยวกับการพล็อตกราฟ การวิเคราะห์และมุมมอง
5. Cursor เกี่ยวกับการอ่านค่าต่างๆ บนรูปกราฟที่พล็อต
6. View เกี่ยวกับการเปิดไฟล์รูปต่างๆ ที่เกิดจากผลการ Simulate

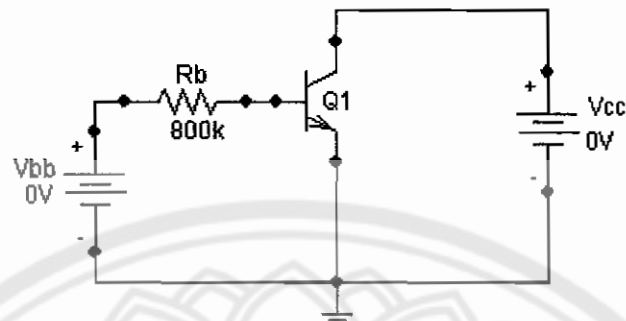
3.4 การใช้โปรแกรม PSpice ในการวิเคราะห์วงจร

การใช้โปรแกรม PSpice เพื่อวิเคราะห์วงจรจะใช้โปรแกรม PSpice Schematic ในการเขียนวงจรและใช้โปรแกรม Probe ในการดูรูปคลื่นสัญญาณ, กราฟคุณลักษณะของทรานซิสเตอร์และเฟด, กระแสและแรงดันที่จุดต่างๆ, สัญญาณอินพุตและสัญญาณเอาต์พุต, อัตราขยายแรงดันและอัตราขยายกระแสและนำผลการทดลองที่ได้มาวิเคราะห์และเปรียบเทียบกับผลที่ได้จากการคำนวณ


3.4.1 การวิเคราะห์ผลตอบสนองเชิงไฟฟ้าที่กระแสตรงของ BJT

ขั้นตอนที่ 1 การสร้างวงจรด้วย Schematic

1. เปิด โปรแกรม PSpice Schematic และเขียนวงจรดังรูป โดยเลือกอุปกรณ์ต่างๆ โดยการเลือกเมนู Draw/Get New Part หรือเลือก Ctrl+G หรือการคลิกที่ไอคอน 

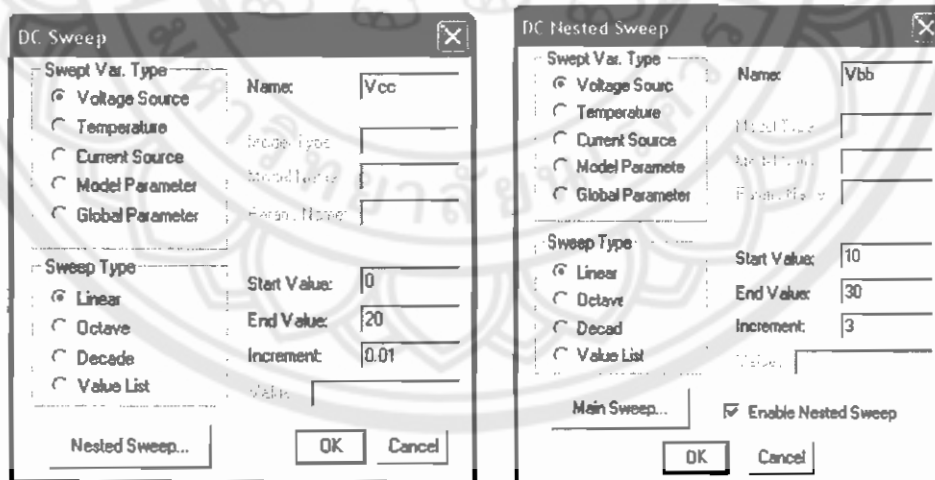


วงจรการหาค่าพลาฟิควลักษณะของทรานซิสเตอร์

2. ลากจุดเชื่อมต่อโดยการเลือกเมนู Draw/Wire หรือเลือก Ctrl+W หรือการคลิกที่ไอคอน 
3. บันทึกไฟล์ในชื่อ BJT.sch

ขั้นตอนที่ 2 การกำหนดเงื่อนไขการทำงาน


1. เลือกเมนู Analysis/Setup หรือคลิกที่ไอคอน 
2. เลือก DC Sweep และตั้งค่า Main Sweep และ Nested Sweep ตามรูป

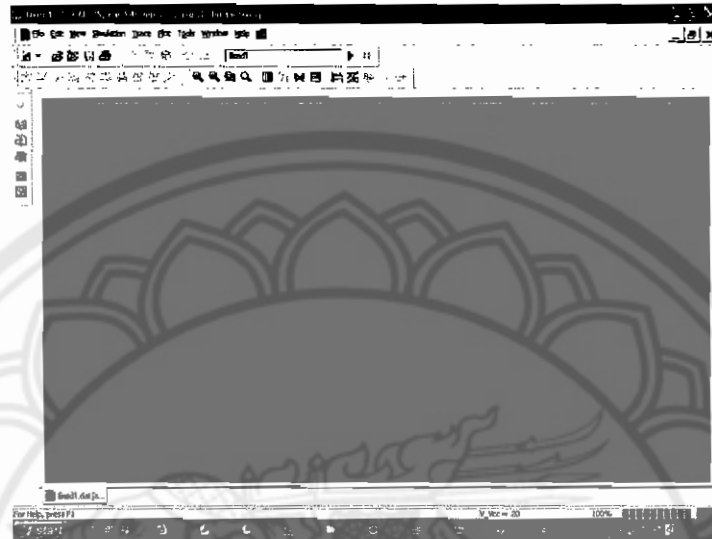


การตั้งค่า DC Sweep / Main Sweep และ Nested Sweep ของ BJT


3. เลือกเมนู Analysis/Probe Setup เลือกตั้งค่า Probe อัตโนมัติ

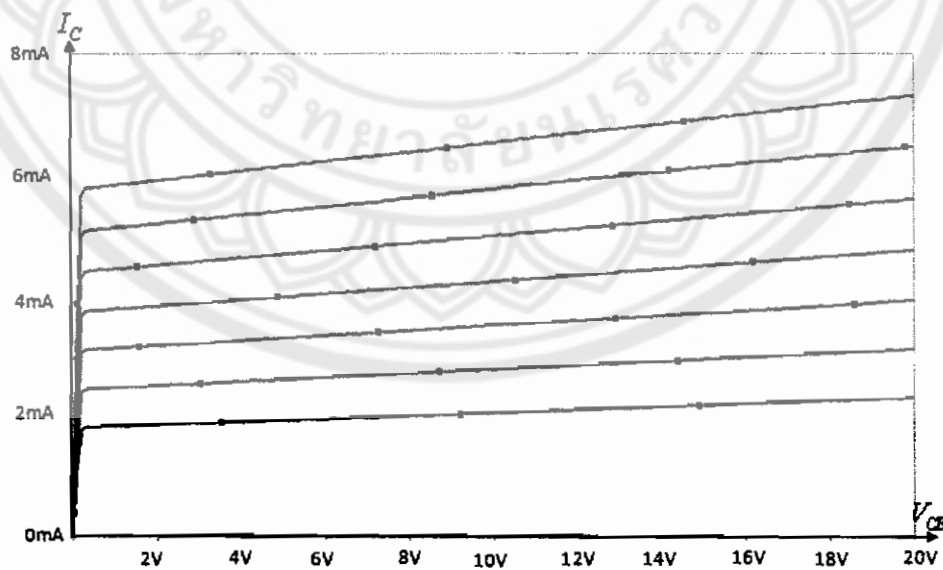
ขั้นตอนที่ 3 การหากราฟคุณลักษณะของทรานซิสเตอร์

1. เลือกเมนู Analysis/Simulate หรือกด F11 หรือคลิกที่ไอคอน 
2. เมื่อโปรแกรม Simulate เสร็จจะปรากฏหน้าต่างโปรแกรม PSpice/AD และ PSpice/AD Probe ดังรูป



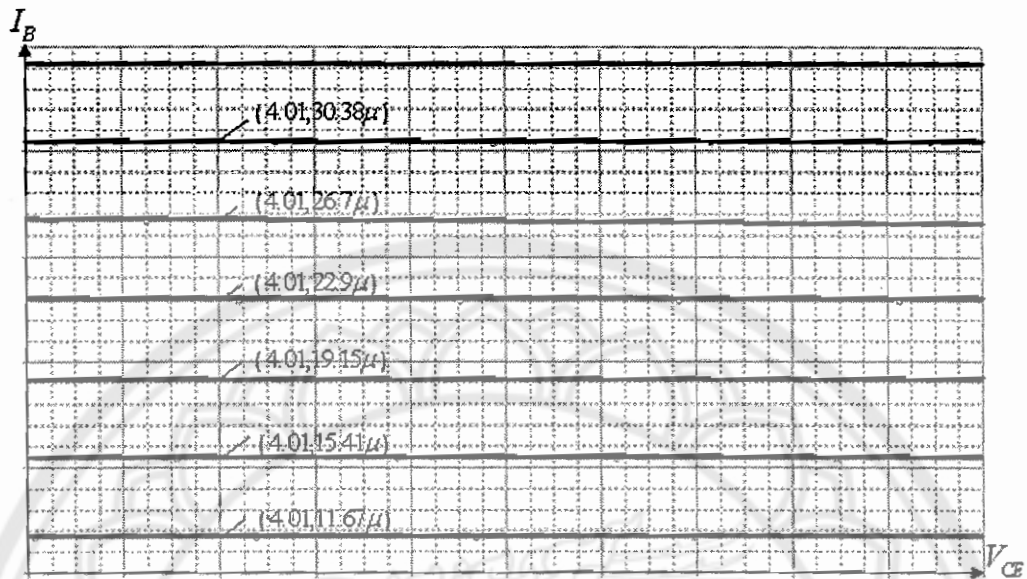
แสดงหน้าต่างของโปรแกรม PSpice AD และ PSpice AD Probe

3. เลือกเมนู Trace/Add Trace หรือคลิกที่ไอคอน  และเลือกเอาต์พุต $I_C(Q1)$ จะได้กราฟระหว่าง V_{CE} กับ I_C ซึ่งเป็นกราฟคุณลักษณะของทรานซิสเตอร์ ดังรูป



กราฟคุณลักษณะของทรานซิสเตอร์

4. เปิดหน้าต่างโปรแกรม PSpice/AD ใหม่โดยการเลือกเมนู Window/New Window และเลือกเอาต์พุต $I_B(Q1)$ จะได้กราฟ ดังรูป



กราฟแสดงค่า I_B

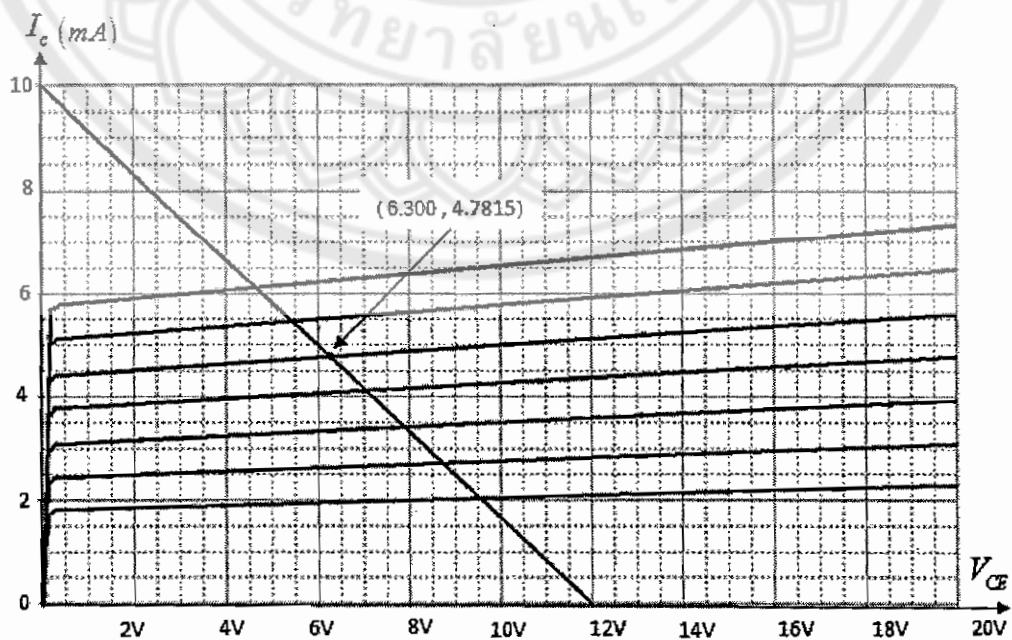
ขั้นตอนที่ 4 การหาจุดทำงานของวงจร

1. จากวงจร Fixed - Bias หาค่า R_B โดยกำหนดให้ $V_{CC} = 12V$ และ $R_C = 1.2k\Omega$ จะได้

$$\text{จุดตัดบนแกน X คือ จุด } V_{CE} = V_{CC} = 12V$$

$$\text{จุดตัดบนแกน Y คือ จุด } I_C = \frac{V_{CC}}{R_C} = \frac{12V}{1.2k\Omega} = 10mA$$

2. ลากเส้นโหลดทับบนกราฟคุณลักษณะของทรานซิสเตอร์ ดังรูป



แสดงจุดทำงาน (Q-Point) ของวงจร ทรานซิสเตอร์ Fixed - Bias

ขั้นตอนที่ 5 การคำนวณหาค่าพารามิเตอร์ต่างๆ ของวงจร

1. จากรูปที่ และ จะได้ค่า $I_{CQ} = 4.8mA$, $I_B = 26.7\mu A$, $V_{CEQ} = 6.3V$ นำค่าที่ได้มาคำนวณหาค่าตัวต้านทานที่แท้จริงของวงจร

จากสมการ
$$\beta = \frac{I_C}{I_B}$$

$$\beta = \frac{4.8mA}{26.7\mu A} = 180$$

จากสมการ
$$V_{CC} = I_B R_B + V_{BE}$$

$$R_B = \frac{V_{CC} - V_{BE}}{I_B}$$

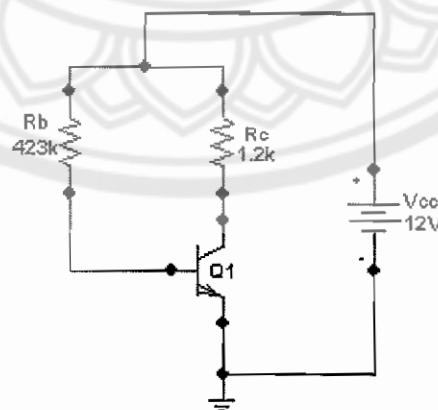
$$R_B = \frac{12 - 0.7}{26.7\mu} = 423k\Omega$$

จากสมการ
$$V_{CC} = I_C R_C + V_{CE}$$

$$R_C = \frac{V_{CC} - V_{CE}}{I_C}$$


$$R_C = \frac{12 - 6.3}{4.8m} = 1.2k\Omega$$

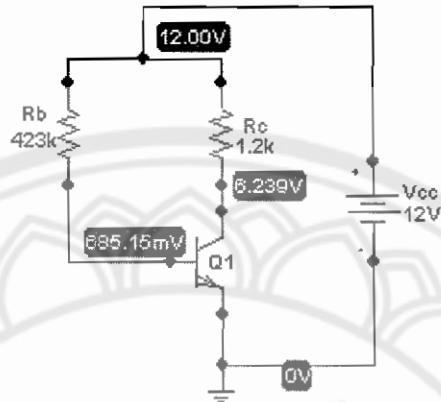
2. นำค่าพารามิเตอร์ที่คำนวณได้ไปใส่ในวงจรจริงและบันทึกไฟล์ในชื่อ BJT-Fix1.sch



วงจร Fixed - Bias

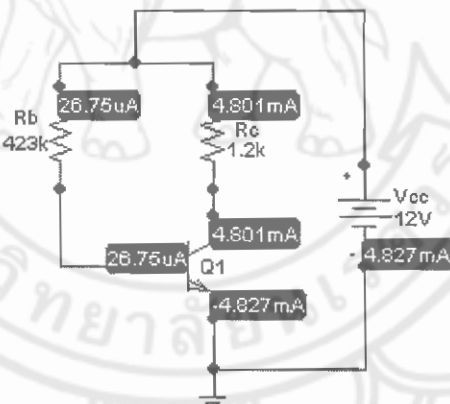
ขั้นตอนที่ 6 การ Simulate หาค่าพารามิเตอร์ต่างๆ ของวงจร

1. เลือก Analysis/Simulate
2. คลิกที่ไอคอน  บนหน้าต่าง PSpice Schematic เพื่อดูค่าแรงดันที่จุดต่างๆ



แสดงค่าแรงดันของวงจรทรานซิสเตอร์ Fixed – Bias


3. คลิกที่ไอคอน  เพื่อดูค่ากระแสที่จุดต่างๆ

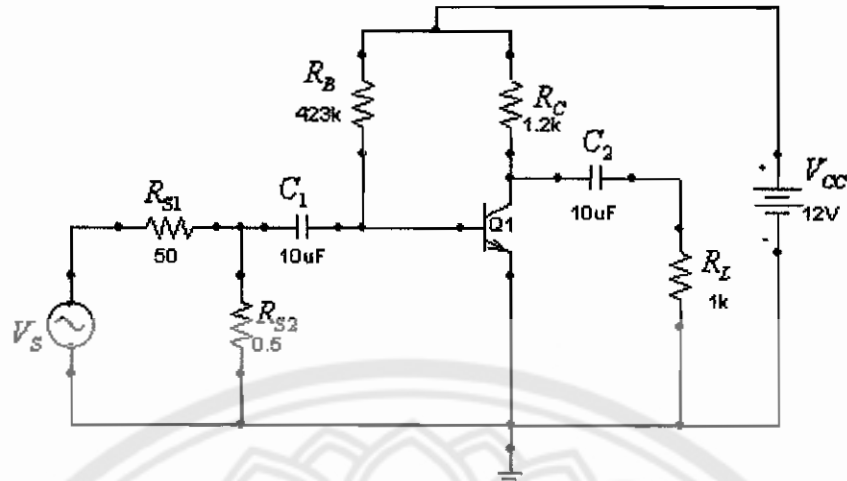


แสดงค่ากระแสของวงจรทรานซิสเตอร์ Fixed – Bias

3.4.2 การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสหลักของ BJT

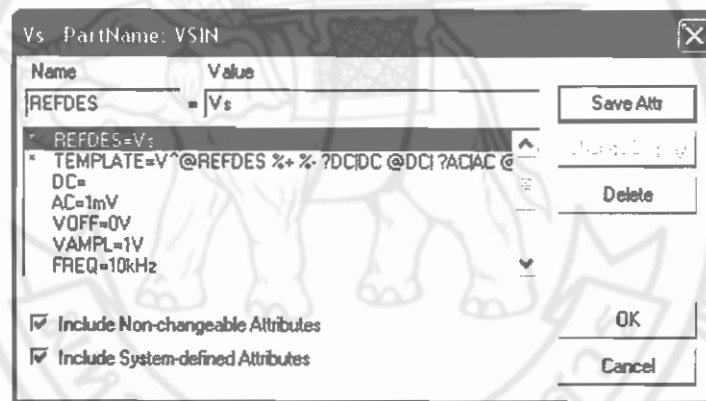
ขั้นตอนที่ 1 การสร้างสัญญาณอินพุต

1. เลือกอุปกรณ์สร้างสัญญาณไซน์ โดยคลิกที่ไอคอน  เลือก VSIN และตัวเก็บประจุ ต่อวงจรตามรูป และบันทึกไฟล์ในชื่อ BJT-Fix2.sch



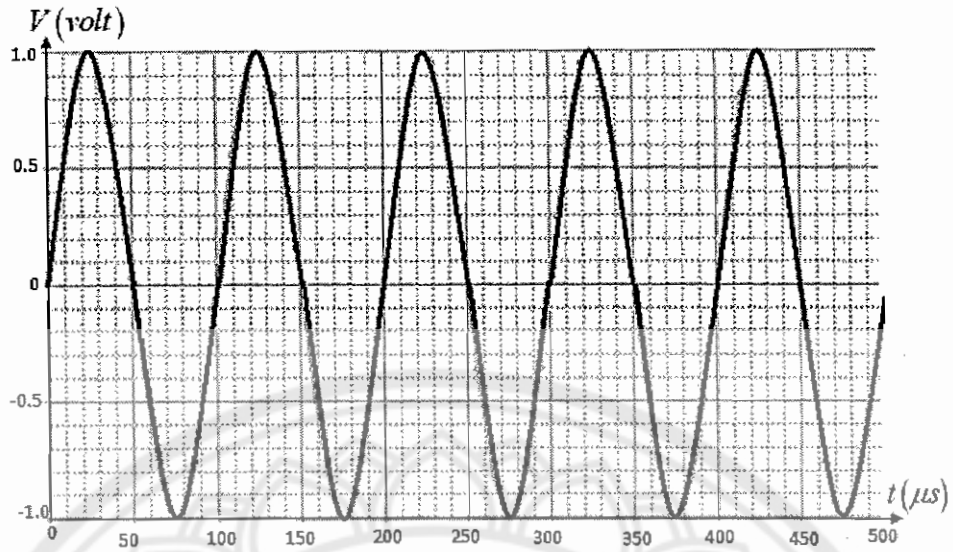
การวิเคราะห์ Small – Signal ของวงจร Fixed – Bias

- ตั้งค่า VSIN โดยกำหนดค่า ดังรูป และเลือก Analysis/Simulate

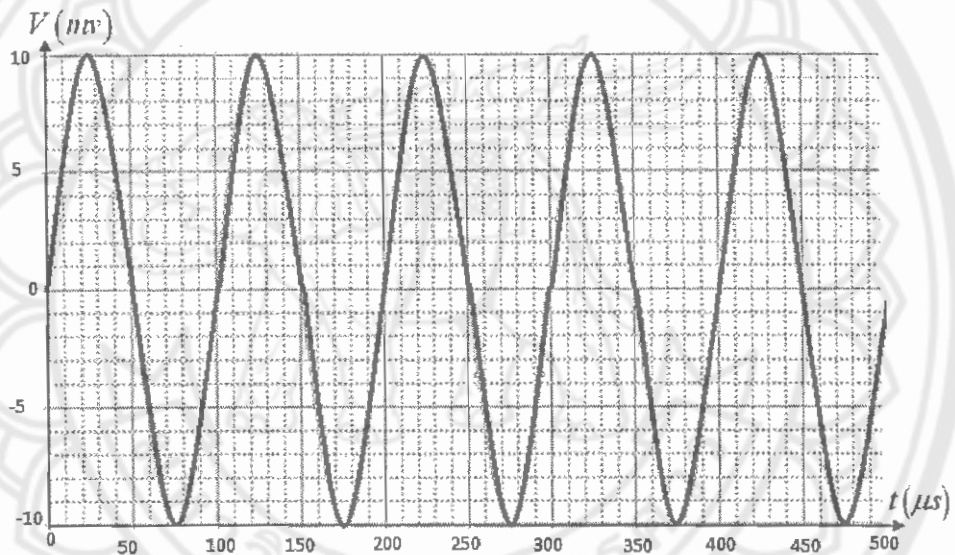


การกำหนดค่า VSIN

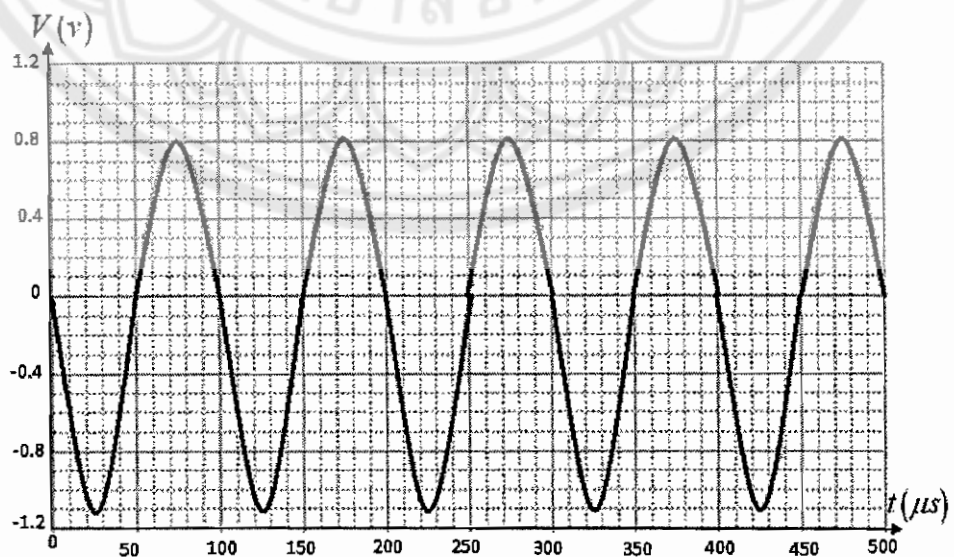
- เปิดหน้าต่าง PSpice AD และเลือก Analysis Type เป็น Transient
- เลือก Add-Trace V_s เป็น $V(V \text{ sin: } +)$, V_i เป็น $V(C1:1)$ และ V_o เป็น $V(C2:2)$ จะได้กราฟดังรูป



สัญญาณแหล่งจ่ายกระแสสลับ $V(V \text{ sin} : +)$



สัญญาณแรงดันอินพุต $V(C1:1)$



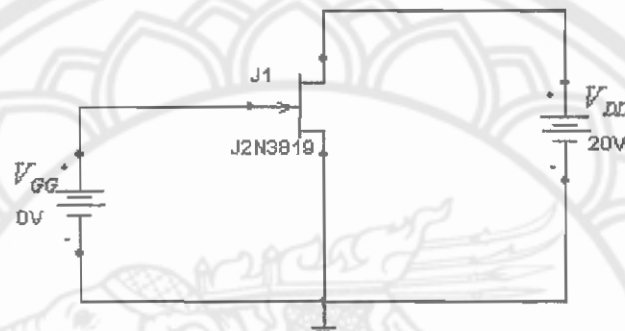
แรงดันเอาต์พุต $V(C2:2)$

$$\text{จากกราฟจะได้ } A_v = \frac{V_o}{V_i} = -\frac{0.8V}{10mV} = -80$$


3.4.3 การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรงของ FET

ขั้นตอนที่ 1 การสร้างวงจรด้วย Schematic

1. เปิดโปรแกรม PSpice Schematic และเขียนวงจรดังรูป โดยเลือกอุปกรณ์ต่างๆ โดยการเลือกเมนู Draw/Get New Part หรือเลือก Ctrl+G หรือการคลิกที่ไอคอน 

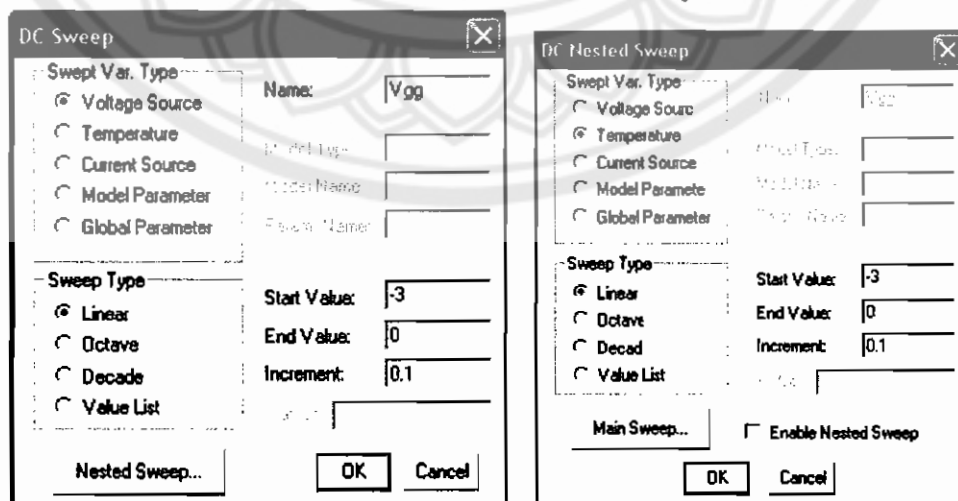


วงจรการหากราฟคุณลักษณะของเฟต

2. ลากจุดเชื่อมต่อโดยการเลือกเมนู Draw/Wire หรือเลือก Ctrl+W หรือการคลิกที่ไอคอน 
3. บันทึกไฟล์ในชื่อ JFET.sch

ขั้นตอนที่ 2 การกำหนดเงื่อนไขการทำงาน


1. เลือกเมนู Analysis/Setup หรือคลิกที่ไอคอน 
2. เลือก DC Sweep และตั้งค่า Main Sweep และ Nested Sweep ตามรูป



การตั้งค่า DC Sweep / Main Sweep และ Nested Sweep ของ FET


3. เลือกเมนู Analysis/Probe Setup เลือกตั้งค่า Probe อัตโนมัติ

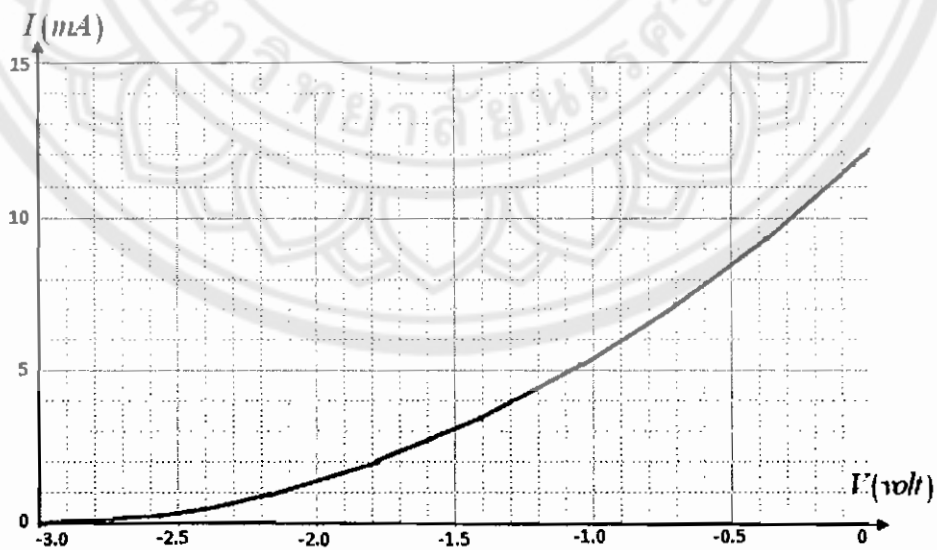
ขั้นตอนที่ 3 การหากราฟคุณลักษณะของเฟต

1. เลือกเมนู Analysis/Simulate หรือกด F11 หรือคลิกที่ไอคอน 
2. เมื่อ โปรแกรม Simulate เสร็จจะปรากฏหน้าต่างโปรแกรม PSpice/AD และ PSpice/AD Probe ดังรูป



แสดงหน้าต่างของโปรแกรม PSpice AD และ PSpice AD Probe

3. เลือกเมนู Trace/Add Trace หรือคลิกที่ไอคอน  และเลือกเอาต์พุต $ID(J1)$ จะได้กราฟระหว่าง V_{GS} กับ I_D ซึ่งเป็นกราฟคุณลักษณะของเฟต ดังรูป



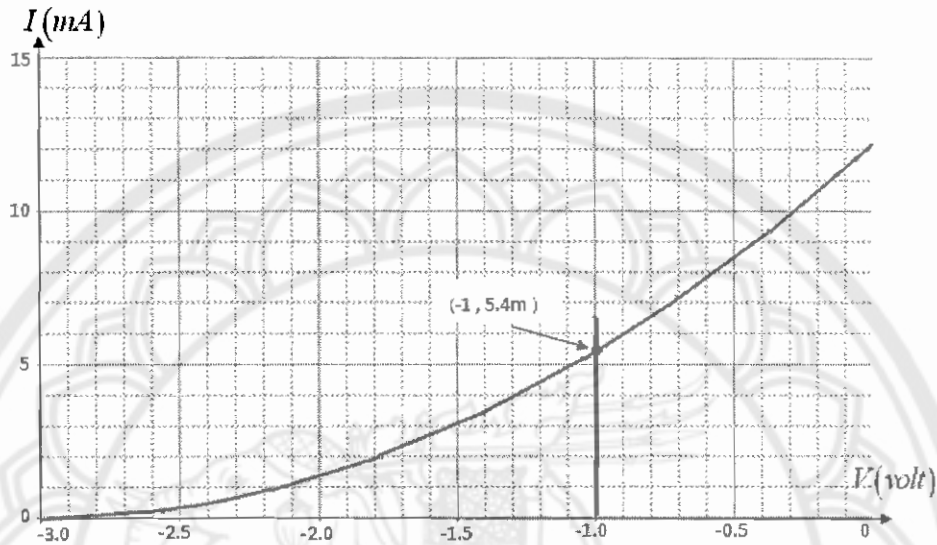
กราฟคุณลักษณะของเฟต

ขั้นตอนที่ 4 การหาจุดทำงานของวงจร

- กำหนดให้ $V_{GG} = 1V$ จากสมการหาเส้นโหลดของวงจร JFET Fixed – Bias

$$V_{GS} = -V_{GG} = -1V$$

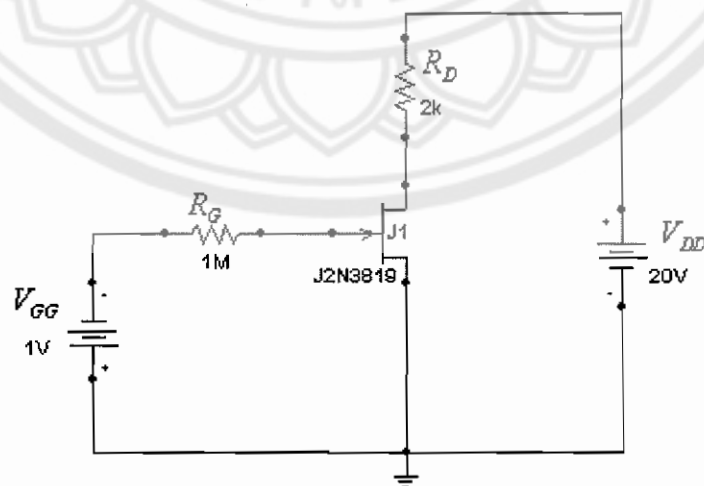
สามารถเขียนเส้นโหลดได้ดังรูป



แสดงจุดทำงาน (Q-Point) ของวงจร ทราบซิสเตอร์ JFET Fixed – Bias

ขั้นตอนที่ 5 การคำนวณหาค่าพารามิเตอร์ต่างๆ ของวงจร

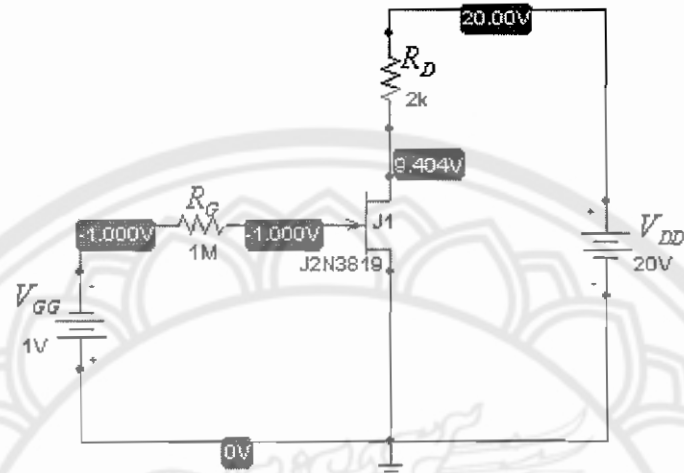
- จากจุด Q-point จะได้ $I_{DQ} = 5.4mA$ และ $V_{GSQ} = -1V$ และกำหนดให้ $R_D = 2k\Omega$, $R_G = 1M\Omega$, และ $V_{GG} = 1V$
- นำค่าพารามิเตอร์ที่ได้ไปใส่ในวงจรจริงและบันทึกไฟล์ในชื่อ FET-Fix1.sch



วงจร JFET Fixed – Bias

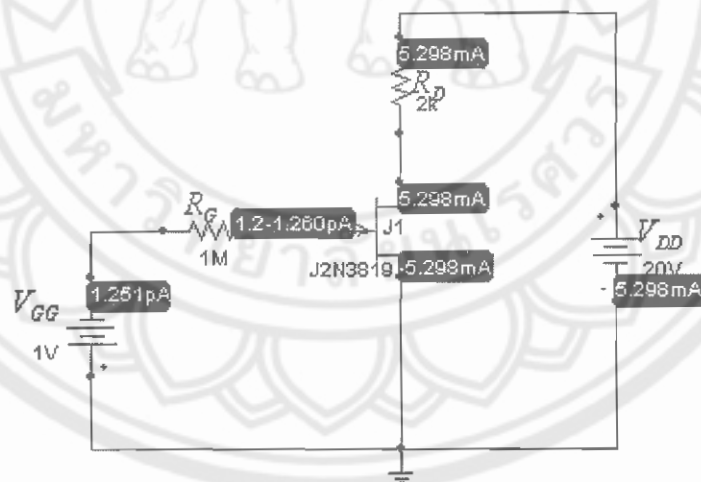
ขั้นตอนที่ 6 การ Simulate หาค่าพารามิเตอร์ต่างๆ ของวงจร

1. เลือก Analysis/Simulate
2. คลิกที่ไอคอน **V** บนหน้าต่าง PSpice Schematic เพื่อดูค่าแรงดันที่จุดต่างๆ



แสดงค่าแรงดันของวงจร JFET Fixed – Bias

3. คลิกที่ไอคอน **I** เพื่อดูค่ากระแสที่จุดต่างๆ

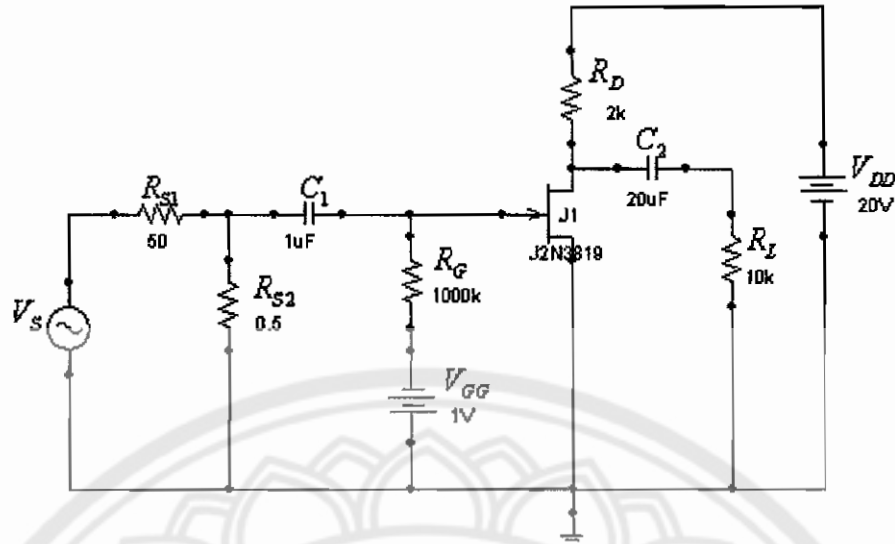


แสดงค่ากระแสของวงจร JFET Fixed – Bias

3.4.4 การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับของ FET

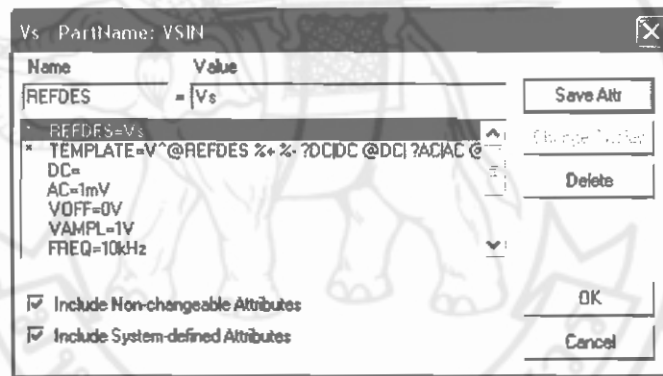
ขั้นตอนที่ 1 การสร้างสัญญาณอินพุต

1. เลือกอุปกรณ์สร้างสัญญาณไซน์ โดยคลิกที่ไอคอน **S** เลือก VSIN และตัวเก็บประจุ ต่อวงจรตามรูป และบันทึกไฟล์ในชื่อ FET-Fix2.sch



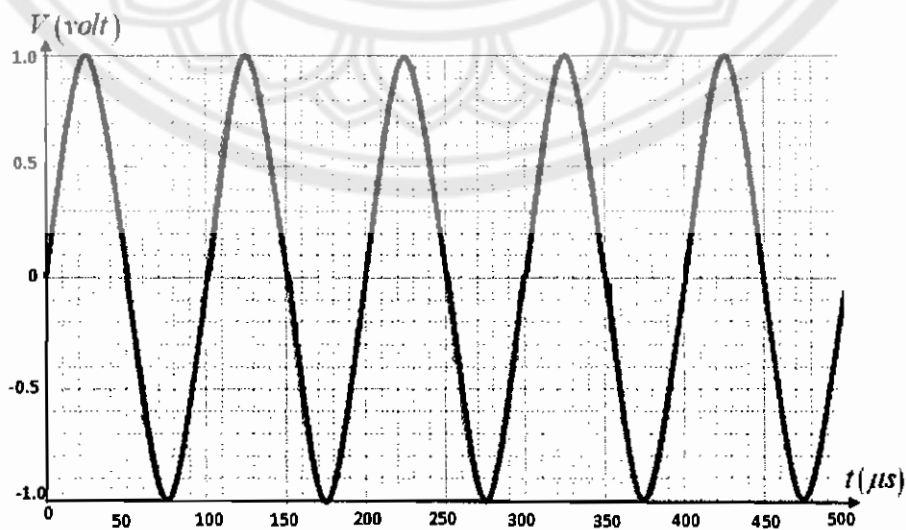
การวิเคราะห์ Small-Signal ของวงจร JFET Fixed-Bias

2. ตั้งค่า VSIN โดยกำหนดค่า ดังรูป และเลือก Analysis/Simulate

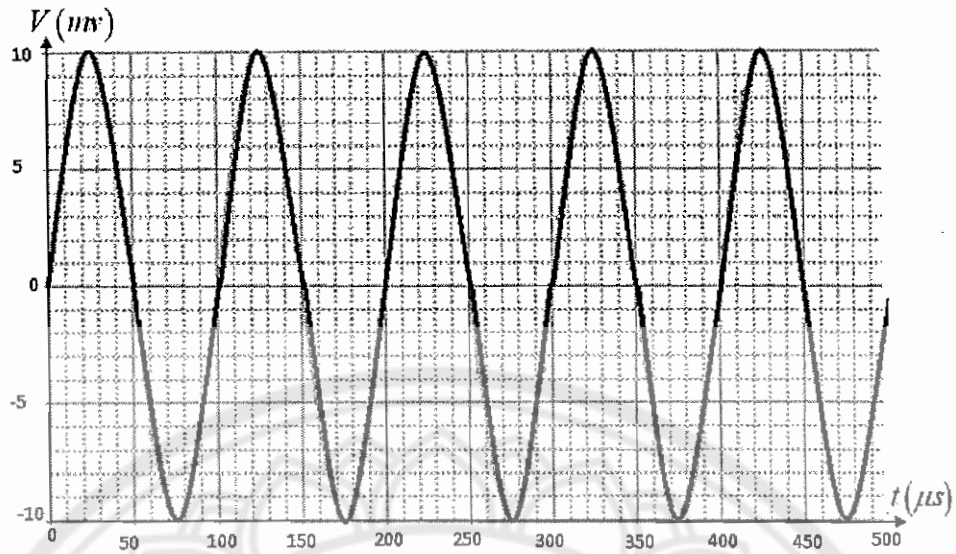
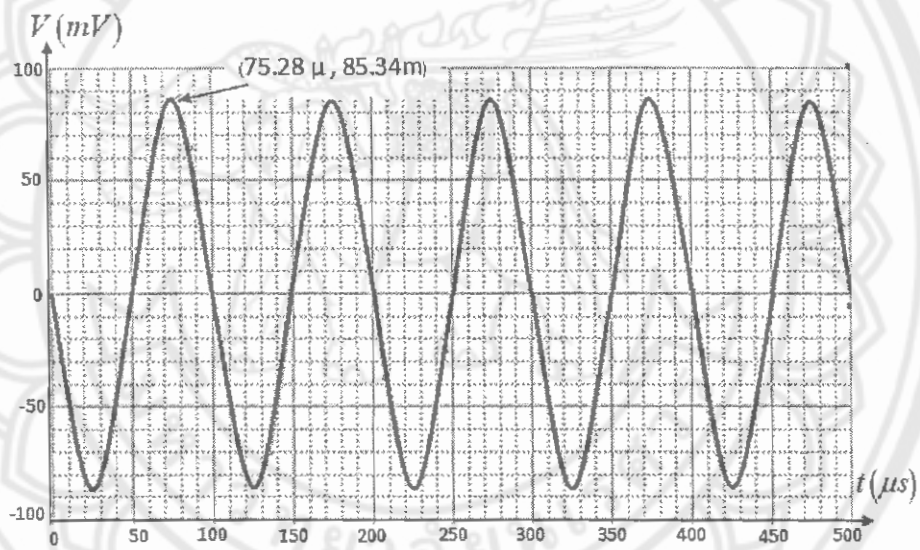


การกำหนดค่า VSIN

4. เลือก Add-Trace V_s เป็น $V(V \text{ sin} : +)$, V_i เป็น $V(C1:1)$ และ V_o เป็น $V(C2:2)$ จะได้กราฟดังรูป



สัญญาณแหล่งจ่ายกระแสลับ $V(V \text{ sin} : +)$

สัญญาณแรงดันอินพุต $V(C1:1)$ แรงดันเอาต์พุต $V(C2:2)$

$$\text{จะได้ } A_v = \frac{V_o}{V_i} = -\frac{85.34mV}{10mV} = -8.5$$

บทที่ 4

ผลการทดลอง

การทดสอบการทำงานของทรานซิสเตอร์ จะมีพารามิเตอร์ที่สำคัญที่ต้องนำมาประกอบในการวิเคราะห์วงจร คือ ความสัมพันธ์ระหว่างกระแสและแรงดันที่จุดต่างๆ แรงดันอินพุตและแรงดันเอาต์พุต สำหรับโครงการการศึกษาลักษณะทางไฟฟ้าของทรานซิสเตอร์ด้วยโปรแกรม PSpice นี้ จะมีการนำผลที่ได้จากการ Simulation, จากการต่อวงจรและจากการคำนวณของวงจรพื้นฐานต่างๆ มาเปรียบเทียบและวิเคราะห์ผล

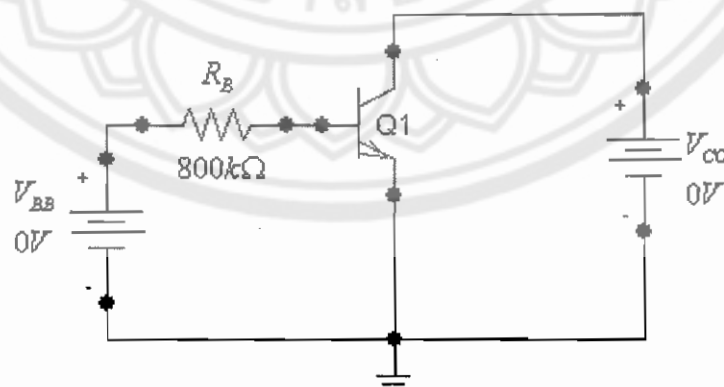
ผลการทดลองที่ได้จากการทำโครงการนี้ จะแบ่งออกเป็น 2 ส่วน คือ ผลจากแบบจำลองทางไฟฟ้าของทรานซิสเตอร์รอยต่อคู่และผลจากแบบจำลองทางไฟฟ้าของทรานซิสเตอร์สนามไฟฟ้า ดังนี้

4.1 ผลการทดลองจากการสร้างแบบจำลองของวงจรทรานซิสเตอร์รอยต่อคู่ (BJT)

ในการวิเคราะห์แบบจำลองลักษณะทางไฟฟ้าของทรานซิสเตอร์แบบรอยต่อคู่ จะแยกวิเคราะห์เป็น 2 กรณี คือ การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรงและการวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับหรือแบบจำลองสัญญาณขนาดเล็ก (Small Signal)

4.1.1 ผลการทดลองจากการสร้างแบบจำลองวงจร Transistor Fix-Bias โดยใช้โปรแกรม PSpice

การสร้างแบบจำลองโดยใช้โปรแกรม PSpice นั้น ต้องต่อวงจรดังรูป โดยสมมุติค่าความต้านทาน R_B ขึ้นมา เพื่อที่จะหาจุดทำงานของวงจร



รูปที่ 4.1 วงจรสมมุติที่ใช้ในการหากราฟคุณลักษณะ

ตั้งค่า Analysis set up เลือก DC Sweep

Name: V_{CC}

Start value: 0

End value: 20

Increment: 0.01

เลือก Nested sweep

Name: V_{BB}

Start value: 10

End value: 30

Increment: 3

ทำการ Simulate จะได้กราฟดังรูป โดย

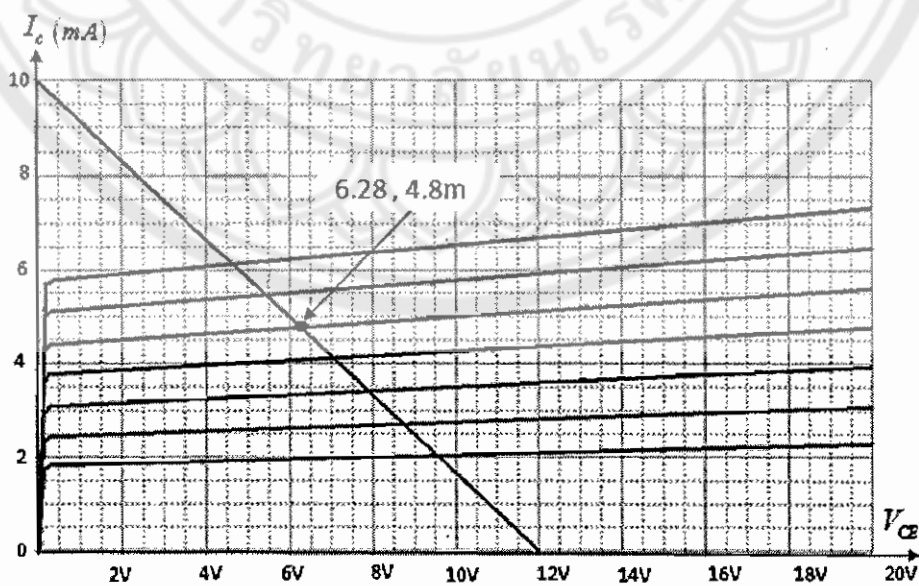
แกน X คือ V_{CE}

แกน Y คือ I_C

กำหนดเส้นโหลดไลน์ โดยกำหนดให้ $V_{CC} = 12V$ และ $R_C = 1.2k\Omega$

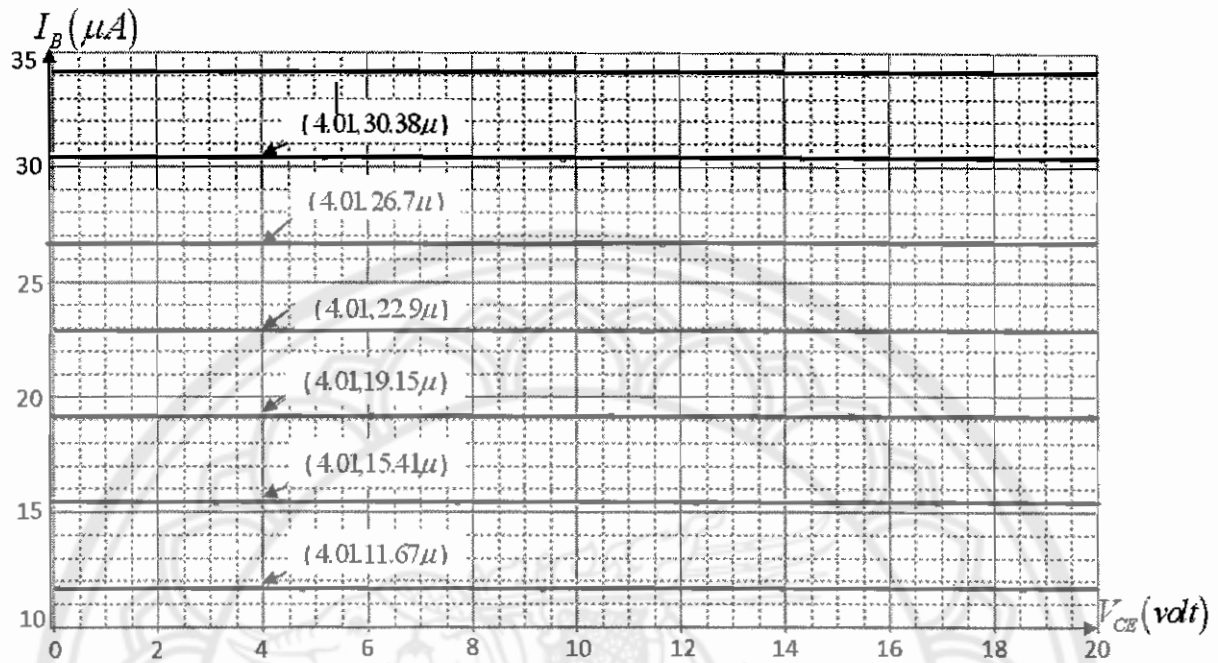
จุดตัดบนแกน X คือ จุดที่ $V_{CE} = V_{CC} = 12V$

จุดตัดบนแกน Y คือ จุด $I_{C_{sat}} = \frac{V_{CC}}{R_C} = \frac{12V}{1.2k\Omega} = 10mA$



รูปที่ 4.2 กราฟคุณลักษณะและเส้นโหลดของวงจร Transistor Fix-Bias

Trace หากระแส I_B จะได้กราฟดังรูป



รูปที่ 4.3 กราฟแสดงค่ากระแส I_B ที่จุดต่างๆ

ค่าพารามิเตอร์ต่างๆ ที่ได้จากการ Simulate คือ

$$I_{CQ} = 4.8mA$$

$$I_B = 26.6\mu A$$

$$V_{CEQ} = 6.3V$$

$$\text{อัตราขยาย } \beta = \frac{I_C}{I_B} = \frac{4.8mA}{26.6\mu A} = 179.775$$

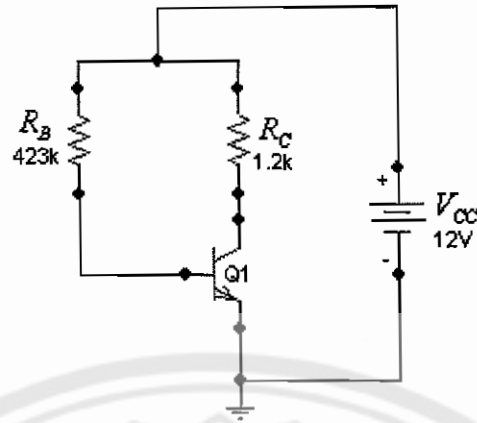
$$\beta = 180$$

หาค่าความต้านทาน R_B, R_C

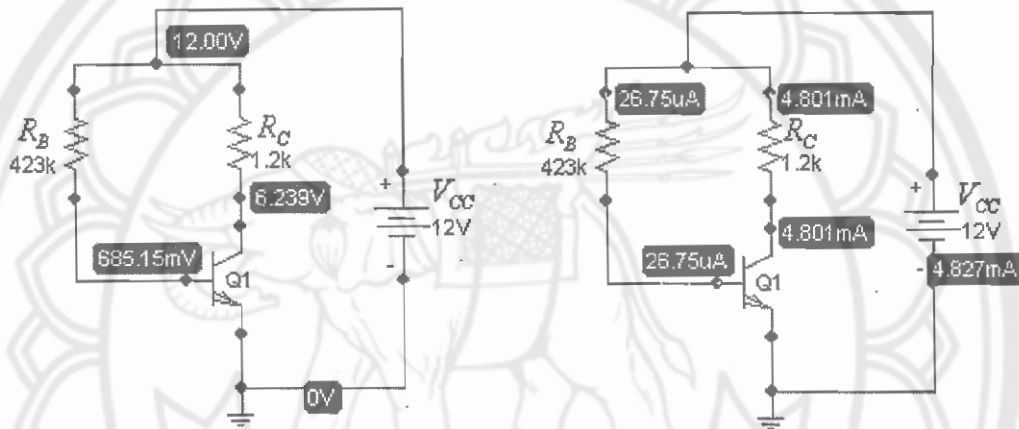
$$R_B = \frac{V_{CC} - V_{BE}}{I_B} = \frac{12 - 0.7}{26.6\mu} = 423k\Omega$$

$$R_C = \frac{V_{CC} - V_{CE}}{I_C} = \frac{12 - 6.3}{4.8m} = 1.2k\Omega$$

นำค่าความต้านทานที่คำนวณได้มาค่อในวงจรจริง จะได้วงจร Transistor Fix-Bias ดังรูปที่ 4.4 สามารถ Simulate หาค่าแรงดันและค่ากระแสที่จุดต่างๆ ของวงจรได้ดังรูปที่ 4.5

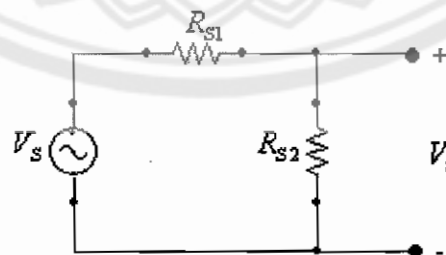


รูปที่ 4.4 แบบจำลองกระแสตรงของวงจร Transistor Fix-Bias



รูปที่ 4.5 แรงดันและกระแสที่จุดต่างๆ ของวงจร Transistor Fix-Bias

เนื่องจากการวิเคราะห์แบบจำลองสัญญาณขนาดเล็กต้องใช้สัญญาณอินพุตที่มีค่าน้อยมาก เพราะถ้าสัญญาณอินพุตมีค่ามากจะทำให้สัญญาณเอาต์พุตถูกขลิบ (ในการทดลองนี้ใช้ $V_i = 10mV$) แต่แหล่งจ่ายกระแสกลับสามารถจ่ายแรงดันได้ต่ำสุด $100mV(p-p)$ จึงต้องมีการลดทอนแรงดัน โดยใช้กฎการแบ่งแรงดัน ดังรูป

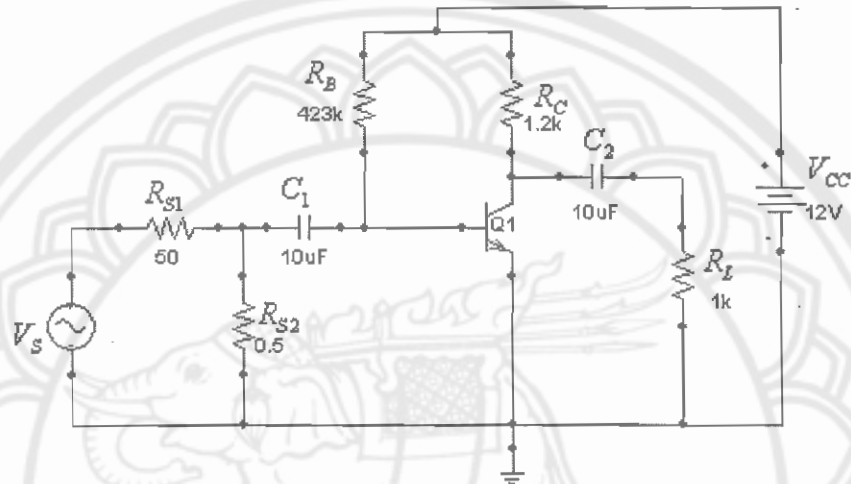


กำหนดให้ $V_S = 1V, R_{S1} = 50\Omega, R_{S2} = 0.5\Omega$ จะได้

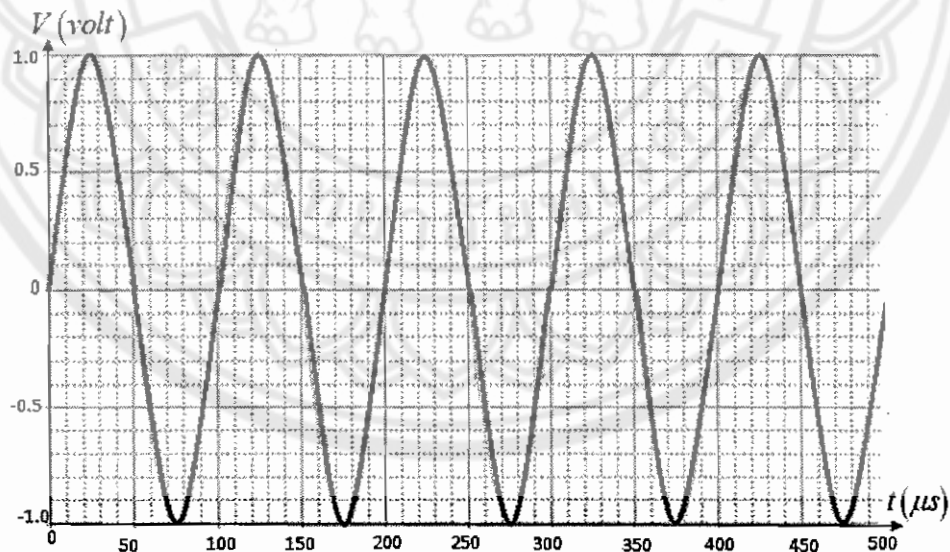
$$V_i = V_S \frac{R_{S2}}{R_{S1} + R_{S2}}$$

$$V_i = (1V) \frac{0.5\Omega}{50\Omega + 0.5\Omega} = 10mV$$

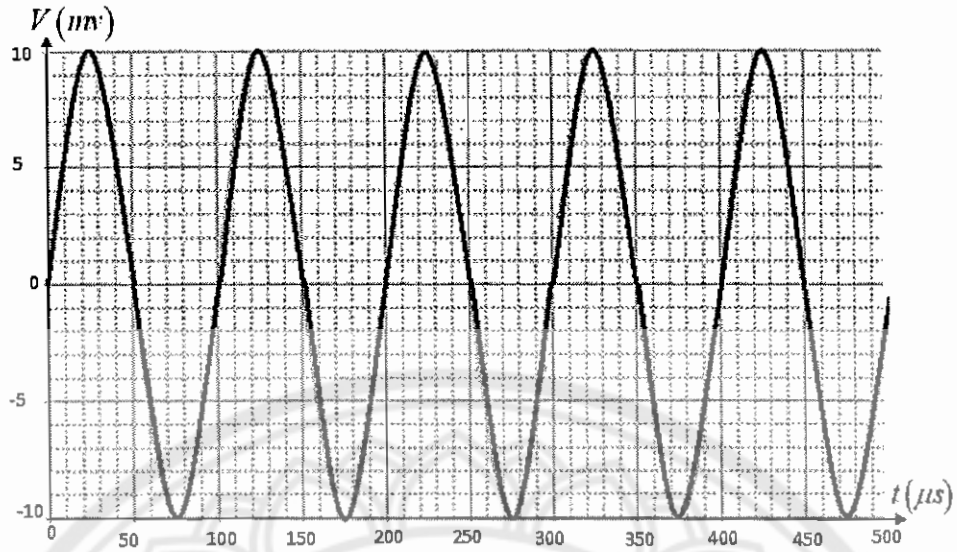
เมื่อต่อแหล่งจ่ายกระแสสลับ (V_{sin}) เข้ากับวงจรในรูปที่ 4.4 จะได้แบบจำลองสัญญาณขนาดเล็กของวงจร Transistor Fix-Bias ดังรูปที่ 4.6 และสามารถใช้โปรแกรม Probe หาสัญญาณแหล่งจ่าย (V_s), สัญญาณอินพุต (V_i) และสัญญาณเอาต์พุต (V_o) ของวงจรได้ดังรูปที่ 4.7



รูปที่ 4.6 แบบจำลองสัญญาณขนาดเล็กของวงจร Transistor Fix-Bias



(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_s)

(b) รูปคลื่นสัญญาณอินพุต (V_i)(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4.7 รูปคลื่นสัญญาณที่ได้จากโปรแกรม PSpice

จากกราฟจะได้ $V_i = 10mV$ และ $V_o = -802.3mV$

$$A_v = \frac{V_o}{V_i} = -\frac{802.3mV}{10mV} = -80.23$$

4.1.2 ผลการทดลองจากการคำนวณวงจร Transistor Fix-Bias

จากการสร้างแบบจำลองโดยใช้โปรแกรม PSpice ค่าพารามิเตอร์ที่ได้จากจุด Q-Point คือ $I_{C_Q} = 4.8mA$ และ $V_{CE_Q} = 6.3V$ จากรูปที่ 4.5 จะได้

จากสมการ $V_{CC} = I_B R_B + V_{BE}$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

จะได้ $I_B = \frac{12 - 0.7}{423k} = 26.7\mu A$

เนื่องจากอัตราขยาย $\beta = 180$

$$I_C = \beta I_B = 180 \times 26.7\mu = 4.8mA$$

$$I_E \cong I_C$$

$$I_E = 4.8mA$$

จากสมการ $V_{CC} = I_C R_C + V_{CE}$

$$V_{CE} = V_{CC} - I_C R_C$$

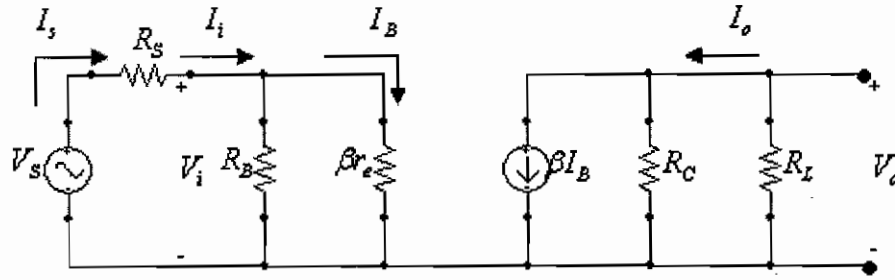
จะได้ $V_{CE} = 12V - (4.8m \times 1.2k) = 6.24V$

และ $V_C = V_{CE} = 6.24V$

$$V_B = V_{BE} = 0.7V$$

$$V_E = 0V$$

จากรูปที่ 4.6 สามารถเขียนใหม่ในรูปแบบจำลอง r_e ดังรูป



รูปที่ 4.8 แบบจำลอง r_e ของวงจร Transistor Fix-Bias

จากวงจรจะได้
$$r_e = \frac{26mV}{I_E} = \frac{26mV}{4.8mV} = 5.42\Omega$$

$$\beta r_e = 180 \times 5.42 = 0.97k\Omega$$

$$Z_i = R_B \parallel \beta r_e = 423k \parallel 0.97k = 0.97k\Omega$$

$$R_s = 50\Omega + 0.5\Omega = 50.5\Omega$$

จากสมการ
$$A_v = -\frac{R_C \parallel R_L}{r_e}$$

$$= -\frac{1.2k \parallel 1k}{5.42}$$

$$= -100.6$$

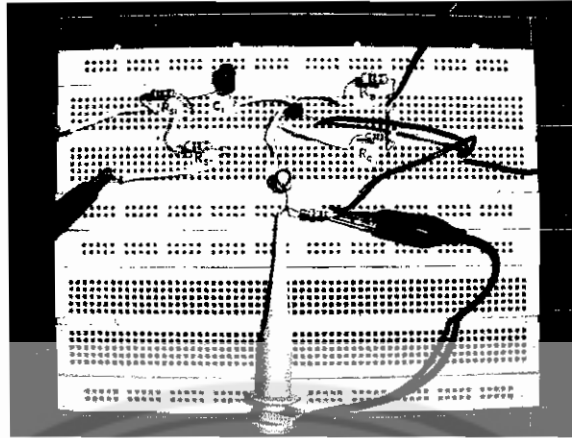
$$A_{v_s} = A_v \frac{Z_i}{Z_i + R_s}$$

$$= (-100.6) \frac{0.97k}{0.97k + 50.5}$$

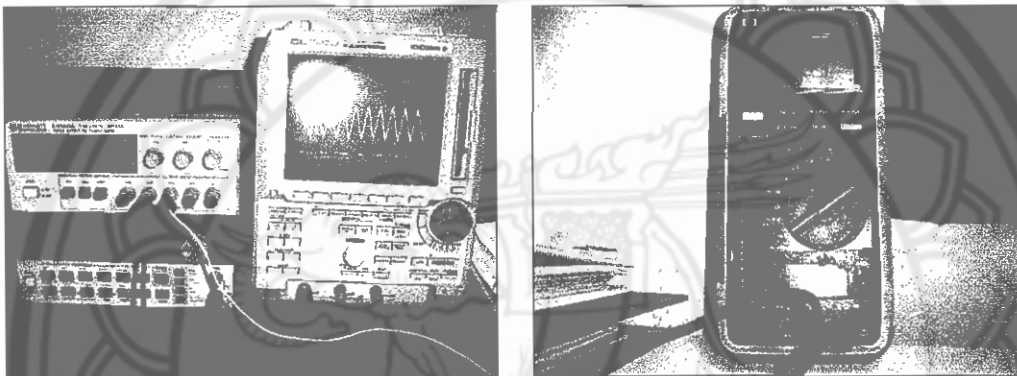
$$= -95.62$$

4.1.3 ผลการทดลองจากการต่อวงจร Transistor Fix-Bias

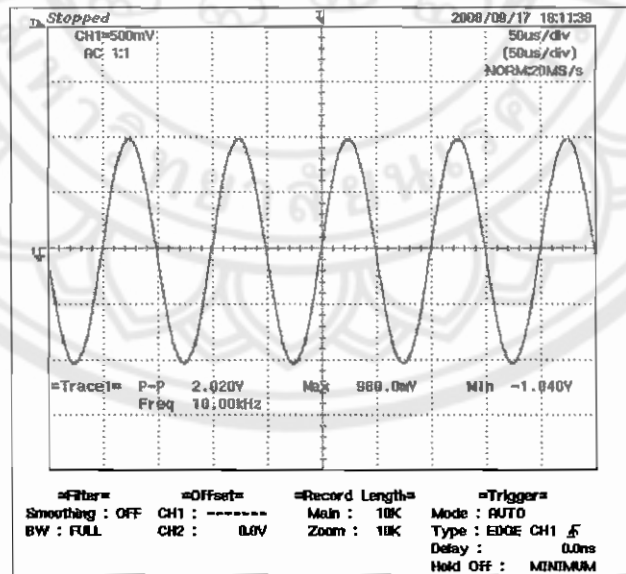
การต่อวงจร Transistor Fix-Bias ลงบอร์ด BU-1 ในการวิเคราะห์เชิงกระแสตรงจะใช้ ดิจิตอลมัลติมิเตอร์ในการวัดค่ากระแสและแรงดันที่จุดต่างๆ ส่วนการวิเคราะห์สัญญาณขนาดเล็กจะใช้ ออสซิลโลสโคปในการวัดค่าและแสดงรูปคลื่นสัญญาณ



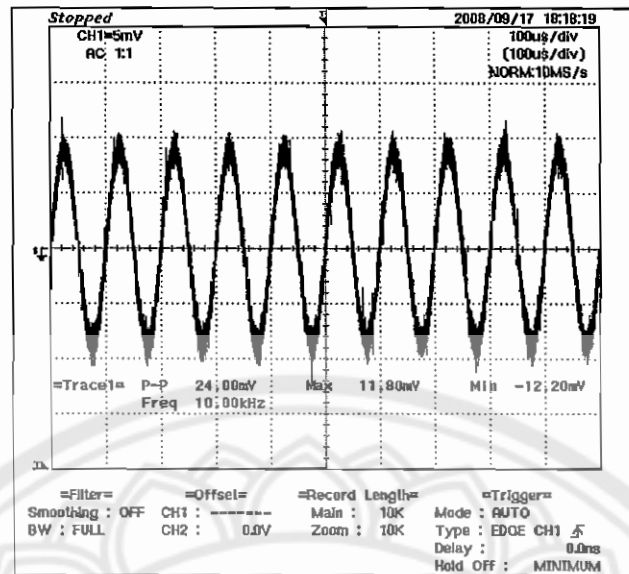
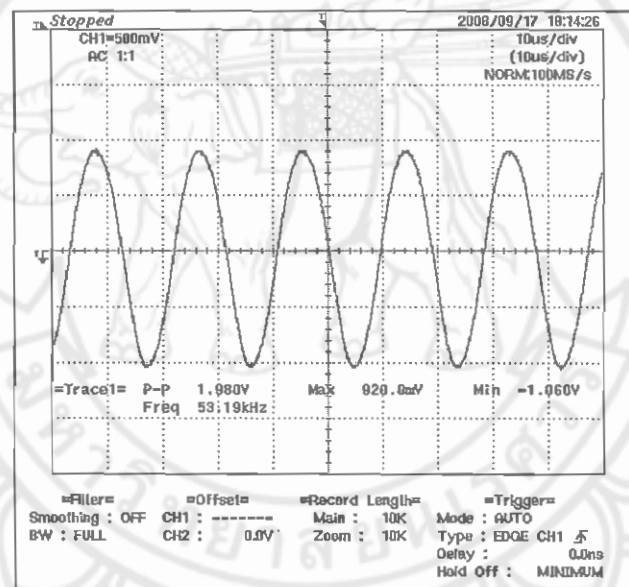
รูปที่ 4.9 การต่อวงจร Transistor Fix-Bias ลงบอร์ด BU-1



รูปที่ 4.10 แหล่งจ่ายและอุปกรณ์วัดค่า



(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_s)

(b) รูปคลื่นสัญญาณอินพุต (V_i)(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4.11 รูปคลื่นสัญญาณที่ได้จากการต่อวงจร

จากรูปคลื่นสัญญาณในรูปที่ 4.11 จะได้ว่า

$$A_v = \frac{V_o}{V_i} = -\frac{920mV}{11.8mV} = -78$$

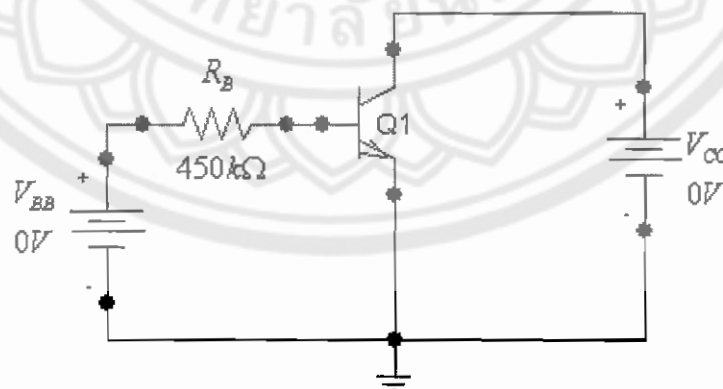
ผลการทดลองจากการสร้างแบบจำลองของวงจรทรานซิสเตอร์รอยต่อคู่ทั้ง 3 วิธี สามารถสรุปได้ดังตารางที่ 4.1

พารามิเตอร์	ค่าจากการ Simulate	ค่าจากการคำนวณ	ค่าจากการต่อวงจร
I_C	4.8 mA	4.8 mA	5 mA
I_B	26.75 μ A	26.7 μ A	26.8 μ A
I_E	4.8 mA	4.8 mA	5 mA
V_C	6.239 V	6.24 V	5.91 V
V_B	0.685 V	0.7 V	0.65 V
V_E	0 V	0 V	0.7 mV \cong 0 V
V_{CE}	6.239 V	6.24 V	5.9 V
V_{BE}	0.685 V	0.7 V	0.648 V
A_V	-80.23	-95.62	-78

ตารางที่ 4.1 แสดงค่ากระแสและแรงดันของวงจร Transistor Fix-Bias

4.1.4 ผลการทดลองจากการสร้างแบบจำลองวงจร Transistor Emitter-Stabilized Bias โดยใช้โปรแกรม PSpice

การสร้างแบบจำลองโดยใช้โปรแกรม PSpice นั้น ต้องต่อวงจรคั้งรูป โดยสมมุติค่าความต้านทาน R_B ขึ้นมา เพื่อที่จะหาจุดทำงานของวงจร



รูปที่ 4.12 วงจรสมมุติที่ใช้ในการหากราฟคุณลักษณะ

ตั้งค่า Analysis set up เลือก DC Sweep

Name: V_{CC}

Start value: 0

End value: 20

Increment: 0.01

เลือก Nested sweep

Name: V_{BB}

Start value: 2

End value: 20

Increment: 3

ทำการ Simulate จะได้กราฟดังรูป โดย

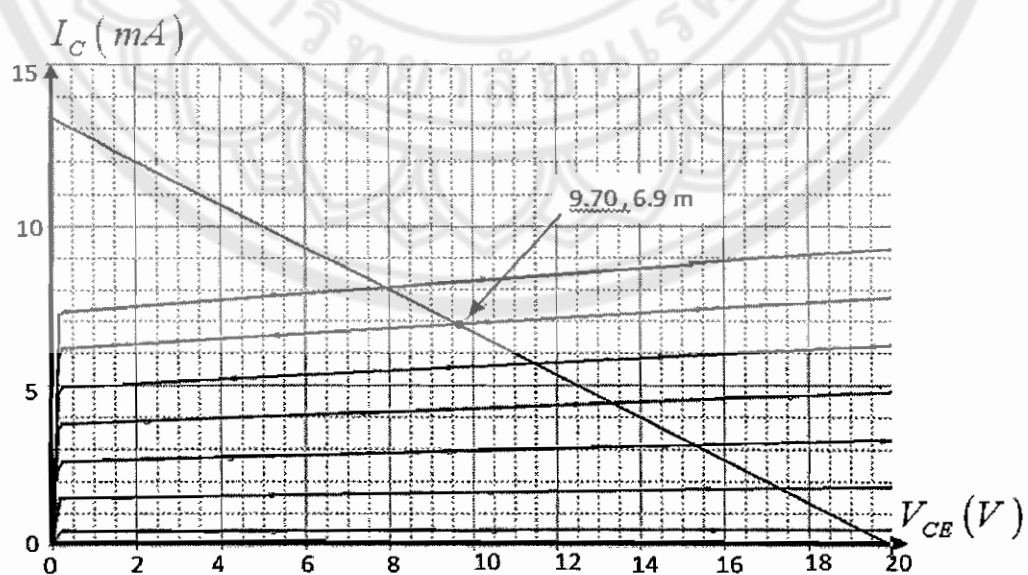
แกน X คือ V_{CE}

แกน Y คือ I_C

กำหนดเส้นโหลดไลน์ โดยกำหนดให้ $V_{CC} = 20V$ และ $R_C + R_E = 1.5k\Omega$

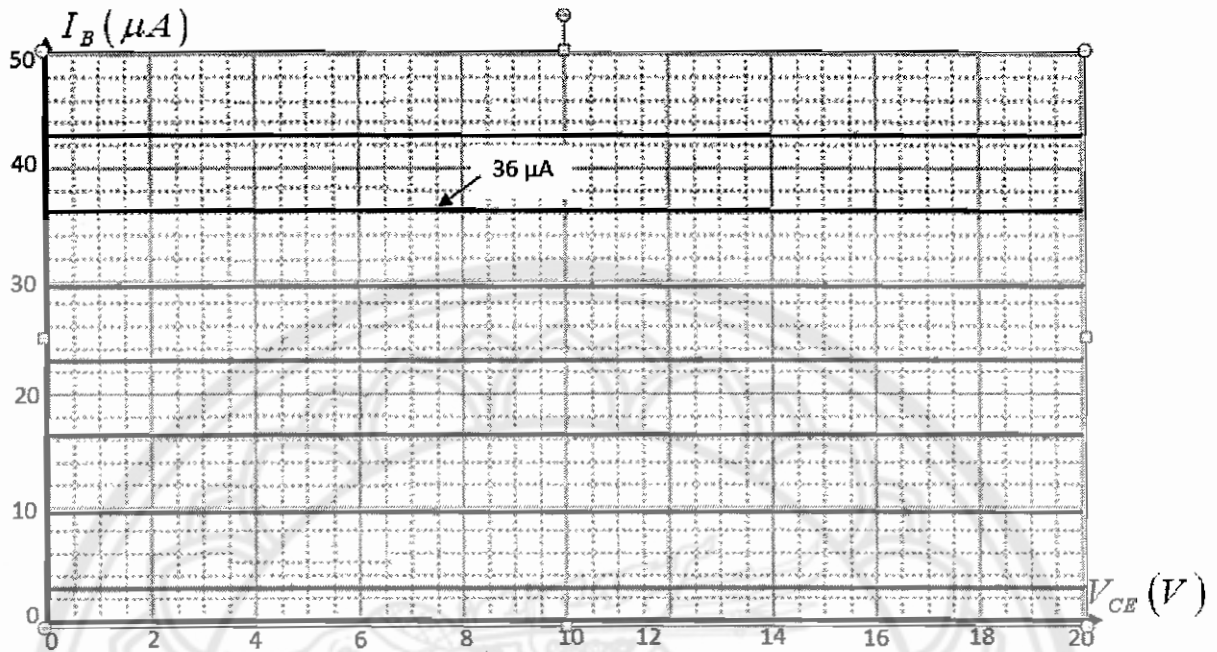
จุดตัดบนแกน X คือ จุดที่ $V_{CE} = V_{CC} = 20V$

จุดตัดบนแกน Y คือ จุด $I_{C_{sat}} = \frac{V_{CC}}{R_C + R_E} = 13.33mA$



รูปที่ 4.13 กราฟคุณลักษณะและเส้นโหลดของวงจร Transistor Emitter-Stabilized Bias

Trace หากระแส I_B จะได้กราฟดังรูป



รูปที่ 4.14 กราฟแสดงค่ากระแส I_B ที่จุดต่างๆ

ค่าพารามิเตอร์ต่างๆ ที่ได้จากการ Simulate คือ

$$I_{CQ} = 6.9mA$$

$$I_B = 36\mu A$$

$$V_{CEQ} = 9.7V$$

อัตราขยาย $\beta = \frac{I_C}{I_B} = \frac{6.9mA}{36\mu A} = 191$

$$\beta = 191$$

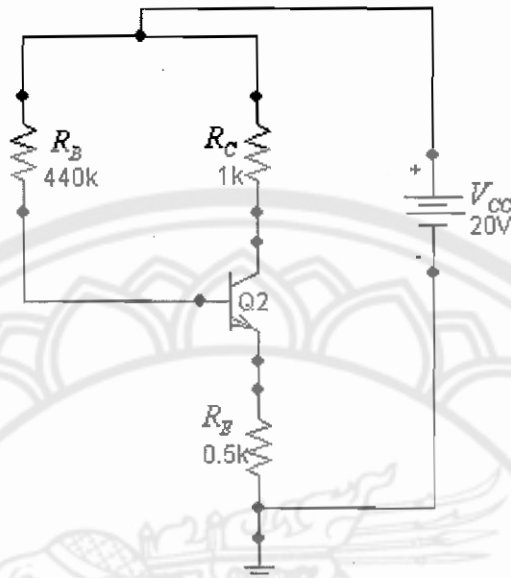
กำหนดให้ $R_C = 1k\Omega$ และ $R_E = 0.5k\Omega$

จาก $V_{CC} = I_B R_B + V_{BE} + I_E R_E$

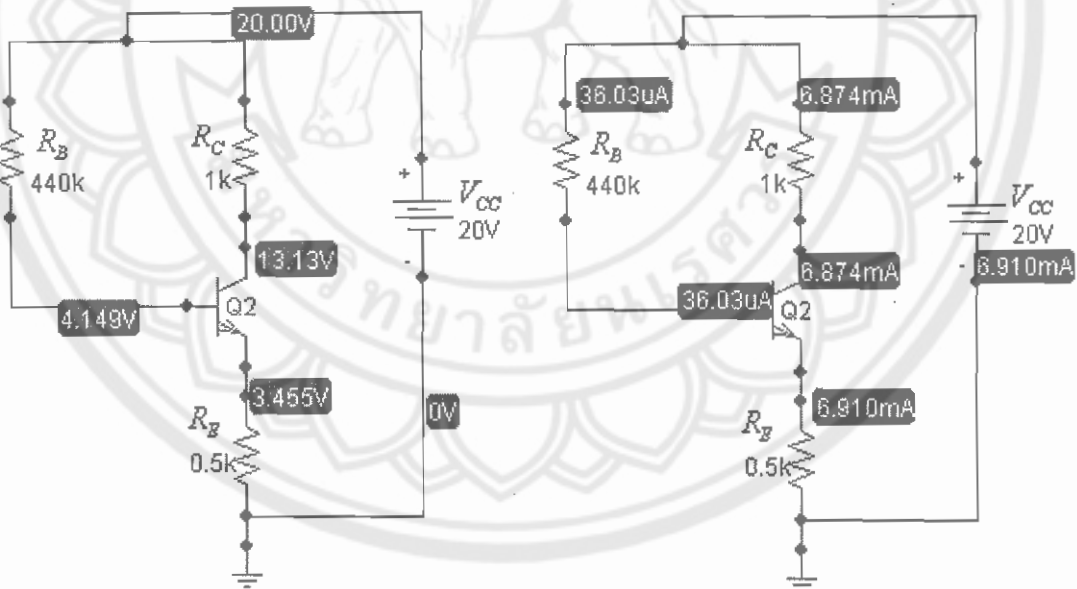
$$R_B = \frac{V_{CC} - V_{BE} - I_E R_E}{I_B}$$

$$R_B = \frac{20V - 0.7V - (6.9m \times 0.5k)}{36\mu} = 440k\Omega$$

นำค่าความต้านทานที่คำนวณได้มาต่อในวงจรจริง จะได้วงจร Transistor Emitter-Stabilized Bias ดังรูปที่ 4.15 สามารถ Simulate หาค่าแรงดันและค่ากระแสที่จุดต่างๆ ของวงจรได้ดังรูปที่ 4.16

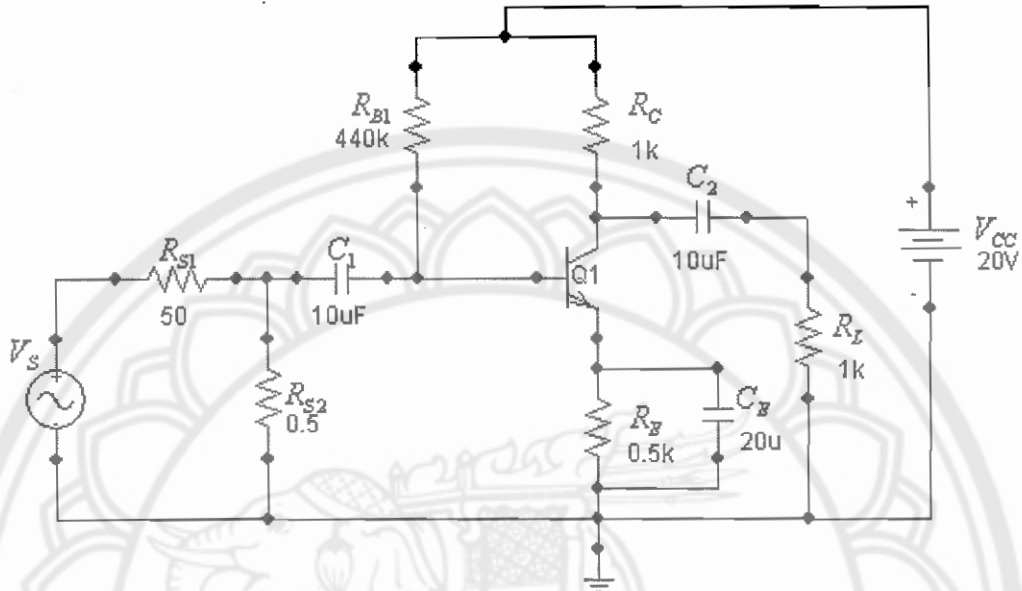


รูปที่ 4.15 แบบจำลองกระแสตรงของวงจร Transistor Emitter-Stabilized Bias

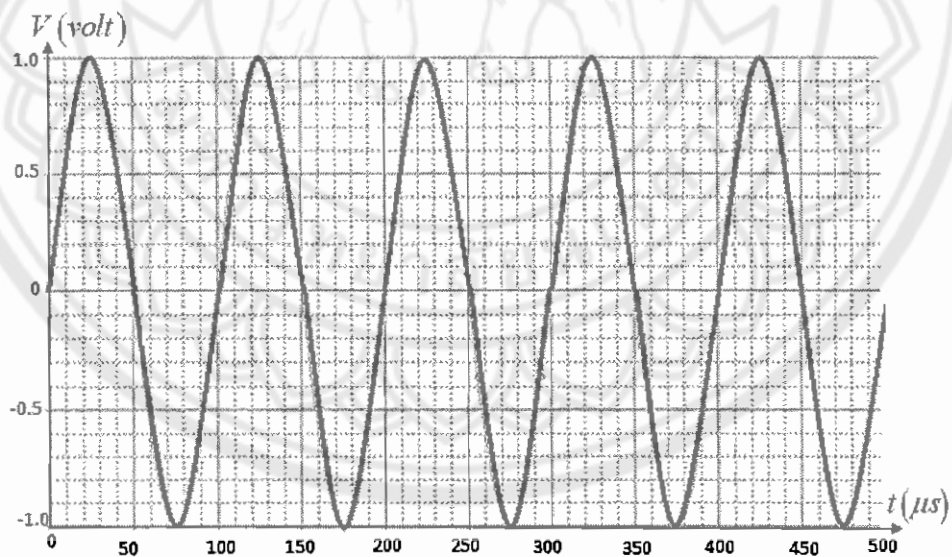


รูปที่ 4.16 แรงดันและกระแสที่จุดต่างๆ ของวงจร Transistor Emitter-Stabilized Bias

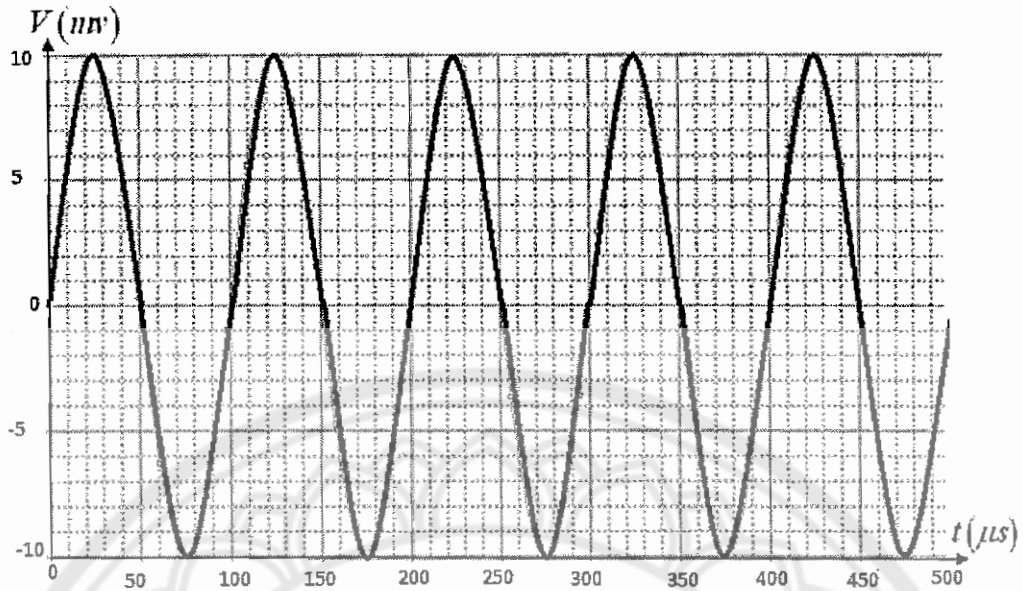
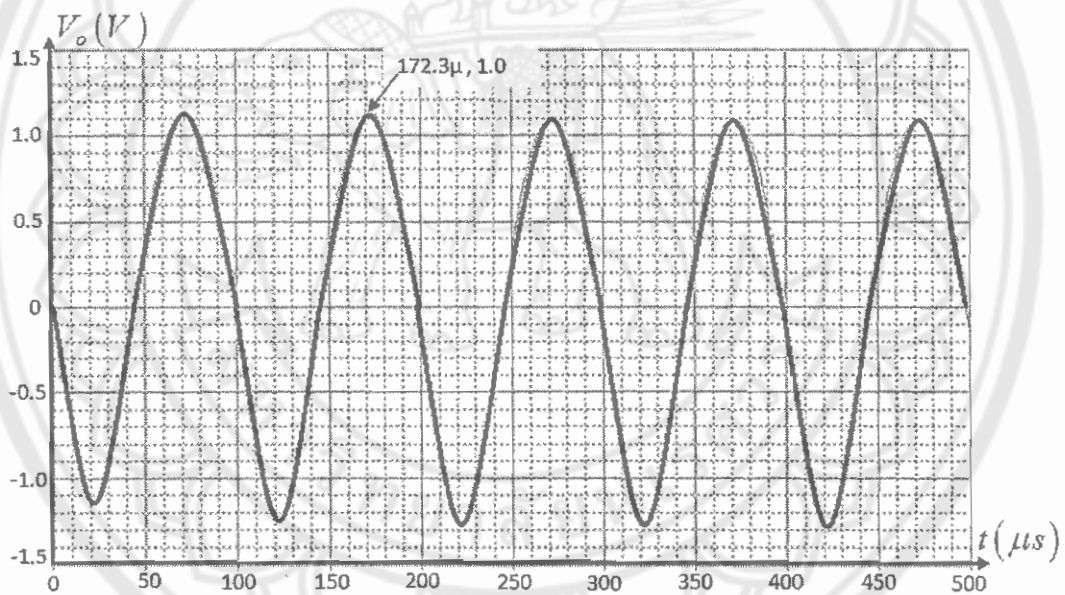
เมื่อต่อแหล่งจ่ายกระแสสลับ (V_{sin}) เข้ากับวงจรในรูปที่ 4.15 จะได้แบบจำลองสัญญาณขนาด เล็กของวงจร ดังรูปที่ 4.17 และสามารถใช้โปรแกรม Probe หาสัญญาณแหล่งจ่าย (V_s), สัญญาณ อินพุต (V_i) และสัญญาณเอาต์พุต (V_o) ของวงจรได้ดังรูปที่ 4.18



รูปที่ 4.17 แบบจำลองสัญญาณขนาดเล็กของวงจร Transistor Emitter-Stabilized Bias



(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_s)

(b) รูปคลื่นสัญญาณอินพุต (V_i)(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4.18 รูปคลื่นสัญญาณที่ได้จากโปรแกรม PSpice

จากกราฟจะได้ $V_i = 10\text{mV}$ และ $V_o = -1\text{V}$

$$A_v = \frac{V_o}{V_i} = -\frac{1\text{V}}{10\text{mV}} = -100$$

4.1.5 ผลการทดลองจากการคำนวณวงจร Transistor Emitter-Stabilized Bias

จากการสร้างแบบจำลองโดยใช้โปรแกรม PSpice ค่าพารามิเตอร์ที่ได้จากจุด Q-Point คือ $I_{C_Q} = 6.9mA$ และ $V_{CE_Q} = 9.7V$ จากรูปที่ 4.15 จะได้

จากสมการ
$$V_{CC} = I_B R_B + V_{BE} + I_E R_E$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E}$$

จะได้
$$I_B = \frac{20 - 0.7}{440k + (191 + 1)0.5k} = 36\mu A$$

เนื่องจากอัตราขยาย $\beta = 191$

$$I_C = \beta I_B = 191 \times 36\mu = 6.876mA$$

$$I_E \cong I_C$$

$$I_E = 6.876mA$$

จากสมการ
$$V_{CC} = I_C R_C + V_{CE} + I_E R_E$$

จะได้
$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

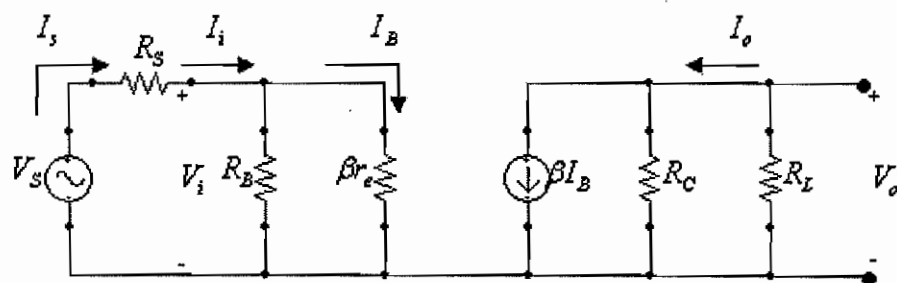
$$V_{CE} = 20V - 6.876m(1k + 0.5k) = 9.876V$$

และ
$$V_E = I_E R_E = 6.876m \times 0.5k = 3.438V$$

$$V_C = V_{CE} + V_E = 9.876V + 3.438V = 13.12V$$

$$V_B = V_{BE} + V_E = 0.7 + 3.438 = 4.138V$$

จากรูปที่ 4.17 สามารถเขียนใหม่ในรูปแบบจำลอง r_e ดังรูป



รูปที่ 4.19 แบบจำลอง r_e ของวงจร Transistor Emitter-Stabilized Bias

จากวงจรจะได้ $\beta = 191$

$$r_e = \frac{26mV}{I_E} = \frac{26mV}{6.9mV} = 3.77\Omega$$

$$\beta r_e = 191 \times 3.77 = 0.72k\Omega$$

$$Z_i = R_B \parallel \beta r_e = 440k \parallel 0.72k = 0.72k\Omega$$

จาก $A_v = -\frac{R_C \parallel R_L}{r_e}$

$$= -\frac{1k \parallel 1k}{3.77}$$

$$= -132.63$$

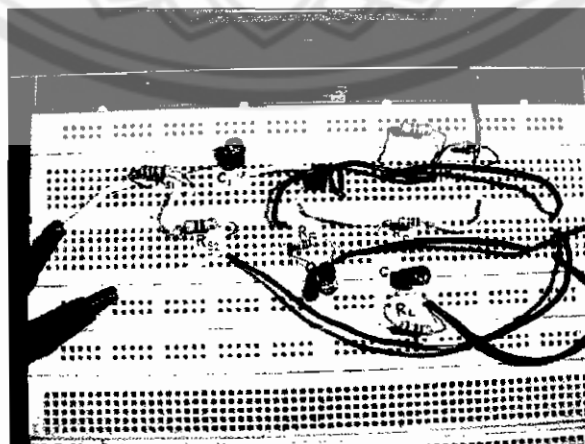
$$A_{v_s} = A_v \frac{Z_i}{Z_i + R_s}$$

$$= (-132.63) \frac{0.72k}{0.72k + 50.5}$$

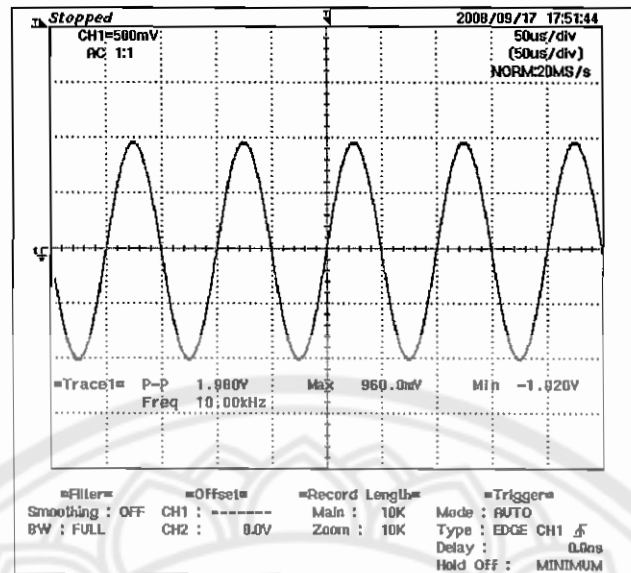
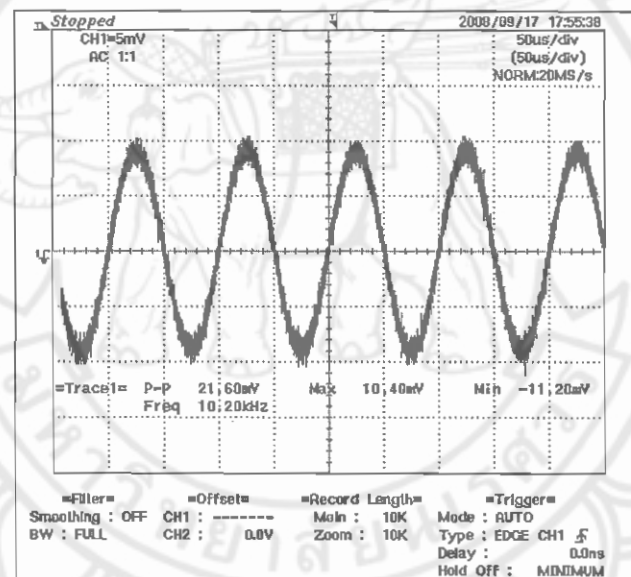
$$= -124$$

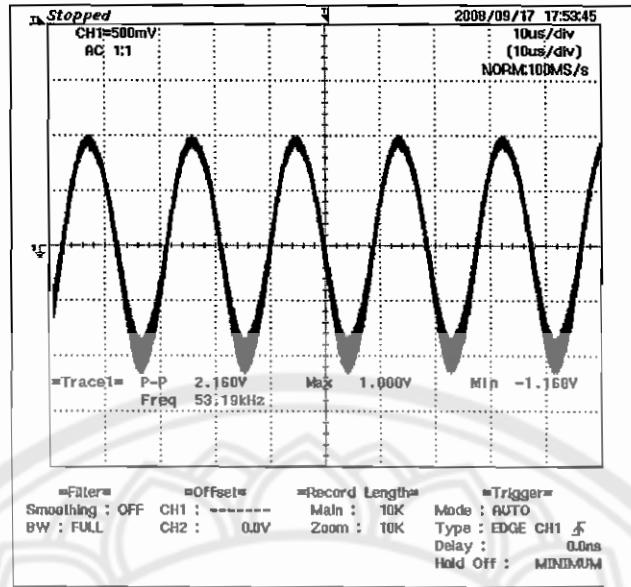
4.1.6 ผลการทดลองจากการต่อวงจร Transistor Emitter-Stabilized Bias

การต่อวงจร Transistor Emitter-Stabilized Bias ลงบอร์ด BU-1 ในการวิเคราะห์เชิงกระแสตรง จะใช้คิตจอตมัลติมิเตอร์ในการวัดค่ากระแสและแรงดันที่จุดต่างๆ ส่วนการวิเคราะห์สัญญาณขนาดเล็ก จะใช้ออสซิลโลสโคปในการวัดค่าและแสดงรูปคลื่นสัญญาณ



รูปที่ 4.20 การต่อวงจร Transistor Emitter-Stabilized Bias ลงบอร์ด BU-1

(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_s)(b) รูปคลื่นสัญญาณอินพุต (V_i)



(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)
 รูปที่ 4.21 รูปคลื่นสัญญาณที่ได้จากการต่อวงจร

จากรูปคลื่นสัญญาณในรูปที่ 4.21 จะได้ว่า

$$A_v = \frac{V_o}{V_i} = \frac{1V}{10.4mV} = -96.15$$

ผลการทดลองจากการสร้างแบบจำลองของวงจรทรานซิสเตอร์รอยต่อคู่ทั้ง 3 วิธี สามารถสรุปได้ดังตารางที่ 4.2

พารามิเตอร์	ค่าจากการ Simulate	ค่าที่ได้จากการคำนวณ	ค่าที่ได้จากการทดลอง
I_C	6.874 mA	6.876 mA	6.9 mA
I_B	36 μ A	36 μ A	35.49 μ A
I_E	6.91 mA	6.876 mA	6.98 mA
V_C	13.13 V	13.12 V	13.06 V
V_B	4.149 V	4.138 V	4.11 V
V_E	3.455 V	3.438 V	3.49 V
V_{CE}	9.675 V	9.876 V	9.57 V
V_{BE}	0.694 V	0.7 V	0.65 V
A_v	-100	-124	-96.15

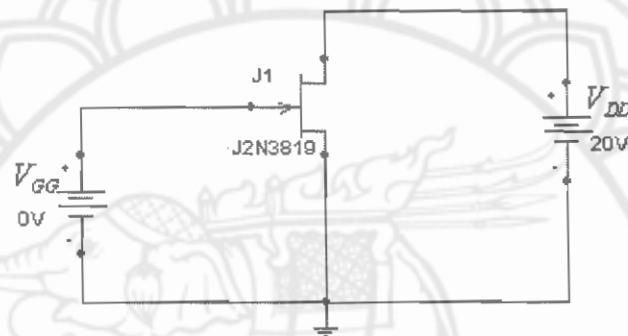
ตารางที่ 4.2 แสดงค่ากระแสและแรงดันของวงจร Transistor Emitter-Stabilized Bias

4.2 ผลการทดลองจากการสร้างแบบจำลองของวงจรทรานซิสเตอร์สนามไฟฟ้า (FET)

ในการวิเคราะห์แบบจำลองลักษณะทางไฟฟ้าของทรานซิสเตอร์ จะแยกวิเคราะห์เป็น 2 กรณี คือ การวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสตรงและการวิเคราะห์ผลตอบสนองเชิงไฟฟ้ากระแสสลับหรือแบบจำลองสัญญาณขนาดเล็ก (Small Signal)

4.2.1 ผลการทดลองจากการสร้างแบบจำลองวงจร JFET Fix-Bias โดยใช้โปรแกรม PSpice

การสร้างแบบจำลองโดยใช้โปรแกรม PSpice นั้น ต้องต่อวงจรดังรูป โดยกำหนดแหล่งจ่ายแรงดัน $V_{DD} = 20V$ เพื่อที่จะหาจุดทำงานของวงจร



รูปที่ 4.22 วงจรสมมุติที่ใช้ในการหากราฟคุณลักษณะ

ตั้งค่า Analysis set up เลือก DC Sweep

Name: V_{GG}

Start value: -3

End value: 0

Increment: 0.1

เลือก Nested sweep

เลือก Swept Var. Type เป็น Temperature

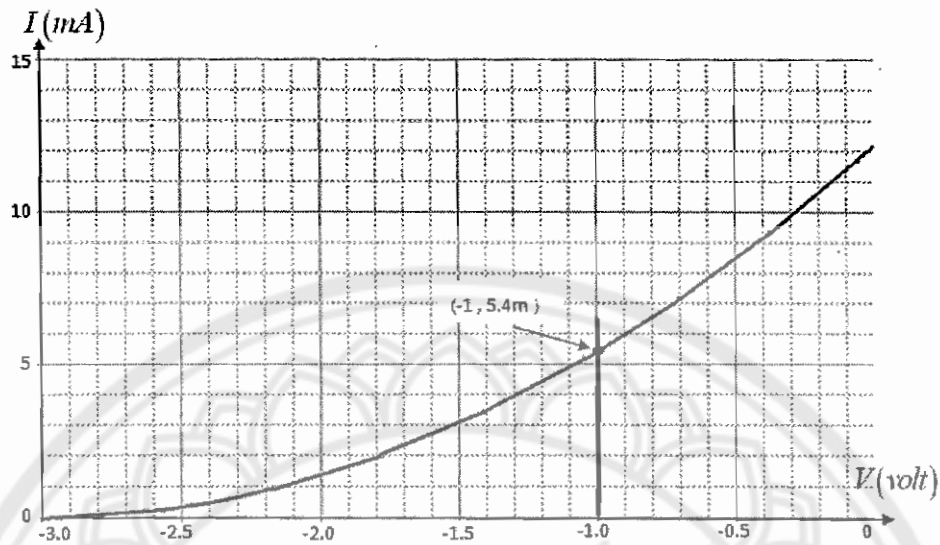
เลือก Swept Type เป็น Linear และไม่เลือก Enable

ทำการ Simulate จะได้กราฟดังรูป โดย

แกน X คือ V_{GS}

แกน Y คือ I_D

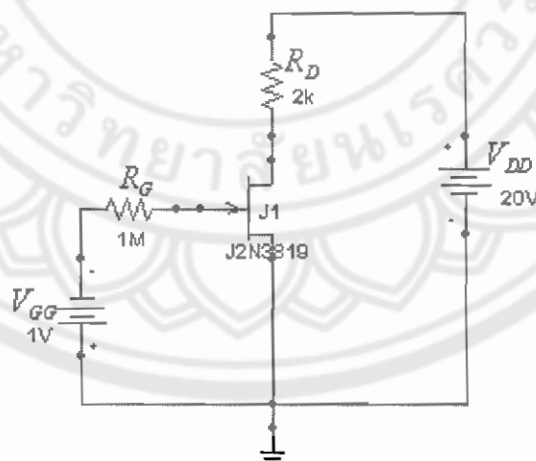
กำหนดให้ $R_D = 2k\Omega$, $R_G = 1M\Omega$, $V_{GG} = 1V$ จะได้เส้นโหลด คือ $V_{GS} = -V_{GG} = -1V$



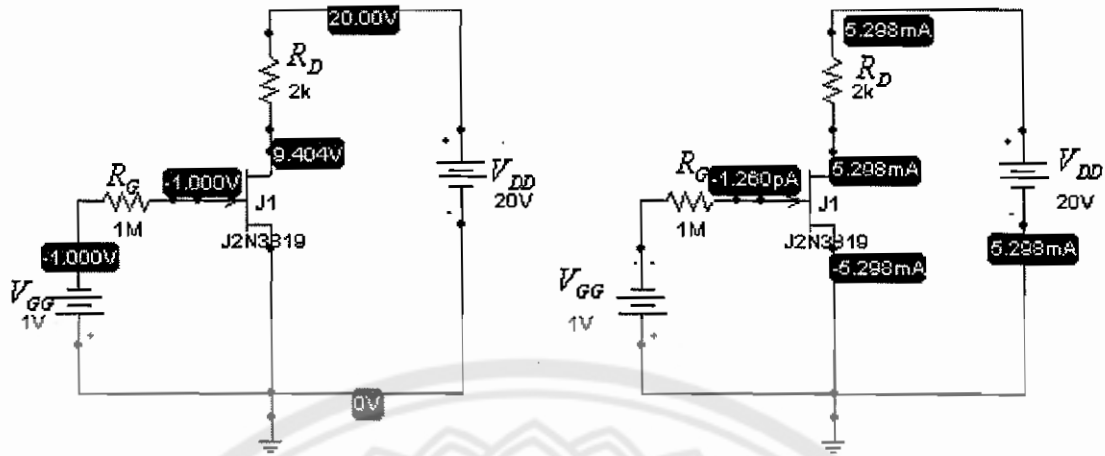
รูปที่ 4.23 กราฟคุณลักษณะและเส้นโหลดของวงจร JFET Fix-Bias

จากจุด Q-point จะได้ $I_{DQ} = 5.4mA$ และ $V_{GSQ} = -1V$

นำค่าความต้านทานที่กำหนดมาต่อในวงจรจริง จะได้วงจร JFET Fix-Bias ดังรูปที่ 4.24 สามารถ Simulate หาค่าแรงดันและค่ากระแสที่จุดต่างๆ ของวงจรได้ดังรูปที่ 4.25

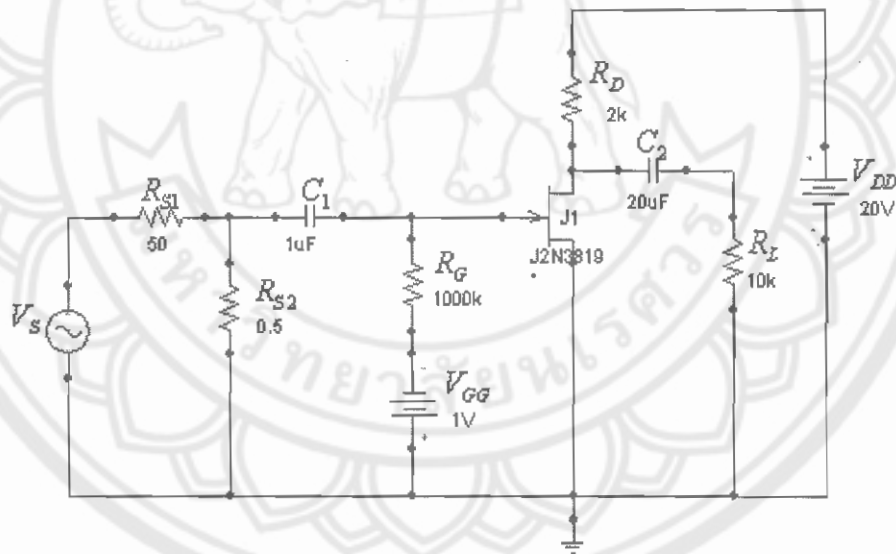


รูปที่ 4.24 แบบจำลองกระแสตรงของวงจร JFET Fix-Bias

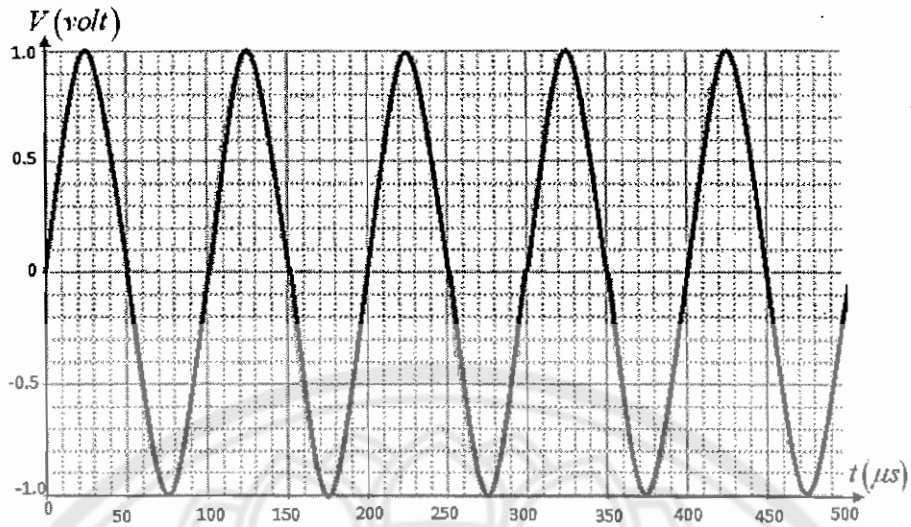
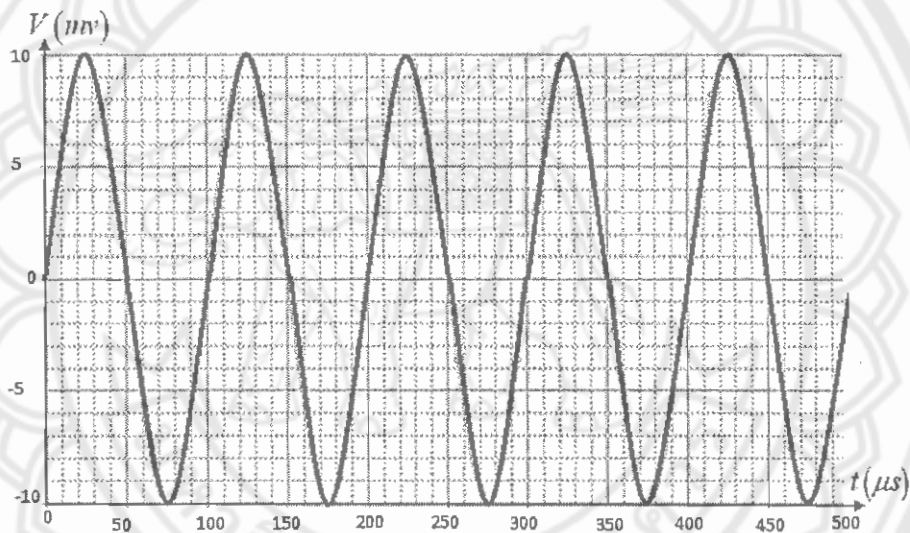
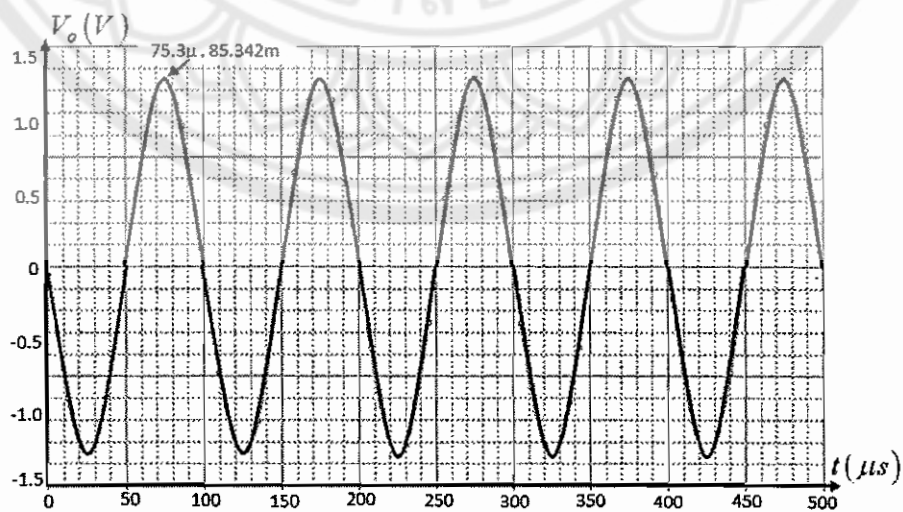


รูปที่ 4.25 แรงดันและกระแสที่จุดต่างๆ ของวงจร JFET Fix-Bias

เมื่อต่อแหล่งจ่ายกระแสสลับ (V_{sin}) เข้ากับวงจรในรูปที่ 4.24 จะได้แบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ 4.26 และสามารถใช้โปรแกรม Probe หาสัญญาณแหล่งจ่าย (V_s), สัญญาณอินพุต (V_i) และสัญญาณเอาต์พุต (V_o) ของวงจรได้ดังรูปที่ 4.27



รูปที่ 4.26 แบบจำลองสัญญาณขนาดเล็กของวงจร JFET Fix-Bias

(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_s)(b) รูปคลื่นสัญญาณอินพุต (V_i)(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4.27 รูปคลื่นสัญญาณที่ได้จากโปรแกรม PSpice

จากกราฟจะได้ $V_i = 10mV$ และ $V_o = -85.34mV$

$$A_v = \frac{V_o}{V_i} = -\frac{85.34mV}{10mV} = -8.5$$

4.2.2 ผลการทดลองจากการคำนวณวงจร JFET Fix-Bias

จากสมการ $V_{DS} = V_{DD} - I_D R_D$

จะได้ $V_{DS} = 20 - (5.4m \times 2k) = 9.2V$

และ $V_G = V_{GS} = -1V$

$$V_D = V_{DS} = 9.2V$$

$$V_S = 0V$$

$$I_G = 0A$$

$$I_D = I_S = 5.4mA$$

จากการทดสอบการไบอัสตรงของวงจร JFET Fixed - Bias จะได้

$$I_{DSS} = 12.16mA, V_P = -3V, V_{GS} = -1V$$

$$g_{mo} = \frac{2I_{DSS}}{|V_P|}$$

$$= \frac{2 \times 12.16m}{|-3|} = 8.11mS$$

$$g_m = g_{mo} \left(1 - \frac{V_{GS}}{V_P} \right)$$

$$= 8.11m \left(1 - \frac{-1}{-3} \right) = 5.4mS$$

$$Z_i = R_G = 1M\Omega$$

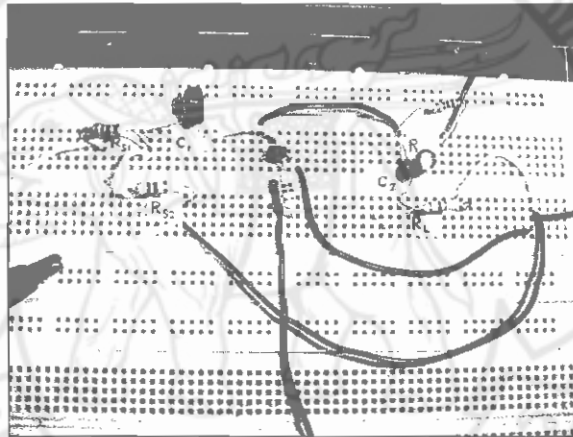
จากสมการ $A_v = -g_m (R_D \parallel R_L)$

จะได้ $A_v = -5.4m(2k \parallel 10k) = -9$

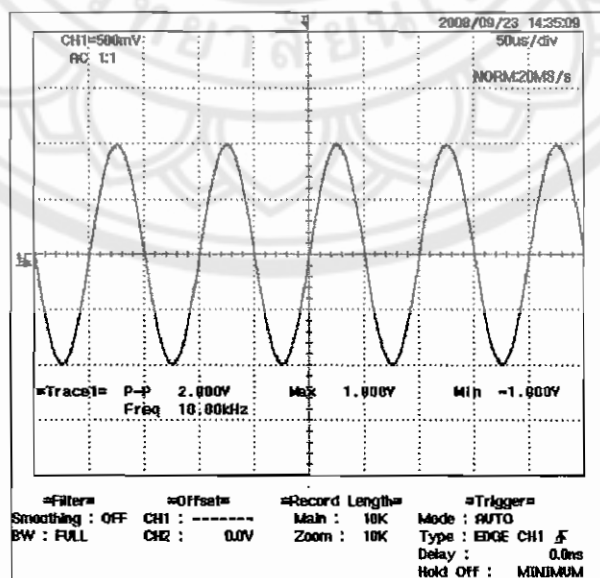
$$\begin{aligned}
 A_{V_S} &= A_V \frac{Z_i}{Z_i + R_S} \\
 &= (-9) \frac{1M}{1M + 50.5} \\
 &= -9
 \end{aligned}$$

4.2.3 ผลการทดลองจากการต่อวงจร JFET Fix-Bias

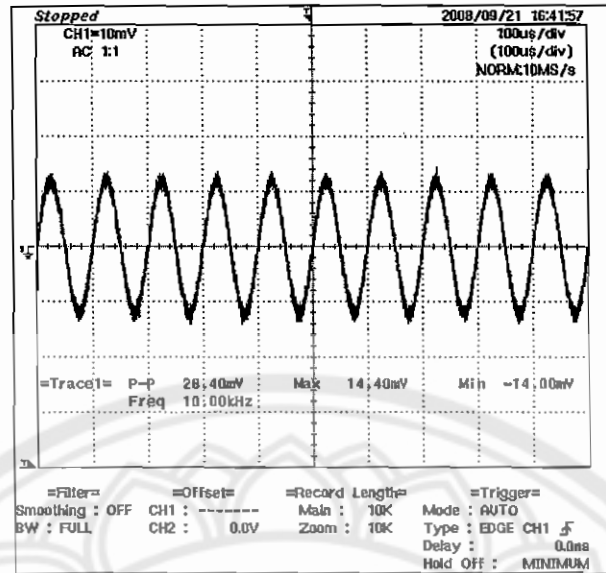
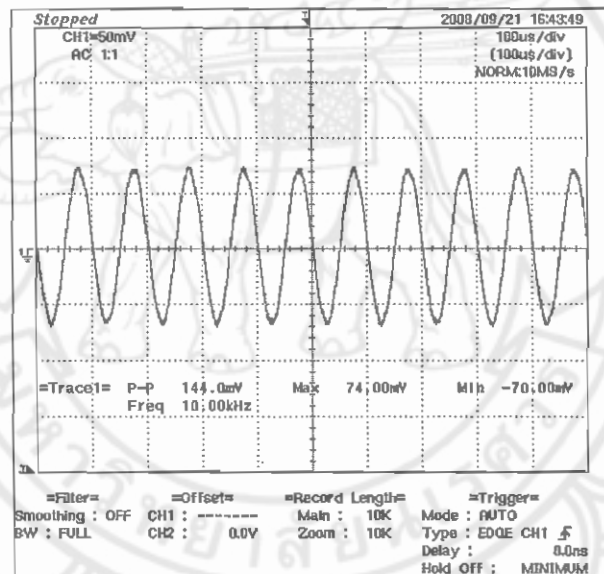
การต่อวงจร JFET Fix-Bias ลงบอร์ด BU-1 ในการวิเคราะห์เชิงกระแสตรงจะใช้ดิจิตอลมัลติมิเตอร์ในการวัดค่ากระแสและแรงดันที่จุดต่างๆ ส่วนการวิเคราะห์สัญญาณขนาดเล็กลงจะใช้ออสซิลโลสโคปในการวัดค่าและแสดงรูปคลื่นสัญญาณ



รูปที่ 4.28 การต่อวงจร JFET Fix-Bias ลงบอร์ด BU-1



(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_S)

(b) รูปคลื่นสัญญาณอินพุต (V_i)(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4.29 รูปคลื่นสัญญาณที่ได้จากการต่อวงจร

จากรูปคลื่นสัญญาณในรูปที่ 4.29 จะได้ว่า

$$A_v = \frac{V_o}{V_i} = -\frac{74mV}{14.4mV} = -5.14$$

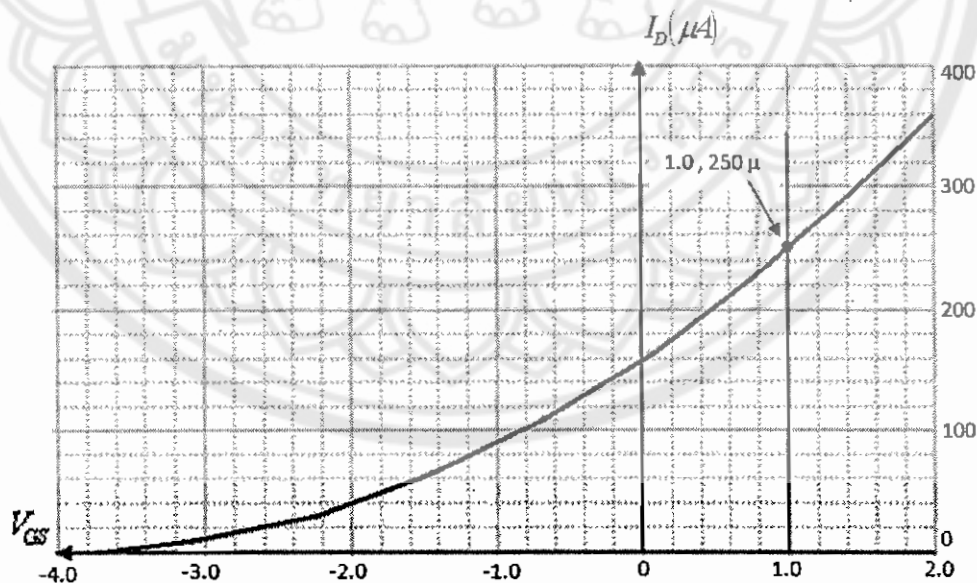
ผลการทดลองจากการสร้างแบบจำลองทั้ง 3 วิธี สามารถสรุปได้ดังตารางที่ 4.3

พารามิเตอร์	ค่าจากการ Simulate	ค่าจากการคำนวณ	ค่าจากการต่อวงจร
V_{DS}	9.4 V	9.2 V	9.75 V
V_{GS}	-1 V	-1 V	-0.9 V
V_G	-1 V	-1 V	-0.9 V
V_D	9.4 V	9.2 V	10.2 V
V_S	0 V	0 V	0 V
I_G	1.2 pA	0 A	0 A
I_D	5.298 mA	5.4 mA	5.13 mA
I_S	5.298 mA	5.4 mA	5.13 mA
A_V	-8.5	-9	-5.14

ตารางที่ 4.3 แสดงค่ากระแสและแรงดันของวงจร JFET Fix-Bias

4.2.4 ผลการทดลองจากการสร้างแบบจำลองวงจร D-MOSFET Fix-Bias โดยใช้โปรแกรม PSpice

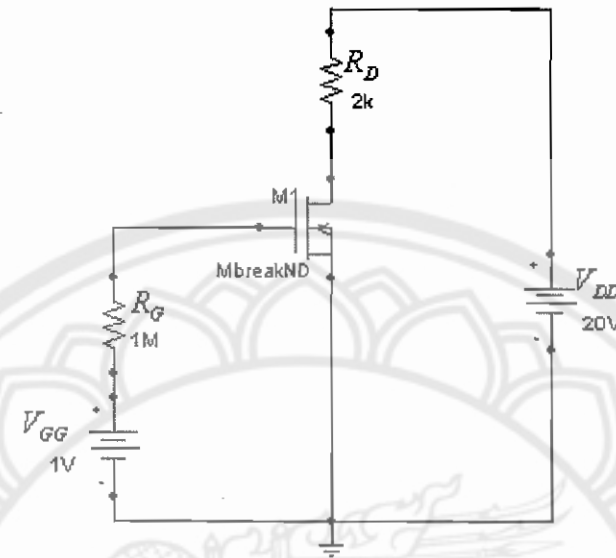
กำหนดให้ $R_D = 2k\Omega$, $R_G = 1M\Omega$, $V_{GG} = 1V$ จะได้สมการเส้นโหลด คือ $V_{GS} = V_{GG} = 1V$



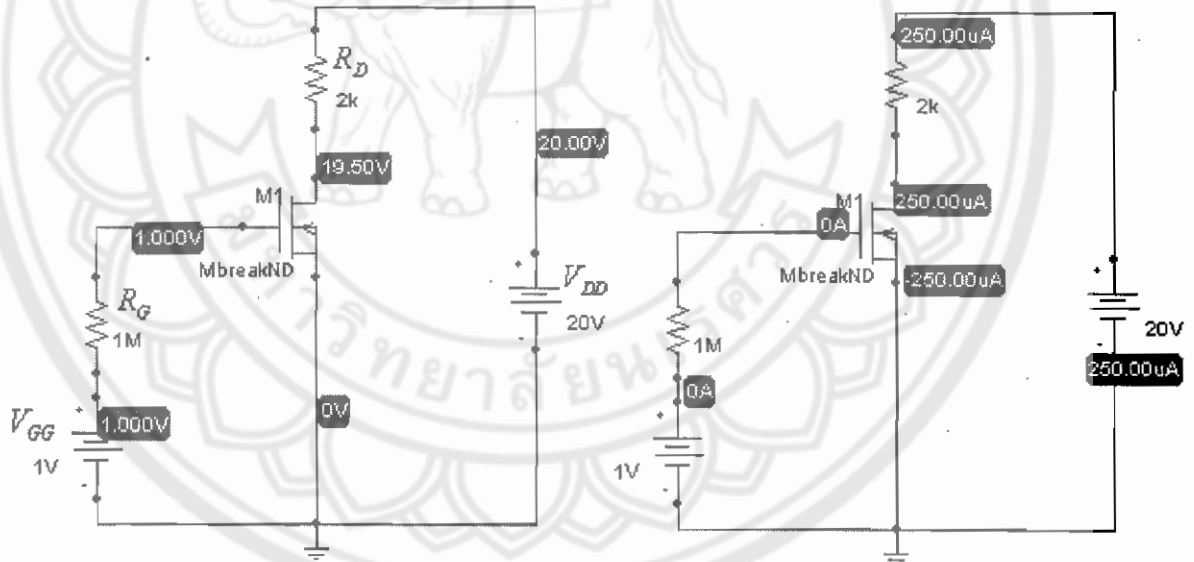
รูปที่ 4.30 กราฟคุณลักษณะและเส้นโหลดของวงจร D-MOSFET Fix-Bias

จากจุด Q-point จะได้ $I_{D_Q} = 0.25mA$ และ $V_{GS_Q} = 1V$

นำค่าความต้านทานที่กำหนดมาต่อในวงจรจริง จะได้วงจร D-MOSFET Fix-Bias ดังรูปที่ 4.31 สามารถ Simulate หาค่าแรงดันและค่ากระแสที่จุดต่างๆ ของวงจร ได้ดังรูปที่ 4.32

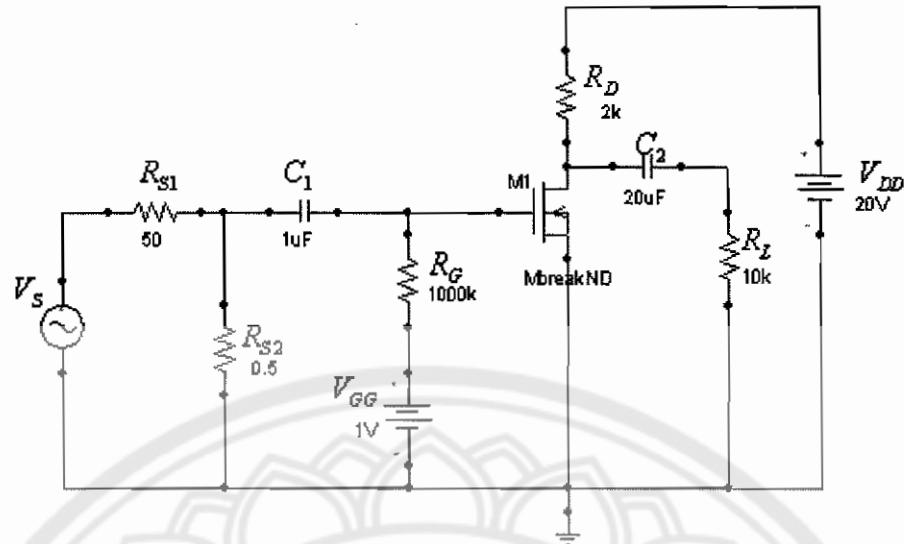


รูปที่ 4.31 แบบจำลองกระแสตรงของวงจร D-MOSFET Fix-Bias

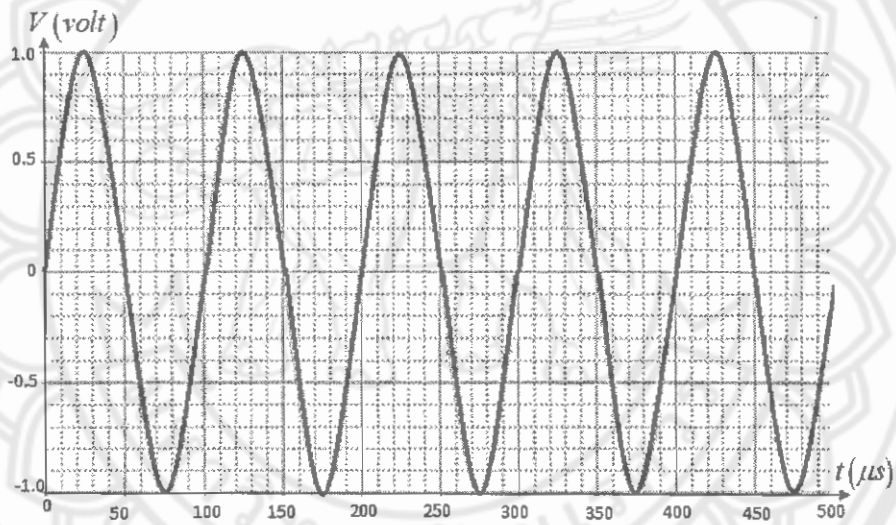


รูปที่ 4.32 แรงดันและกระแสที่จุดต่างๆ ของวงจร D-MOSFET Fix-Bias

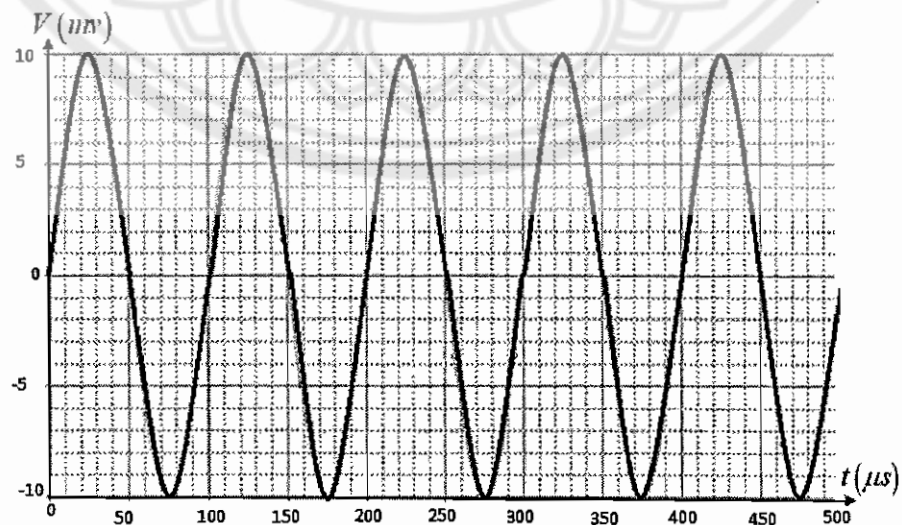
เมื่อต่อแหล่งจ่ายกระแสสลับ (V_{sin}) เข้ากับวงจรในรูปที่ 4.31 จะได้แบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ 4.33 และสามารถใช้โปรแกรม Probe หาสัญญาณแหล่งจ่าย (V_s), สัญญาณอินพุต (V_i) และสัญญาณเอาต์พุต (V_o) ของวงจร ได้ดังรูปที่ 4.34



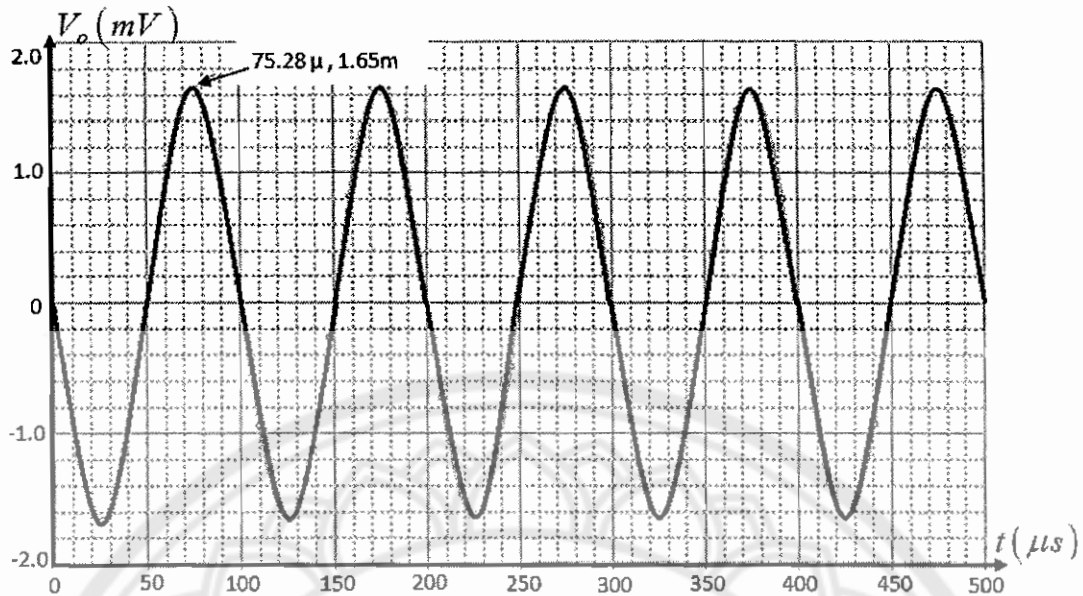
รูปที่ 4.33 แบบจำลองสัญญาณขนาดเล็กของวงจร D-MOSFET Fix-Bias



(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_s)



(b) รูปคลื่นสัญญาณอินพุต (V_i)

(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4.34 รูปคลื่นสัญญาณที่ได้จากโปรแกรม PSpice

จากกราฟจะได้ $V_i = 10mV$ และ $V_o = -1.65mV$

$$A_v = \frac{V_o}{V_i} = \frac{-1.65mV}{10mV} = -0.165$$

4.2.5 ผลการทดลองจากการคำนวณวงจร D-MOSFET Fix-Bias

จากสมการ

$$V_{DS} = V_{DD} - I_D R_D$$

จะได้

$$V_{DS} = 20 - (0.25m \times 2k) = 19.5V$$

และ

$$V_G = V_{GS} = V_{GG} = 1V$$

$$V_D = V_{DS} = 19.5V$$

$$V_S = 0V$$

$$I_G = 0A$$

$$I_D = I_S = 0.25mA$$

จากการทดสอบการไบอัสตรงของวงจร D - MOSFET Fixed - Bias จะได้

$$I_{DSS} = 0.16mA, V_P = -4V, V_{GS} = 1V$$

$$g_{mo} = \frac{2I_{DSS}}{|V_P|}$$

$$= \frac{2 \times 0.16m}{|-4|} = 0.08mS$$

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_P} \right)$$

$$= 0.08m \left(1 - \frac{1}{-4} \right) = 0.1mS$$

จากสมการ

$$Z_i = R_G = 1M\Omega$$

$$A_v = -g_m (R_D \parallel R_L)$$

จะได้

$$A_v = -0.1m (2k \parallel 10k) = -0.17$$

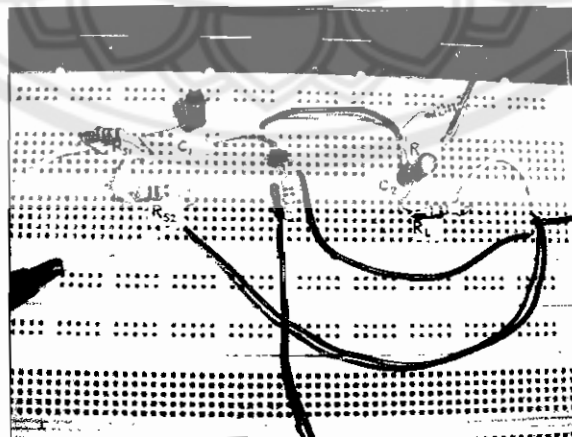
$$A_{v_s} = A_v \frac{Z_i}{Z_i + R_s}$$

$$= (-0.17) \frac{1M}{1M + 50.5}$$

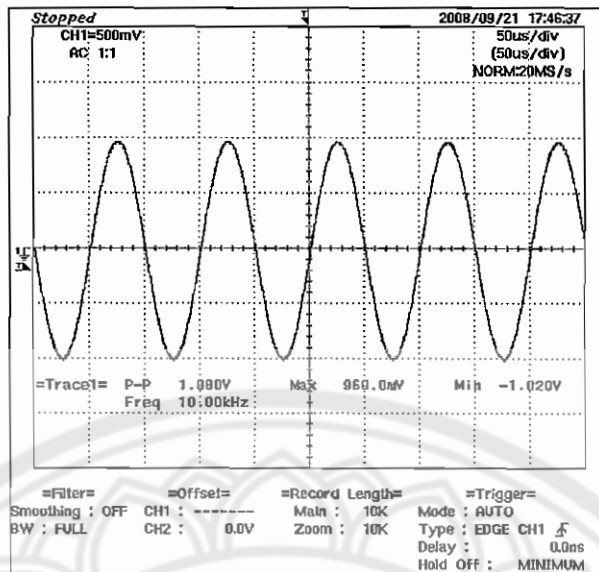
$$= -0.17$$

4.2.6 ผลการทดลองจากการต่อวงจร D-MOSFET Fix-Bias

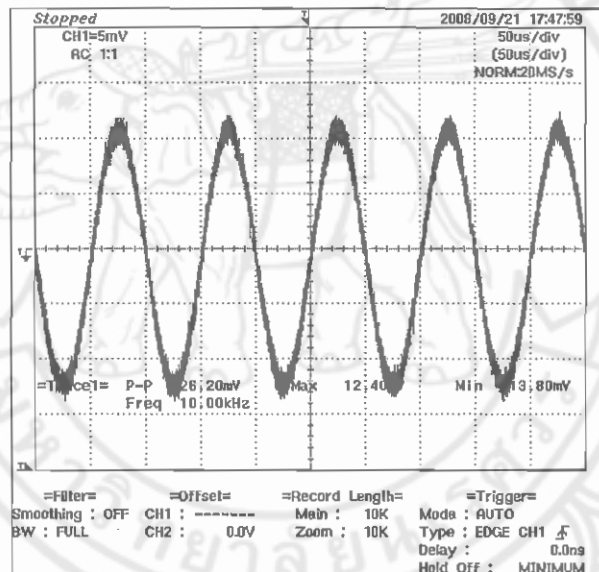
การต่อวงจร D-MOSFET Fix-Bias ลงบอร์ด BU-1 ในการวิเคราะห์เชิงกระแสตรงจะใช้ ดิจิตอลมัลติมิเตอร์ในการวัดค่ากระแสและแรงดันที่จุดต่างๆ ส่วนการวิเคราะห์สัญญาณขนาดเล็กลงจะใช้ ออสซิลโลสโคปในการวัดค่าและแสดงรูปคลื่นสัญญาณ



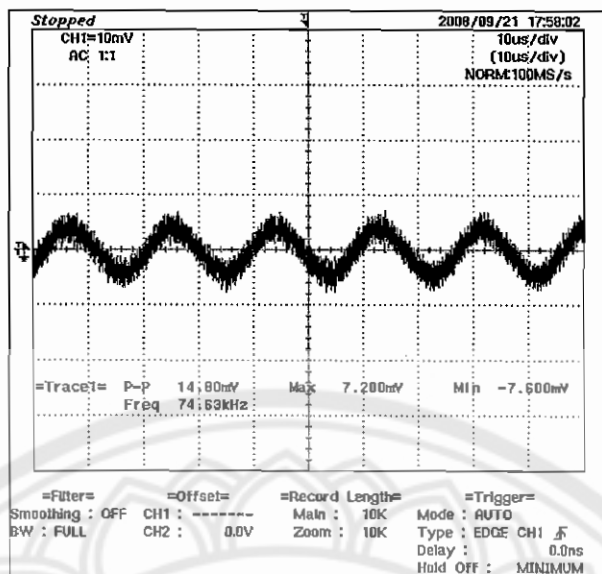
รูปที่ 4.35 การต่อวงจร D-MOSFET Fix-Bias ลงบอร์ด BU-1



(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_S)



(b) รูปคลื่นสัญญาณอินพุต (V_i)



(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4.36 รูปคลื่นสัญญาณที่ได้จากการต่อวงจร

จากรูปคลื่นสัญญาณในรูปที่ 4.36 จะได้ว่า

$$A_v = \frac{V_o}{V_i} = \frac{7.2mV}{12.4mV} = -0.58$$

ผลการทดลองจากการสร้างแบบจำลองทั้ง 3 วิธี สามารถสรุปได้ดังตารางที่ 4.4

พารามิเตอร์	ค่าจากการ Simulate	ค่าจากการคำนวณ	ค่าจากการต่อวงจร
V_{DS}	19.5 V	19.5 V	19.66
V_{GS}	1 V	1 V	1 V
V_G	1 V	1 V	1 V
V_D	19.5 V	19.5 V	19.65
V_S	0 V	0 V	0 V
I_G	0 A	0 A	0 A
I_D	0.25 mA	0.25mA	0.228 mA
I_S	0.25 mA	0.25 mA	0.228 mA
A_v	-0.165	-0.17	-0.58

ตารางที่ 4.4 แสดงค่ากระแสและแรงดันของวงจร D-MOSFET Fix-Bias

4.2.7 ผลการทดลองจากการสร้างแบบจำลองวงจร E-MOSFET Voltage-Divider Bias โดยใช้

โปรแกรม PSpice

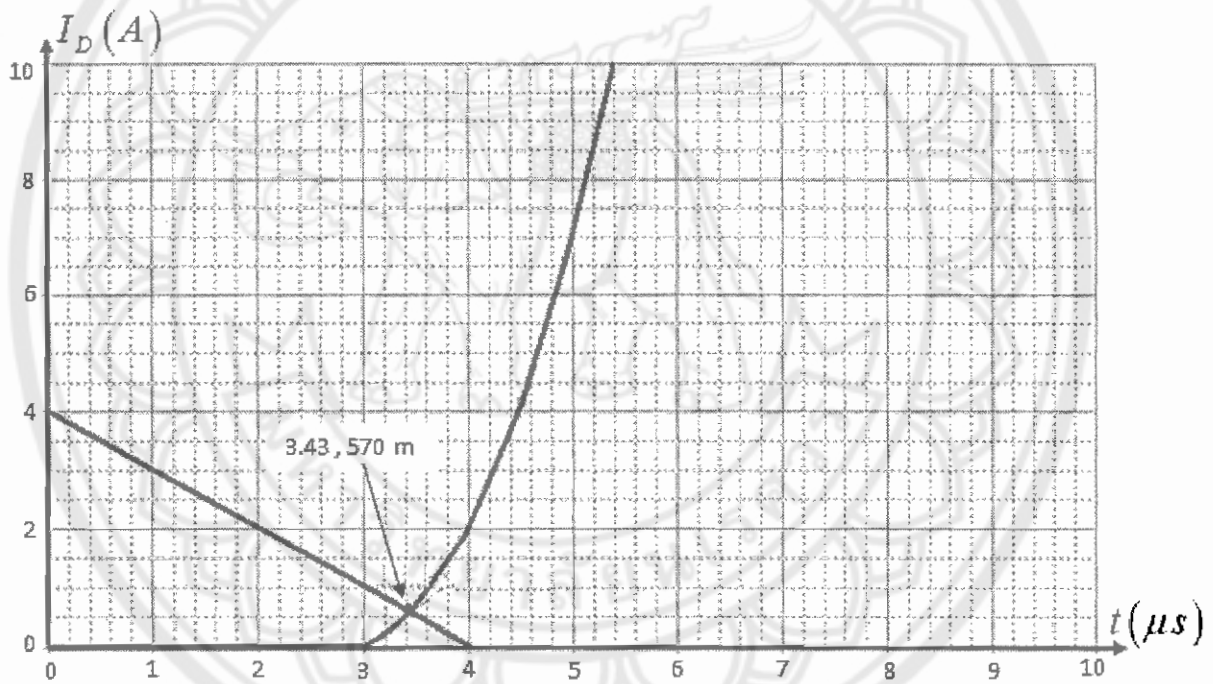
กำหนดให้ $R_1 = 80k\Omega$, $R_2 = 20k\Omega$, $R_D = 2\Omega$, $R_S = 1\Omega$

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2} = 20 \frac{20k}{80k + 20k} = 4V$$

จะได้สมการเส้นโหลด คือ $V_{GS} = V_G - I_D R_S$

$$\text{ที่ } I_D = 0, V_{GS} = V_G = 4V$$

$$\text{ที่ } V_{GS} = 0, I_D = \frac{V_G}{R_S} = \frac{4V}{1} = 4A$$

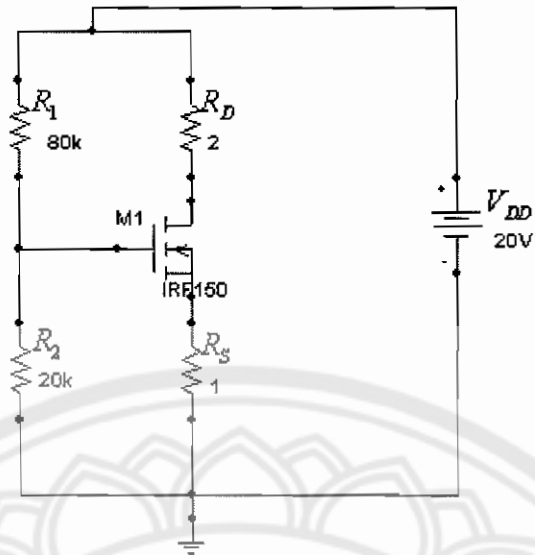


รูปที่ 4.37 กราฟคุณลักษณะและเส้นโหลดของวงจร E-MOSFET Voltage-Divider Bias

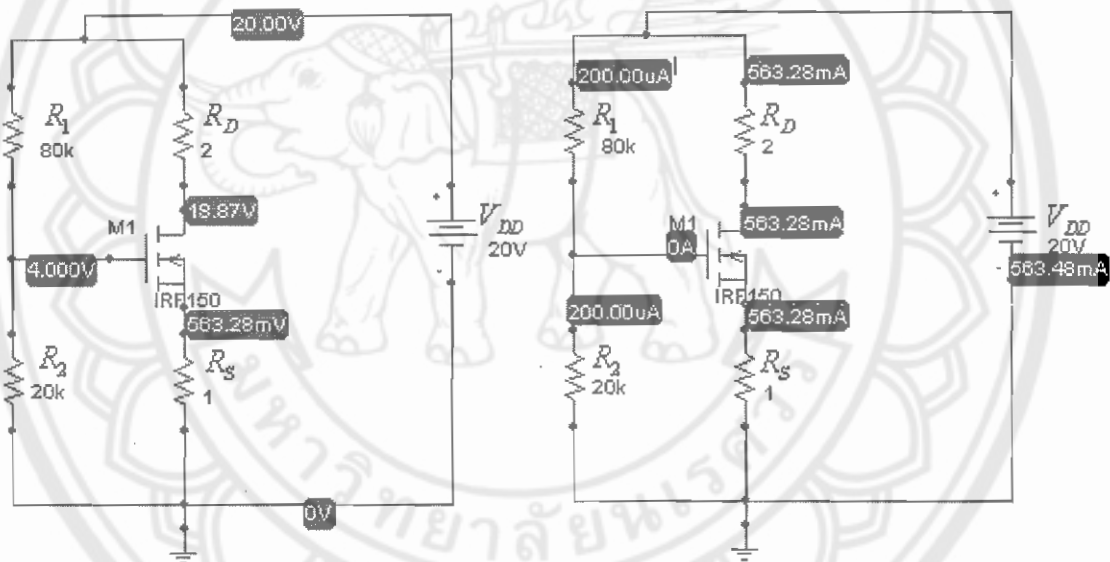
จากจุด Q-point จะได้ $I_{D_Q} = 570mA$ และ $V_{GS_Q} = 3.44V$

นำค่าความต้านทานที่กำหนดมาต่อในวงจรจริง จะได้วงจร E-MOSFET Voltage-Divider Bias

ดังรูปที่ 4.38 สามารถ Simulate หาค่าแรงดันและค่ากระแสที่จุดต่างๆ ของวงจรได้ดังรูปที่ 4.39

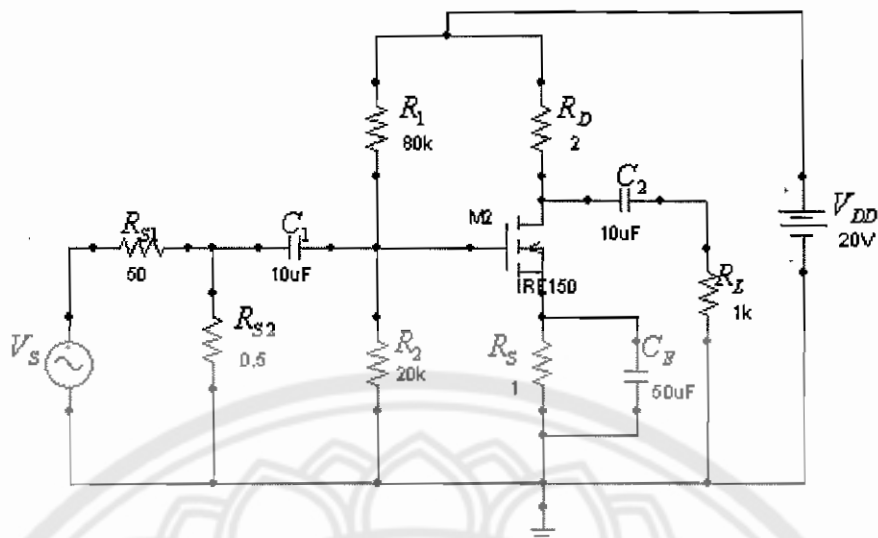


รูปที่ 4.38 แบบจำลองกระแสตรงของวงจร E-MOSFET Voltage-Divider Bias

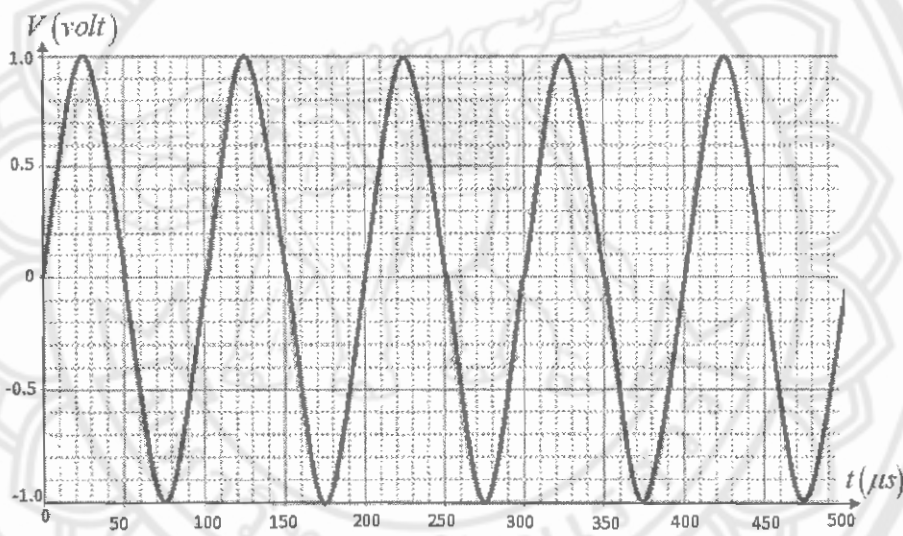


รูปที่ 4.39 แรงดันและกระแสที่จุดต่างๆ ของวงจร E-MOSFET Voltage-Divider Bias

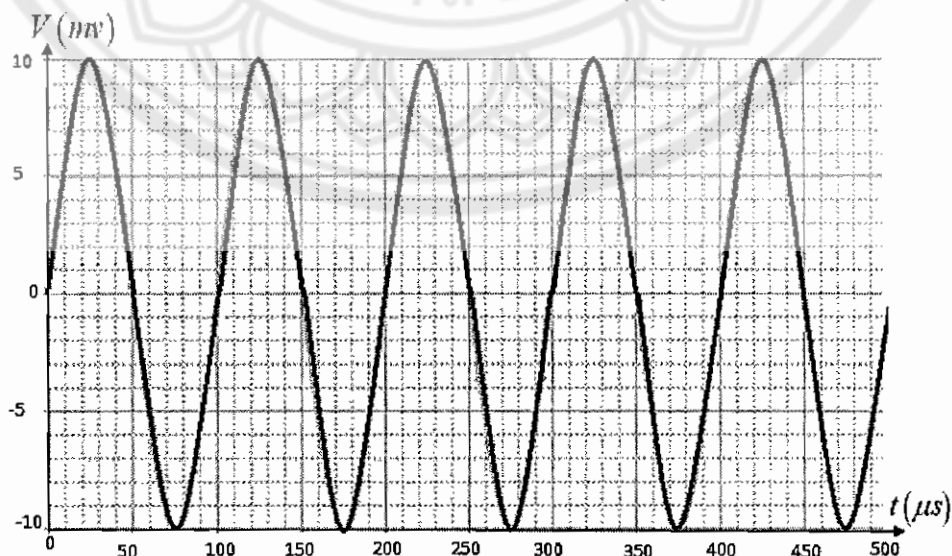
เมื่อต่อแหล่งจ่ายกระแสสลับ (V_{sin}) เข้ากับวงจรในรูปที่ 4.38 จะได้แบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ 4.40 และสามารถใช้โปรแกรม Probe หาสัญญาณแหล่งจ่าย (V_S), สัญญาณอินพุต (V_i) และสัญญาณเอาต์พุต (V_o) ของวงจรได้ดังรูปที่ 4.41



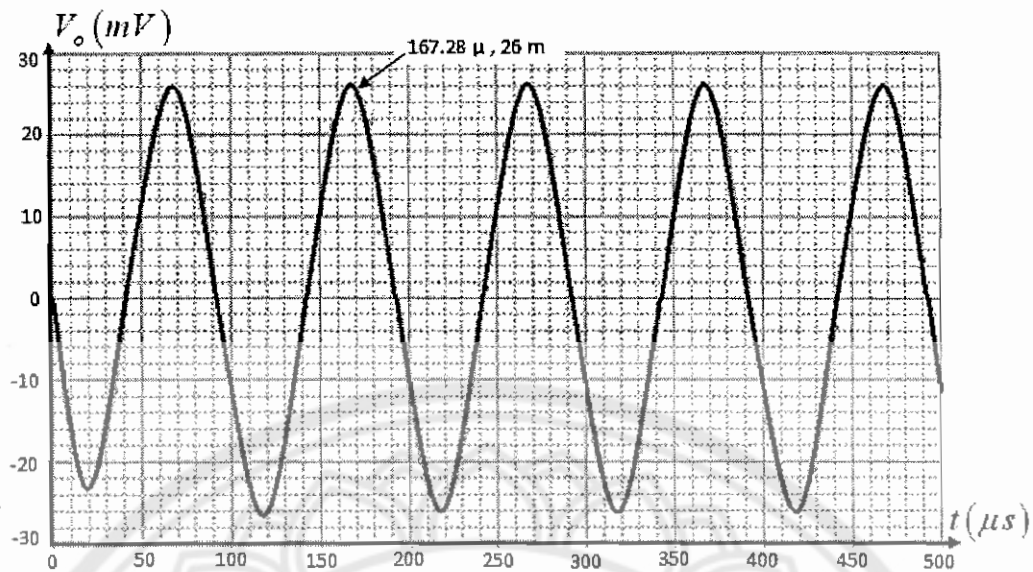
รูปที่ 4.40 แบบจำลองสัญญาณขนาดเล็กของวงจร E-MOSFET Voltage-Divider Bias



(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_S)



(b) รูปคลื่นสัญญาณอินพุต (V_i)

(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4.41 รูปคลื่นสัญญาณที่ได้จากโปรแกรม PSpice

จากกราฟจะได้ $V_i = 10mV$ และ $V_o = -26mV$

$$A_v = \frac{V_o}{V_i} = -\frac{26mV}{10mV} = -2.6$$

4.2.8 ผลการทดลองจากการคำนวณวงจร E-MOSFET Voltage-Divider Bias

จากสมการ $V_{DS} = V_{DD} - I_D (R_D + R_S)$

จะได้ $V_{DS} = 20 - 0.57(2 \times 1) = 18.29V$

และ $V_S = I_D R_S = 0.57A \times 1\Omega = 0.57V$

$$V_D = V_{DS} + V_S = 18.29 + 0.57 = 18.86V$$

$$V_{GS} = V_G - V_S = 4 - 0.57 = 3.43V$$

จากกฎการแบ่งแรงดัน $V_G = V_{DD} \frac{R_2}{R_1 + R_2} = 20 \frac{20k}{80k + 20k} = 4V$

$$I_G = 0A$$

$$I_D = I_S = 0.57A$$

จากกฎการแบ่งกระแส $I_{R1} = I_{R2} = \frac{V_{DD}}{R_1 + R_2} = \frac{20}{80k + 20k} = 0.2mA$

จากการทดสอบการไบอัสตรงของวงจร E-MOSFET Voltage-Divider Bias จะได้

$$I_{D(on)} = 40A, V_{GS(on)} = 8V \text{ และ } V_T = 3V, V_{GS_Q} = 3.44V$$

จากสมการ
$$k = \frac{I_{D(on)}}{(V_{GS(on)} - V_T)^2}$$

จะได้
$$k = \frac{40A}{(8V - 3V)^2} = 1.6A/V^2$$

จากสมการ
$$g_m = 2k(V_{GS_Q} - V_T)$$

จะได้
$$g_m = 2(1.6)(3.44 - 3) = 1.408S$$

$$Z_{th} = R_1 \parallel R_2 = 80k \parallel 20k = 16k\Omega$$

จากสมการ
$$A_v = -g_m(R_D \parallel R_L)$$

จะได้
$$A_v = 1.408(2 \parallel 1k) = -2.82$$

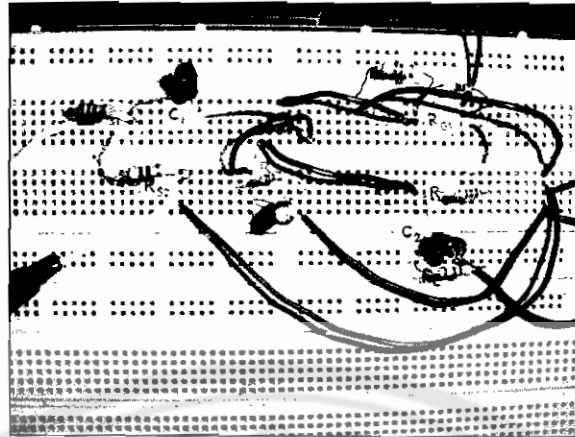
$$A_{v_s} = A_v \frac{Z_i}{Z_i + R_s}$$

$$= (-2.82) \frac{16k}{16k + 50.5}$$

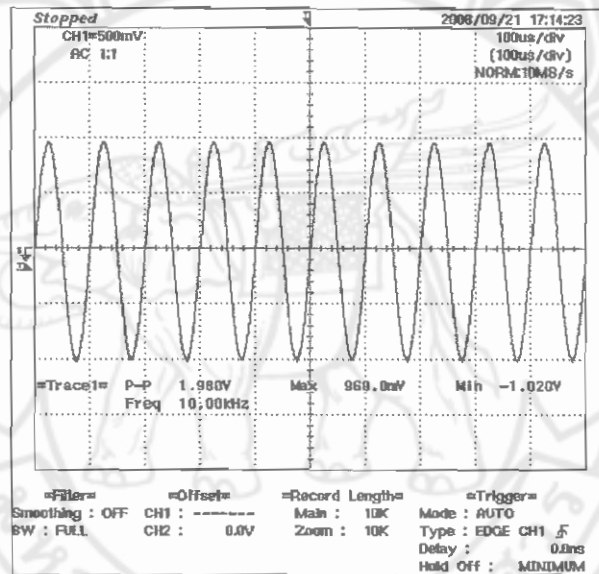
$$= -2.82$$

4.2.9 ผลการทดลองจากการต่อวงจร E-MOSFET Voltage-Divider Bias

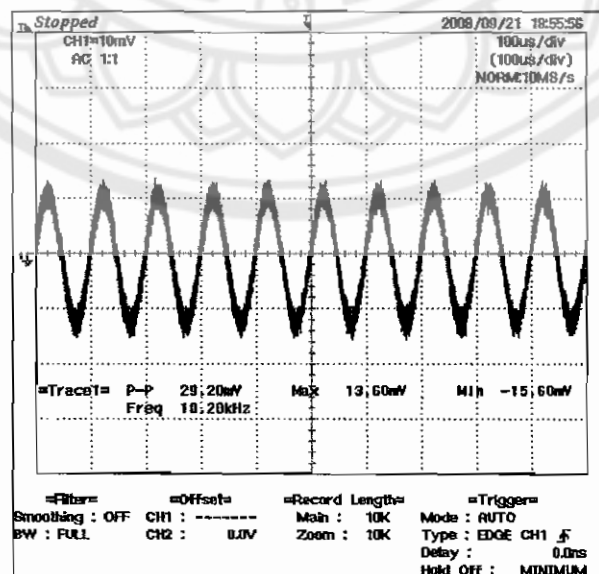
การต่อวงจร E-MOSFET Voltage-Divider Bias ลงบอร์ด BU-1 ในการวิเคราะห์เชิงกระแสตรง จะใช้คิวิตอมัลติมิเตอร์ในการวัดค่ากระแสและแรงดันที่จุดต่างๆ ส่วนการวิเคราะห์สัญญาณขนาดเล็ก จะใช้ออสซิลโลสโคปในการวัดค่าและแสดงรูปคลื่นสัญญาณ



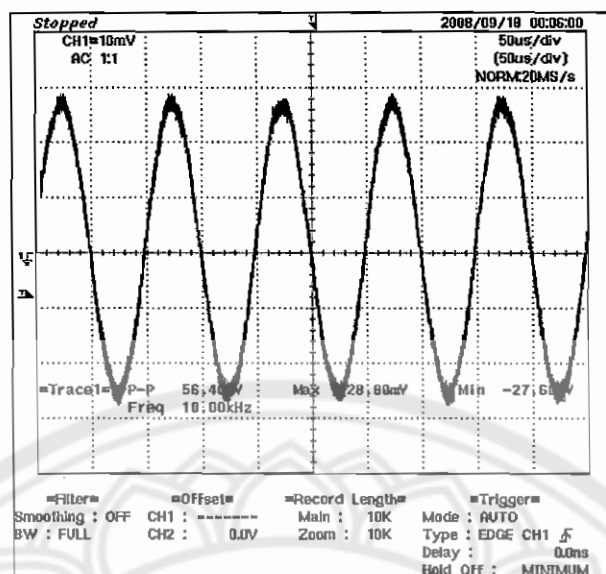
รูปที่ 4.42 การต่อวงจร E-MOSFET Voltage-Divider Bias ลงบอร์ด BU-1



(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_g)



(b) รูปคลื่นสัญญาณอินพุต (I_d)



(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4.43 รูปคลื่นสัญญาณที่ได้จากการต่อวงจร

จากรูปคลื่นสัญญาณในรูปที่ 4.43 จะได้ว่า

$$A_v = \frac{V_o}{V_i} = \frac{28.8mV}{13.6mV} = -2.12$$

ผลการทดลองจากการสร้างแบบจำลองทั้ง 3 วิธี สามารถสรุปได้ดังตารางที่ 4.5

พารามิเตอร์	ค่าจากการ Simulate	ค่าจากการคำนวณ	ค่าจากการต่อวงจร
V_{DS}	18.3 V	18.29V	19.98 V
V_{GS}	3.44 V	3.43 V	3.9 V
V_G	4 V	4 V	3.91 V
V_D	18.87 V	18.86 V	20 V
V_S	563.28 mV	0.57 V	0.1 V
I_G	0 A	0 A	0 A
I_D	563.28 mA	0.57 A	0.1 A
I_S	563.28 mA	0.57 A	0.1 A
I_{R1}	0.2 mA	0.2 mA	0.2 mA
I_{R2}	0.2 mA	0.2 mA	0.2 mA
A_v	-2.6	-2.82	-2.12

ตารางที่ 4.5 แสดงค่ากระแสและแรงดันของวงจร E-MOSFET Voltage-Divider Bias

บทที่ 5

วิเคราะห์และสรุปผลการทดลอง

5.1 สรุปผลการทดลอง

จากการทดลองลักษณะทางไฟฟ้าของทรานซิสเตอร์ พบว่าทรานซิสเตอร์แต่ละชนิดต่างมีคุณสมบัติเฉพาะตัวที่ต่างกัน ต่างมีข้อดีและข้อด้อยในตัวเอง ดังนั้นเราจึงควรทำความเข้าใจถึงคุณสมบัติต่างๆ ของทรานซิสเตอร์แต่ละชนิด และสามารถนำข้อดีต่างๆ ออกมาใช้ให้เหมาะสมกับงานของเรา

1. เมื่อทดลองไปในระยะเวลาหนึ่ง ทรานซิสเตอร์จะเกิดความร้อนขึ้น แต่ผลการทดลองที่ได้จากเฟตจะมีความคลาดเคลื่อนน้อยกว่าผลที่ได้จากทรานซิสเตอร์แบบรอยต่อ สรุปได้ว่า อุนทุมมิณีมีผลต่อเฟตน้อยกว่าทรานซิสเตอร์แบบรอยต่อ และเฟตสามารถทำงานที่อุนทุมมิณีสูงได้ดี
2. ทรานซิสเตอร์แบบรอยต่อจะมีอัตราขยายแรงดันที่สูงกว่า จึงเหมาะสมกับการใช้งานในภาคขยายสัญญาณอัตราขยายสูง ส่วนเฟตมีอัตราขยายแรงดันที่ต่ำกว่า จึงเหมาะสมกับการใช้งานในภาคขยายสัญญาณอัตราขยายต่ำและสามารถนำไปต่อขยายหลายภาคได้ดีกว่า
3. เฟตมีอินพุตอิมพีแดนซ์ที่สูงกว่าทรานซิสเตอร์แบบรอยต่อ คือ เฟตมี $Z_i \cong 10M\Omega$ ส่วนทรานซิสเตอร์มี $Z_i \cong 2k\Omega$ เท่านั้น
4. เนื่องจากสัญญาณเอาต์พุตกลับเฟตกับสัญญาณอินพุต นั่นคือ อัตราขยายที่ได้มีค่าเป็นลบ ดังนั้นก่อนนำไปใช้งานเราจำเป็นต้องกลับขั้วเสียก่อน

5.2 ปัญหาและแนวทางแก้ไข

1. อุปกรณ์ที่มีขายตามท้องตลาดไม่ตรงตามที่ต้องการ จึงต้องเปลี่ยนมาใช้อุปกรณ์ที่มีคุณลักษณะที่ใกล้เคียงกับอุปกรณ์ที่ใช้ทดลองในโปรแกรม
2. ปัญหาจากการเกิดสัญญาณรบกวนในสโคป ทำให้สัญญาณเอาต์พุตที่ออกมาผิดเพี้ยน ค่าแรงดัน (V_{MAX}) ที่ปรากฏจึงมีความคลาดเคลื่อน
3. สโคปไม่สามารถวัดค่าแรงดันต่ำๆ ได้ ถ้าแรงดันเอาต์พุตมีค่าต่ำมากๆ (ต่ำกว่า 10mV) รูปคลื่นสัญญาณที่ได้ก็จะมีสัญญาณรบกวนมาก

5.3 ข้อเสนอแนะ

1. ควรต่อวงจรการทดลองในโปรแกรม PSpice ก่อนลงมือปฏิบัติจริง เพื่อลดการเกิดความเสียหาย อันเนื่องมาจากการต่อวงจรผิด
2. ก่อนต่อวงจรควรศึกษาคำแนะนำของทรานซิสเตอร์ให้แม่นยำเสียก่อน เพราะถ้าต่อผิดวงจร อาจเกิดการเสียหายได้

5.4 แนวทางในการพัฒนาต่อไป

ความรู้ที่ได้จากการศึกษาและทดลองในโครงการนี้ สามารถนำไปประยุกต์ใช้ในการศึกษาและเป็นแนวทางในการออกแบบวงจรให้มีแรงดัน, กระแสและอัตราขยายตามที่ต้องการ โดยศึกษาจากวงจรสมมูลของอุปกรณ์นั้นๆ



เอกสารอ้างอิง

- [1] มงคล ทองสงคราม. อิเล็กทรอนิกส์เบื้องต้น. ครั้งที่ 2. ห้างหุ้นส่วนจำกัด วิ.เจ.พรินต์ติ้ง
- [2] พันธุ์ศักดิ์ พุฒิมานิตพงษ์. อุปกรณ์อิเล็กทรอนิกส์และวงจร 1. กรุงเทพมหานคร. โรงพิมพ์ศูนย์ - ส่งเสริมวิชาการ.
- [3] ผศ.นภัทร วัฒนเทพินทร์. การจำลองการทำงานวงจรอิเล็กทรอนิกส์ด้วยโปรแกรม PSpice. ครั้งที่ 1. ปทุมธานี : สกายบุ๊กส์, กุมภาพันธ์ 2548
- [4] ธนาวุฒิ เชื้อเจริญ. "Analog Electronic Circuits I." [Online]. Available : [Http://www.sci.nu.ac.th/e-learning/physics/Analog /index.php](http://www.sci.nu.ac.th/e-learning/physics/Analog/index.php). 2008.

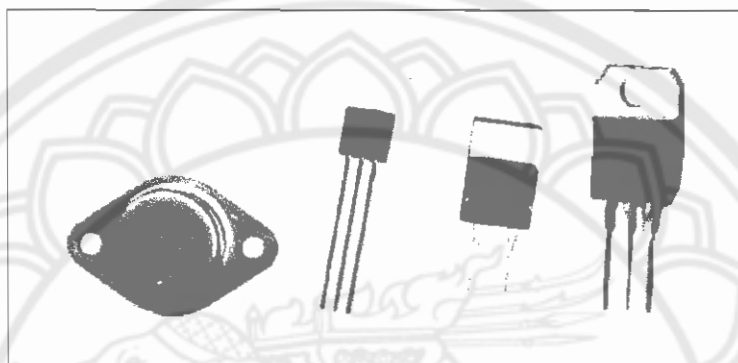




ภาคผนวก ก

การทดสอบทรานซิสเตอร์ด้วยโอห์มมิเตอร์

รูปร่างหน้าตาของทรานซิสเตอร์แสดงดังรูป พวกทรานซิสเตอร์กำลังหรือทรานซิสเตอร์ที่ทนกำลังได้สูงๆ (สังเกตได้จากตัวถัง ที่เป็นโลหะ) พวกนี้จะต้องมีการระบายความร้อนที่ดี เพราะพวกทรานซิสเตอร์ เป็นอุปกรณ์ที่ไวต่ออุณหภูมิที่ตัวมันสูงเกินที่กำหนด ทรานซิสเตอร์ประเภทนี้จึงจำเป็นต้องติดตั้งแผ่นระบายความร้อน (Heat sink) เสมอ เมื่อใช้งาน เช่น ทรานซิสเตอร์ในภาคสุดท้ายของเครื่องขยายเสียง จำเป็นจะต้องติดตั้งแผ่นระบายความร้อน



ทรานซิสเตอร์มีรูปร่างหน้าตาแตกต่างกัน แล้วเราจะรู้ได้อย่างไรว่าขาไหนเป็นขา B, C และ E โดยทั่วไปผู้ผลิตอาจจะไม่เขียนหรือพิมพ์ติดไว้บนตัวทรานซิสเตอร์ แต่อาจจะมีรหัสหรือสัญลักษณ์ให้เป็นที่สังเกต หรือไม่ก็เป็นเปิดคู่มือได้จากคู่มือของตัวมัน แต่ควรจะตรวจสอบอีกทีด้วยการวัดด้วยโอห์มมิเตอร์

ในการประกอบโครงงานที่ใช้ทรานซิสเตอร์นั้น คุณควรจะตรวจสอบดูขาของทรานซิสเตอร์ให้ถูกต้องเสียก่อน จึงลงมือประกอบ และข้อควรระวังอีกประการหนึ่งคือ การบัดกรีความร้อนจากปลายหัวแร้ง อาจทำให้ทรานซิสเตอร์เสียได้ เพราะฉะนั้นจึงไม่ควรบัดกรีทรานซิสเตอร์ซ้ำไวนานๆ จนทำให้มันร้อน

การทดสอบทรานซิสเตอร์ด้วยโอห์มมิเตอร์

ความผิดพลาดที่เกิดจากทรานซิสเตอร์ที่พบเสมอคือ การลัดวงจรและการเปิดวงจรระหว่างรอยต่อของสารกึ่งตัวนำของทรานซิสเตอร์

ถ้าให้ไบอัสกลับแก้อิมิตเตอร์โคโอคและคอลเลคเตอร์โคโอคของทรานซิสเตอร์ ความต้านทานจะมีค่าสูง แต่ถ้าความต้านทานมีค่าต่ำให้สันนิษฐานว่ารอยต่อระหว่างขาของทรานซิสเตอร์เกิดลัดวงจร ในทำนองเดียวกันถ้าไบอัสตรงแล้ววัดค่าความต้านทานได้สูงก็ให้สันนิษฐานว่ารอยต่อระหว่างขาเกิดลัดวงจร

การทดสอบเพื่อหาตำแหน่งขาทรานซิสเตอร์

ในการพิสูจน์หาตำแหน่งของทรานซิสเตอร์ โดยการสังเกตดูว่า ขาใดอยู่ใกล้กับขอบคือขาคือขา E ขาที่อยู่ตรงข้ามเป็นขา C ส่วนตำแหน่งกลางคือขา B

การทดสอบหาชนิดของทรานซิสเตอร์ NPN และ PNP

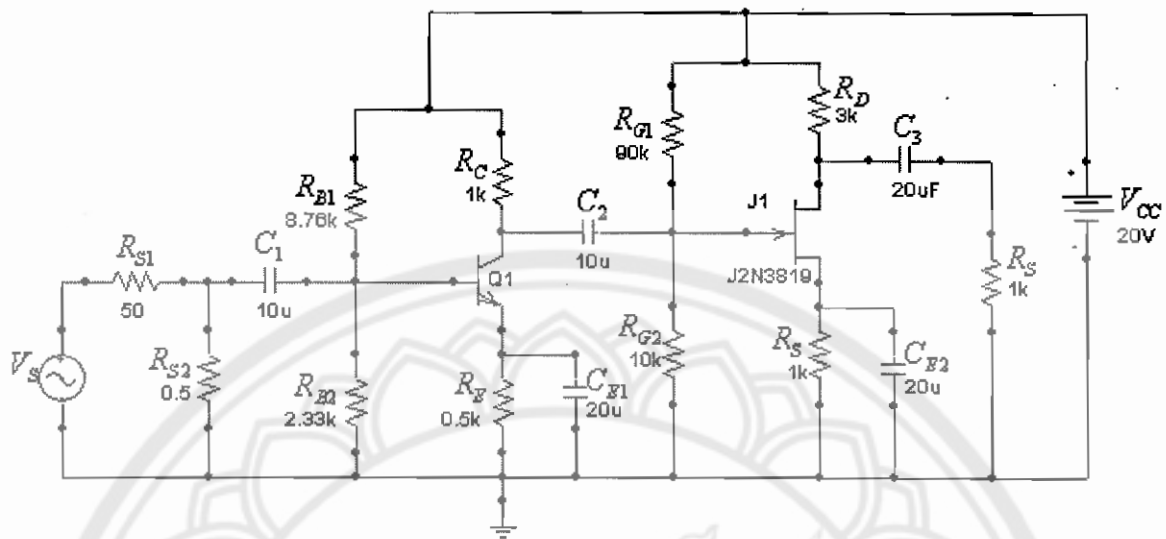
1. เลือกขาตำแหน่งกลาง แล้วสมมุติให้เป็นขาเบส จากนั้นนำสายวัด (--) ของโอห์มมิเตอร์มาแตะที่ขาเบสส่วนสายวัด (+) ให้นำมาแตะกับสองขาที่เหลือ
2. ถ้าความต้านทานที่อ่านได้จากการแตะขาทั้งสองมีค่าต่ำ สรุปได้ทันทีว่า ขาที่ตำแหน่งกลางเป็นขาเบส และทรานซิสเตอร์ที่ทำการวัดนี้เป็นชนิดPNP
3. สำหรับขาคอิลเตอร์ คือ ขาที่อยู่ใกล้ตำแหน่งเดียว และขาที่เหลือคือขาคอิลเตอร์นั่นเอง
4. ถ้าความต้านทานที่อ่านได้มีค่าสูงให้สลับสายวัด
5. ถ้าความต้านทานที่อ่านได้จากการแตะขาทั้งสองมีค่าต่ำ สรุปได้ทันที ขาตำแหน่งกลางคือขาเบส และเป็นทรานซิสเตอร์ชนิด NPN
6. ถ้าหากว่าความต้านทานต่ำไม่ปรากฏในทั้งสองกรณี ให้เปลี่ยนเลือกขาอื่นเป็นขาเบส แล้วทำตามขั้นตอนเดิม



ภาคผนวก ข

มหาวิทยาลัยราชภัฏสุรินทร์

วงจรขยายหลายภาค

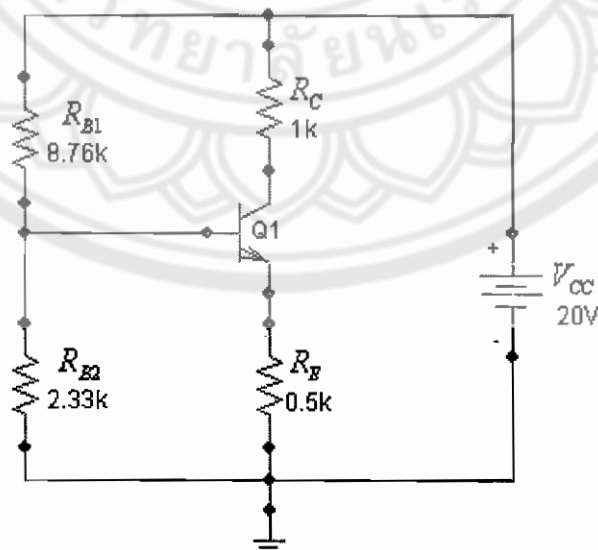


รูปที่ 1 วงจรขยายหลายภาค

จากรูป คือวงจรขยายหลายภาค ซึ่งได้จากการนำวงจรขยาย 2 วงจรมาต่อรวมกัน ในตัวอย่างนี้ จะใช้วงจร BJT Voltage – Divider มาต่อรวมกับวงจร JFET Voltage – Divider

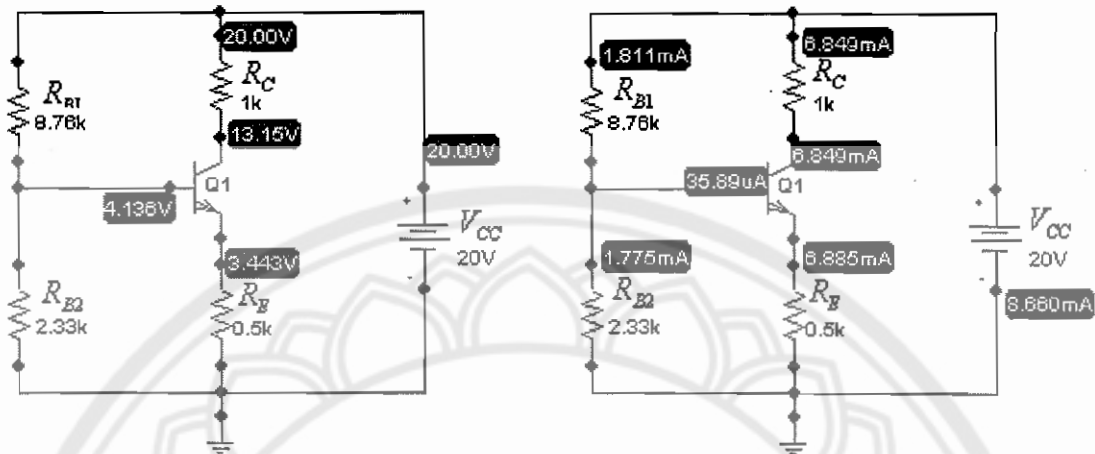
การวิเคราะห์ห้วงจรขยายหลายภาค จะแยกพิจารณาทีละวงจร แล้วนำอัตราขยายทั้งหมดมาคูณกันจะได้เป็นอัตราขยายรวมของวงจร

1. วงจร BJT Voltage – Divider



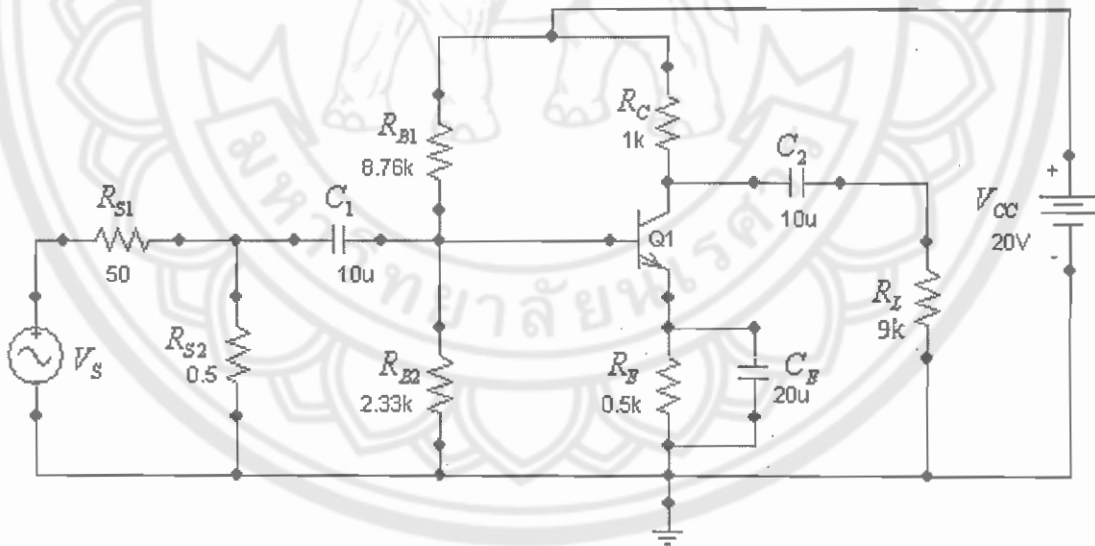
ค่าจากการ Simulate

จากรูปข้างต้น เมื่อทำการ Simulate จะได้ค่าต่างๆ ดังนี้

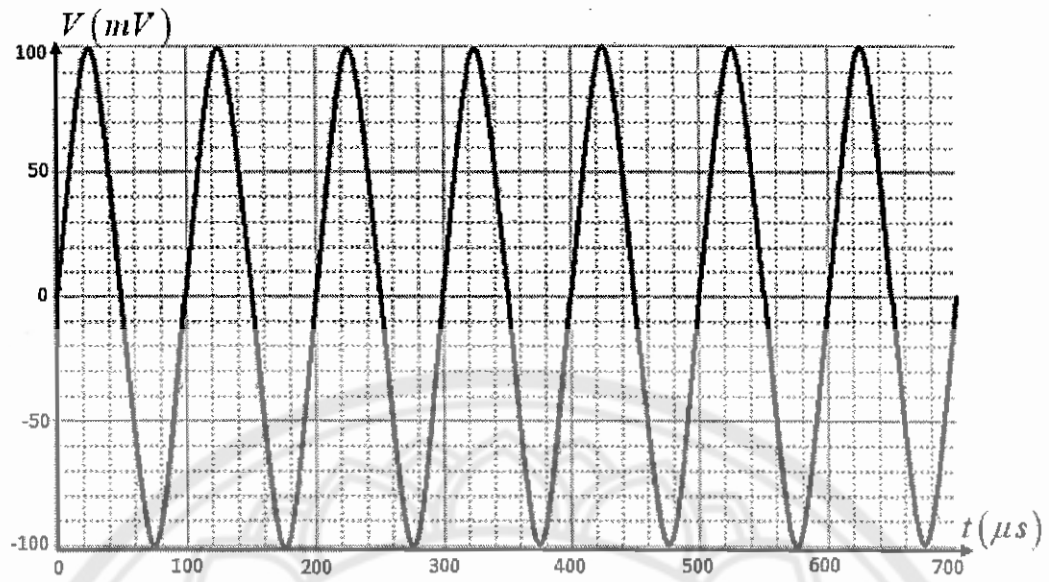


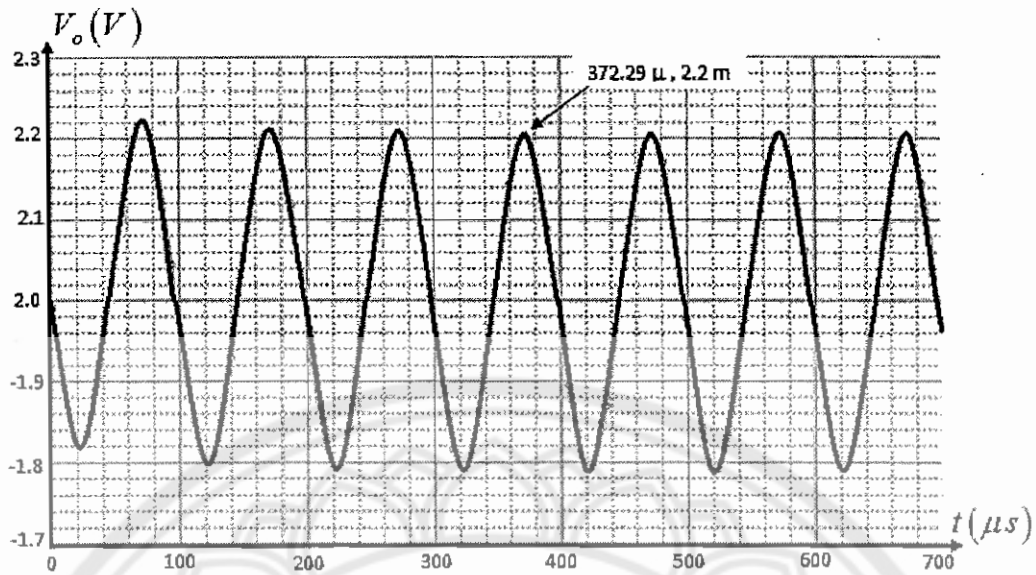
รูปที่ 2 ค่าแรงดันและกระแสที่จุดต่างๆ ของวงจร BJT Voltage-Divider

ส่วนการวิเคราะห์สัญญาณขนาดเล็กนั้น ในวงจรนี้กำหนดให้แหล่งจ่ายกระแสสลับมีค่า $10mV$



รูปที่ 3 แบบจำลองสัญญาณขนาดเล็กของวงจร BJT Voltage-Divider

(a) รูปคลื่นสัญญาณแหล่งจ่าย (V_s)(b) รูปคลื่นสัญญาณอินพุต (V_i)

(c) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 4 รูปคลื่นสัญญาณที่ได้จากโปรแกรม PSpice

จากกราฟจะได้ $V_i = 1mV$ และ $V_o = -0.2V$

$$A_v = \frac{V_o}{V_i} = \frac{-0.2V}{1mV} = -200$$

ค่าจากการคำนวณ

จากรูป ใช้หลักการเทวินิน จะได้

$$R_{th} = R_1 \parallel R_2 = 8.76k \parallel 2.33k = 1.84k\Omega$$

จากสมการ

$$E_{th} = V_{R2} = V_{CC} \frac{R_2}{R_1 + R_2}$$

จะได้

$$E_{th} = V_{R2} = 20 \frac{2.33k}{8.76k + 2.33k} = 4.2V$$

จากสมการ

$$I_B = \frac{E_{th} - V_{BE}}{R_{th} + (\beta + 1)R_E}$$

จะได้

$$I_B = \frac{4.2 - 0.7}{1.84k + (191 + 1)0.5k} = 35.77\mu A$$

จากสมการ

$$I_E = (\beta + 1)I_B = (191 + 1)35.77\mu = 6.87mA$$

และ

$$I_C \cong I_E = 6.87mA$$

จากสมการ

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

$$V_{CE} = 20 - 6.87mA(1k + 0.5k) = 9.7V$$

และ

$$V_E = I_E R_E = 6.87mA \times 0.5k\Omega = 3.435V$$

$$V_B = V_{BE} + V_E = 0.7 + 3.435 = 4.135$$

$$V_C = V_{CE} + V_E = 9.7 + 3.435 = 13.135V$$

จากกฎการแบ่งแรงดันจะได้

$$V_{R1} = V_{CC} \frac{R_1}{R_1 + R_2} = 20 \frac{8.76k}{8.76k + 2.33k} = 15.8V$$

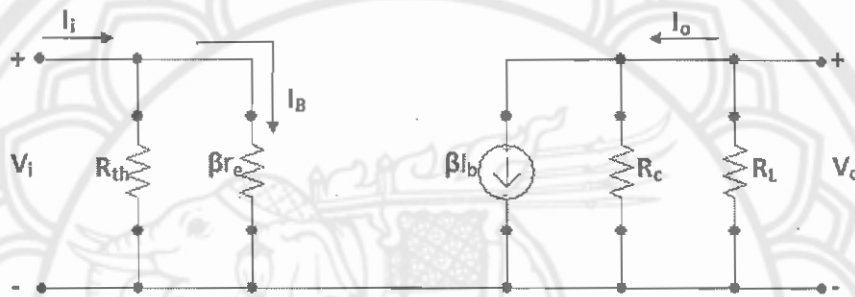
$$I_{R1} = \frac{V_{R1}}{R_1} = \frac{15.8}{8.76k} = 1.8mA$$

จากกฎการแบ่งแรงดันจะได้

$$V_{R2} = V_{CC} \frac{R_2}{R_1 + R_2} = 20 \frac{2.33k}{8.76k + 2.33k} = 4.2V$$

$$I_{R2} = \frac{V_{R2}}{R_2} = \frac{4.2}{2.33k} = 1.8mA$$

ส่วนการวิเคราะห์เชิงกระแสสลับ จะใช้วงจรสมมูล ดังรูป



รูปที่ 5 วงจรสมมูลของ BJT Voltage-Divider

จากวงจรจะได้

$$\beta = \frac{I_C}{I_B} = \frac{6.85mA}{36\mu A} = 190$$

$$r_e = \frac{26mV}{I_E} = \frac{26mV}{6.85mA} = 3.8\Omega$$

$$\beta r_e = 190 \times 3.8 = 0.72k\Omega$$

$$R_{th} = R_{B1} \parallel R_{B2} = 8.76k \parallel 2.33k = 1.84k\Omega$$

$$Z_i = R_{th} \parallel \beta r_e = 1.84k \parallel 0.72k = 0.52k\Omega$$

$$R_S = 50\Omega + 0.5\Omega = 50.5\Omega$$

จาก

$$A_v = -\frac{R_C \parallel R_L}{r_e}$$

$$= -\frac{1k \parallel 9k}{3.8}$$

$$= -236.84$$

$$A_{v_s} = A_v \frac{Z_i}{Z_i + R_S}$$

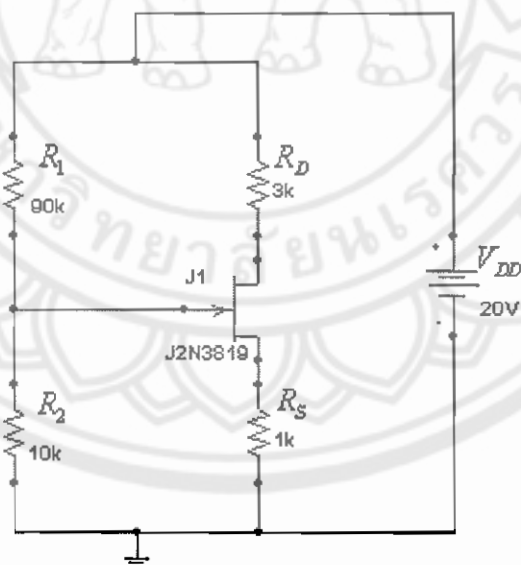
$$= (-236.84) \frac{0.52k}{0.52k + 50.5}$$

$$= -215.88$$

พารามิเตอร์	ค่าจากการ Simulate	ค่าจากการคำนวณ	ค่าจากการต่อวงจร
I_C	6.849 mA	6.87 mA	6.9 mA
I_B	35.89 μ A	35.77 μ A	32.14 μ A
I_E	6.885 mA	6.87 mA	7.08 mA
V_B	4.136 V	4.135 V	4.18 V
V_C	13.15 V	13.135 V	3.1 V
V_E	3.443 V	3.435 V	3.54 V
V_{CE}	9.707 V	9.7 V	9.58 V
V_{BE}	0.693 V	0.7	0.63 V
I_{R1}, I_{R2}	1.8 mA	1.8 mA	1.8 mA
A_V	-200	-215.88	-

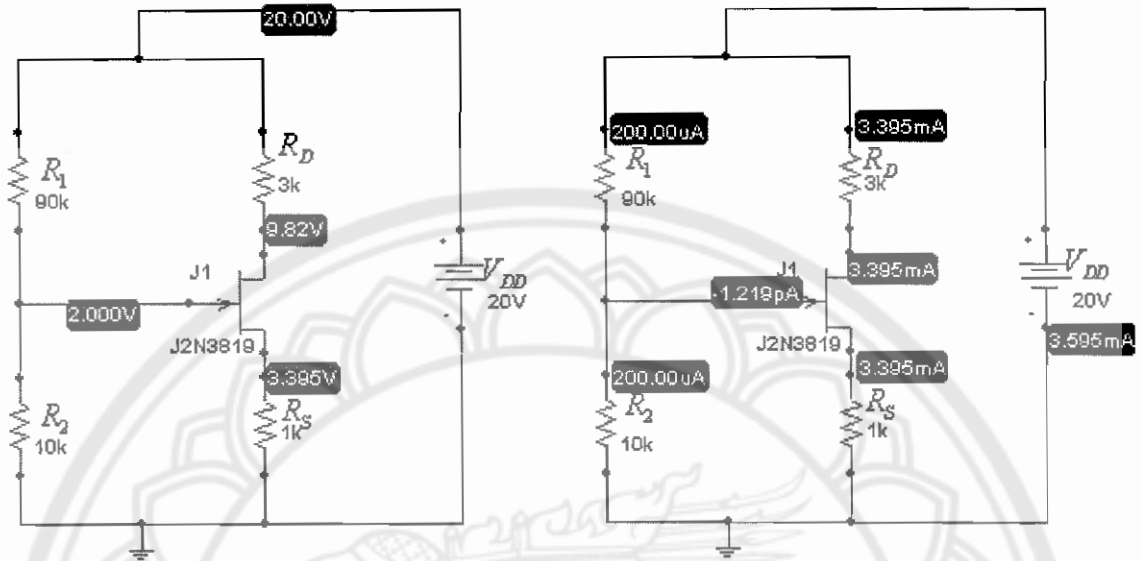
ตารางที่ 1 แสดงค่ากระแสและแรงดันของวงจร BJT Voltage-Divider

2. วงจร JFET Voltage – Divider



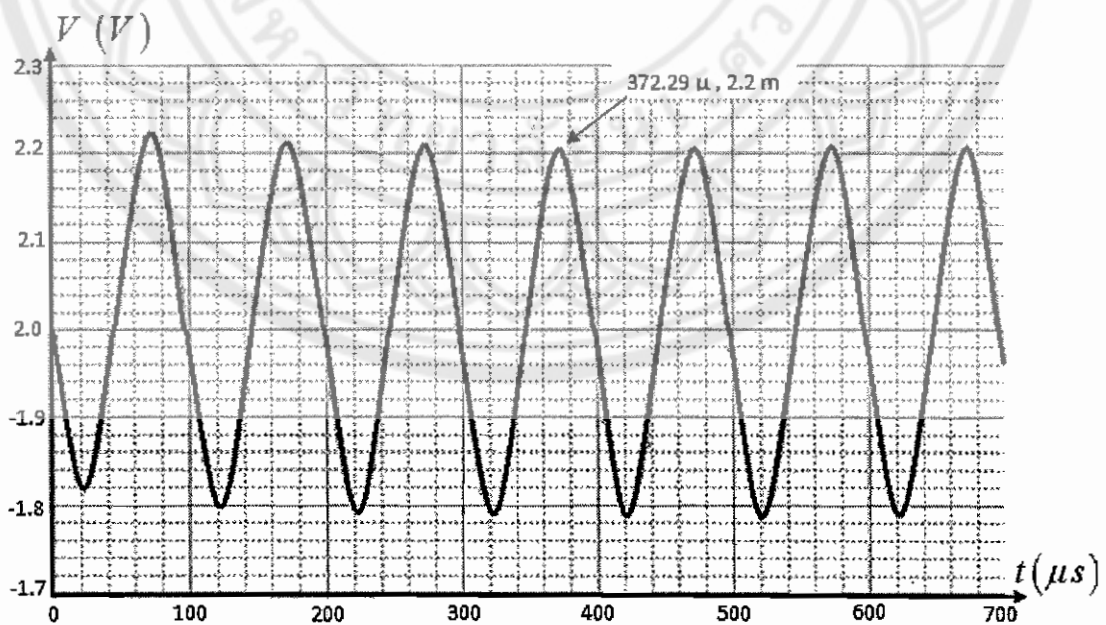
ค่าจากการ Simulate

จากรูปข้างต้น เมื่อทำการ Simulate จะได้ค่าต่างๆ ดังนี้

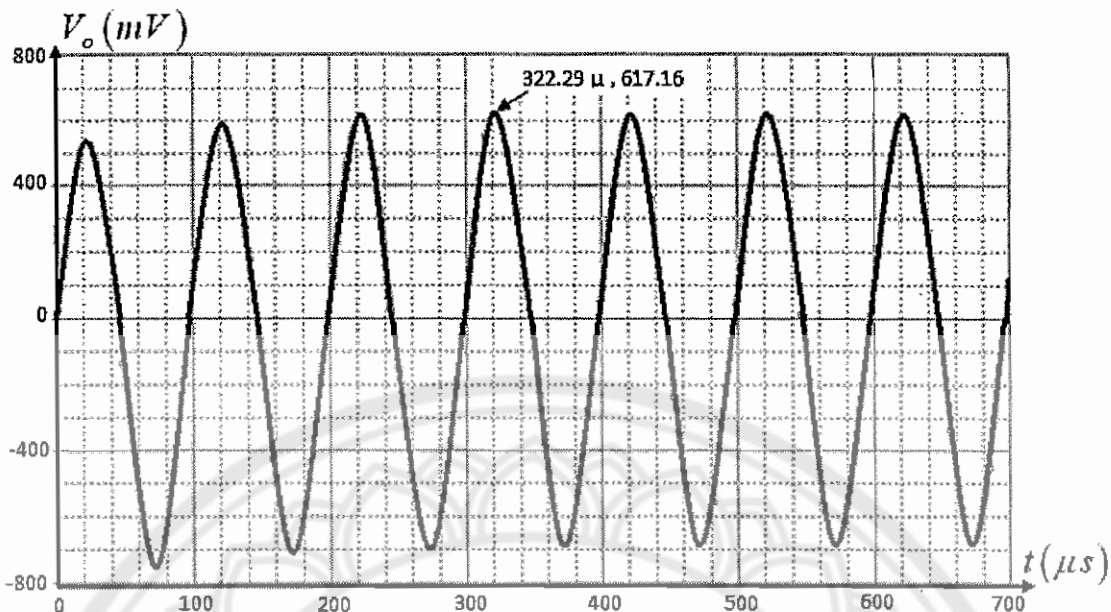


รูปที่ 6 ค่าแรงดันและกระแสที่จุดต่างๆ ของวงจร JFET Voltage-Divider

ส่วนการวิเคราะห์สัญญาณขนาดเล็กนั้น ในวงจรนี้แหล่งจ่ายกระแสกับ V_i คือสัญญาณเอาต์พุตของวงจร BJT Voltage-Divider ซึ่งมีค่าเท่ากับ $0.2V$ จากวงจร JFET Voltage-Divider จะได้กราฟ ดังรูป



(a) รูปคลื่นสัญญาณอินพุต (V_i)



(b) รูปคลื่นสัญญาณเอาต์พุต (V_o)

รูปที่ 7 รูปคลื่นสัญญาณที่ได้จากโปรแกรม PSpice

จากกราฟจะได้ $V_i = -0.2V$ และ $V_o = 617.164mV$

$$A_v = \frac{V_o}{V_i} = -\frac{617.164mV}{0.2V} = -3.086$$

ค่าจากการคำนวณ

จากสมการ

$$V_{DS} = V_{DD} - I_D (R_D + R_S)$$

จะได้

$$V_{DS} = 20 - 3.4m(3k + 1k) = 6.44V$$

และ

$$V_S = I_D R_S = 3.4mA \times 1k\Omega = 3.4V$$

$$V_D = V_{DS} + V_S = 6.44 + 3.4 = 9.84V$$

จากกฎการแบ่งแรงดัน

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2} = 20 \frac{10k}{90k + 10k} = 2V$$

$$I_G = 0A$$

$$I_D = I_S = 3.4mA$$

จากกฎการแบ่งกระแส

$$I_{R1} = I_{R2} = \frac{V_{DD}}{R_1 + R_2} = \frac{20}{90k + 10k} = 0.2mA$$

จากการทดสอบการไบอัสตรงของวงจร JFET Voltage – Divider จะได้

$$I_{DSS} = 12.16mA, V_P = -3V, V_{GS} = -1.4V$$

$$g_{mo} = \frac{2I_{DSS}}{|V_P|}$$

$$= \frac{2 \times 12.16 \text{ m}}{|-3|} = 8.11 \text{ mS}$$

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_P} \right)$$

$$= 8.11 \text{ m} \left(1 - \frac{-1.4}{-3} \right) = 4.33 \text{ mS}$$

$$Z_i = R_{th} = 9 \text{ k}\Omega$$

จากสมการ

$$A_v = -g_m (R_D \parallel R_L)$$

จะได้

$$A_v = -4.33 \text{ m} (3 \text{ k} \parallel 1 \text{ k}) = -3.2$$

$$A_{v_s} = A_v \frac{Z_i}{Z_i + R_s}$$

$$= (-3.2) \frac{9 \text{ k}}{9 \text{ k} + 50.5}$$

$$= -3.18$$

พารามิเตอร์	ค่าจากการ Simulate	ค่าจากการคำนวณ	ค่าจากการต่อวงจร
V_{DS}	6.425 V	6.44 V	6.95 V
V_{GS}	-1.395 V	-1.42 V	-1.02 V
V_G	2 V	2 V	1.98 V
V_D	9.82 V	9.84 V	10.08 V
V_S	3.395 V	3.4 V	3.2 V
I_G	1.22 pA	0 A	0 A
I_D	3.395 mA	3.4 mA	3.25 mA
I_S	3.395 mA	3.4 mA	3.25 mA
I_{R1}	0.2 mA	0.2 mA	0.2 mA
I_{R2}	0.2 mA	0.2 mA	0.2 mA
A_v	-3.086	-3.18	-

ตารางที่ 2 แสดงค่ากระแสและแรงดันของวงจร JFET Voltage-Divider

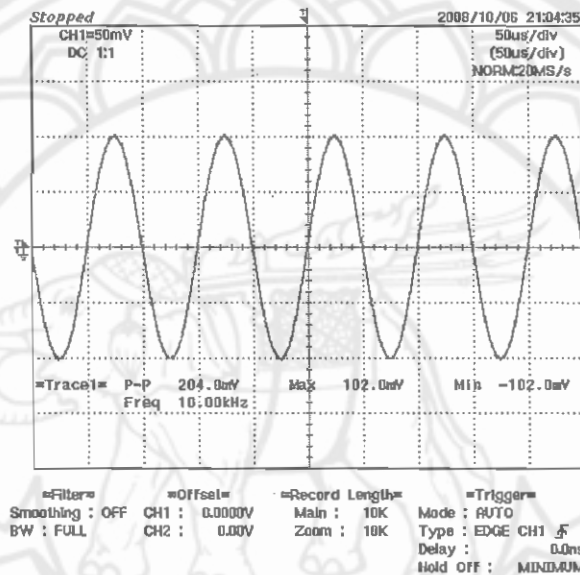
อัตราขยายของวงจรหลายภาค คือ การนำอัตราขยายของแต่ละภาคมาคูณกัน ดังนั้น อัตราขยายรวมของวงจรนี้สามารถหาได้ดังนี้

- จากการ Simulate อัตราขยายรวมเท่ากับ $(-200) \times (-3.086) = 617.16$

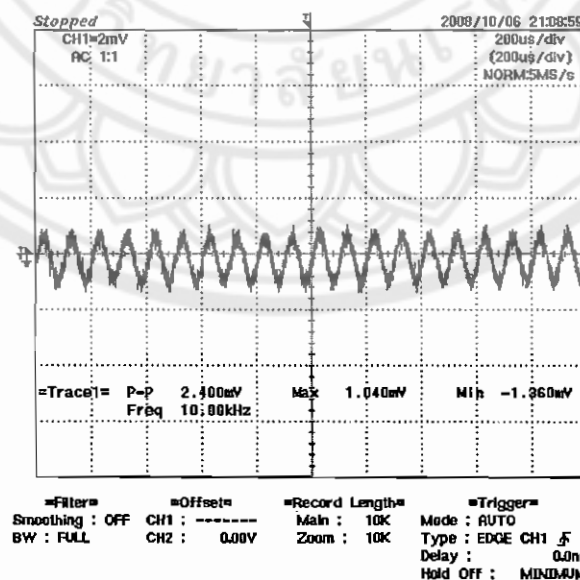
- จากการคำนวณ อัตราขยายรวมเท่ากับ $(-215.88) \times (-3.18) = 686.5$

หรือหาอัตราขยายรวมได้จาก อัตราส่วนระหว่าง V_o (ของภาคสุดท้าย) กับ V_i (ของภาคแรก)

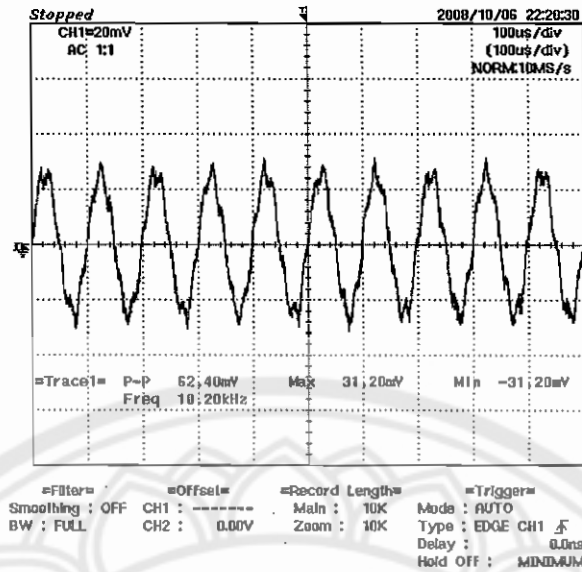
ส่วนอัตราขยายที่ได้จากการต่อวงจรจริงนั้น หาได้จากกราฟรูปคลื่นสัญญาณ ดังนี้



(a) รูปคลื่นสัญญาณแหล่งจ่าย ($V_s = 100mV$)



(b) รูปคลื่นสัญญาณอินพุต ($V_i = 1.04mV$)



(c) รูปคลื่นสัญญาณเอาต์พุต ($V_o = 31.2mV$)

เนื่องจากการปรับจูน 10 เท่าที่สายวัด ดังนั้นแรงดันที่ได้จึงต้องคูณด้วย 10 ฉะนั้นจะได้แรงดันเอาต์พุต (V_o) เท่ากับ $312mV$

-จากการต่อวงจร อัตราขยายรวมเท่ากับ $\frac{V_o}{V_i} = \frac{312}{1.04} = 300$

หมายเหตุ เนื่องจากอัตราการขยายของวงจรนี้มีค่าสูงมาก (มีค่าเท่ากับ 617.16 เท่าถึง 686.5 เท่า) ซึ่งในทางปฏิบัติจริงนั้นค่าอัตราขยายสูงเช่นนี้ไม่สามารถเป็นไปได้ ดังนั้นค่าอัตราขยายที่ได้จากการต่อวงจรจริงจึงมีค่าน้อยกว่าค่าที่ได้จากการ Simulation และค่าที่ได้จากการคำนวณ