

## บทที่ 2

### หลักการและส่วนประกอบของวงจร

#### 2.1 วงจรเสียง

ในการทำโครงการนี้การสั่นการอุปกรณ์ไฟฟ้าทางไกลทางโทรศัพท์นี้ส่วนหนึ่งของวงจรรวมคือ วงจรเสียงซึ่งเป็นวงจรที่ค่อยรายงานสถานะการทำงานของวงจรรวมทั้งหมด ในส่วนของวงจนี้ต้องออกแบบขึ้นมาเพิ่มเติมเพื่อทำให้วงจรรวมสามารถทำงานได้อย่างมีประสิทธิภาพและสมบูรณ์แบบมากขึ้น

##### 2.1.1 หน้าที่การทำงานของวงจรเสียง

รายงานการทำงานในสภาวะต่าง ๆ ขณะที่วงจรรวมทำงานอยู่ในส่วนต่าง ๆ

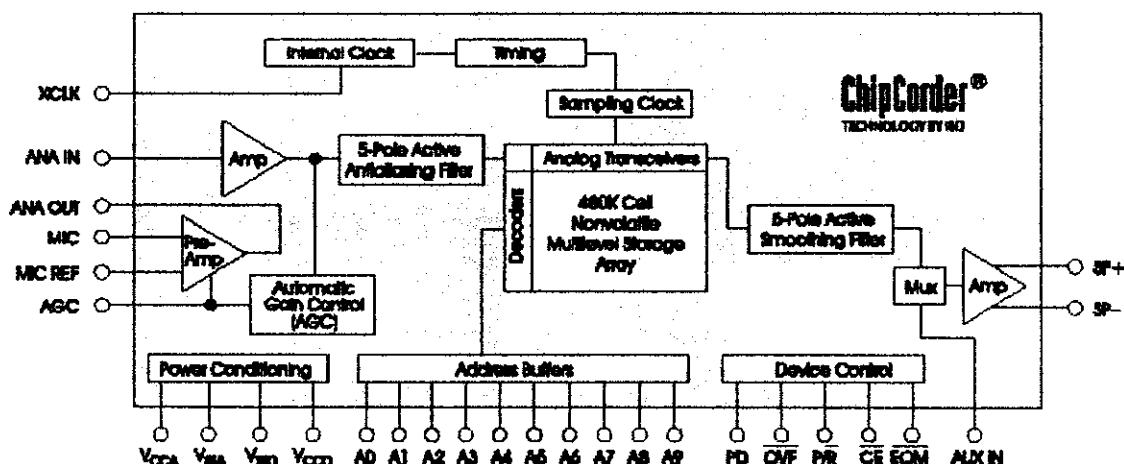
##### 2.1.2 ประโยชน์ของวงจรเสียง

1. ทำให้ผู้ใช้งานสามารถสั่นงานระบบได้อย่างถูกต้อง
2. มีการรายงานสภาวะการทำงานว่าระบบทำงานถึงในส่วนไหนแล้ว
3. ทำให้เกิดความสะดวกสบายสูงสุดในการใช้งานวงจร

##### 2.1.3 หลักการทำงาน

หัวใจคือ ไอซีที่ออกแบบมาเพื่อการทำงานทศแทนเครื่องบันทึกเสียง โดยเฉพาะ สามารถบันทึกเสียงได้ทันที โดยหลักการทำงานที่สำคัญที่สุดคือ การรับสัญญาณเสียง (อนามัย) มาผ่านวงจรคอมพิวเตอร์ก่อนแปลงมาในรูปของสัญญาณดิจิตอล เพื่อเก็บไว้ในหน่วยความจำ ซึ่งจะมีการเก็บข้อมูลไว้ต่อคอมพิวเตอร์ที่ไม่เสียเวลาหากมีไฟเสียงวงจรไว้พาระใช้ RAM เป็นหน่วยความจำ ในการเพลย์แบก ข้อมูลซึ่งดิจิตอลที่เก็บไว้จะถูกนำมาอุปกรณ์จากหน่วยความจำภายในไอซี เพื่อเข้าสู่ วงจรแปลงดิจิตอลเป็นอนาล็อก แล้วผ่านวงจรออกซีเพนแคร์และเอาท์พุตแอนปลิฟายเออร์ เพื่อขับ ออกแบบลำโพง วิธีการที่กล่าวมานี้เป็นเทคโนโลยีที่ถูกนำมาใช้ในการที่จะได้เสียงคุณภาพดีเข้าขั้นยอมรับได้ และยังต้องลืนแปลงหนึ่งอีกด้วยที่ในหน่วยความจำมากอีกด้วย ปกติหากใช้ RAM ขนาด 32,000 บิต จะเก็บ ข้อมูลเสียงพูดได้นานไม่เกิน 2 วินาทีเท่านั้น แต่ในการใช้งานไอซีตัวใหม่นี้ เนื้อหาที่จะบันทึกค่อนข้างยาวคือคำพูดค่อนข้างยาว จึงต้องใช้ไอซีสำหรับที่ถูกออกแบบแล้วและสามารถบันทึกเสียงได้นาน คือไอซีบอร์ ISD 2590 เป็นไอซีประเภท CMOS ผลิตจากบริษัท Information Storage Devices ภายในใช้หน่วยความจำ CMOS EEPROM ซึ่งสามารถรับสัญญาณในรูปอนามัยโดยตรง โดยที่ใช้หน่วยความจำแบบ EEPROM ข้อมูลในไอซีนี้จะไม่มีการสูญหายแม้ไม่มีไฟเลี้ยงก็ตามผังการทำงานภายใน

ไอซี ISD 2590 แสดงในรูปที่ 2.1 ภายในมีองค์ประกอบดัง ๆ เพื่อความสมบูรณ์ของระบบจัดการเสียงไว้แล้วโดยเริ่มจากภาคปรีแอมป์ ซึ่งสามารถรับสัญญาณในโทรศัพท์ได้โดยตรงแล้วส่งออกที่ขา ANA OUT (เอาท์พุตซึ่งอนามัยจากในโทรศัพท์) โดยมีวงจร AGC ทำหน้าที่ควบคุมขนาดสัญญาณขาออกให้คงที่แม่น้ำด้วยขั้นตอนที่มีความแตกต่างกันก่อนข้างมาก อัตราการขยายสูงสุดในวงจร AGC เท่ากับ 24 dB วงจรกำนัลพัลซ์นาฬิกาภายในชิพจะทำหน้าที่สุ่มวัสดุสัญญาณภายในได้การควบคุมของภาคอิจิกที่ใช้กำหนดยอดเครื่องในการสุ่มวัด ขนาดพุทธภานอกของชิพ ISD 2590 มีทั้งหมด 8 ชุด จึงทำให้สามารถจัดเก็บข้อมูลต่าง ๆ แบ่งออกเป็น 900 ส่วน แต่ละส่วนมีเวลาการบันทึกนาน 100 มิลลิวินาที หากขยายยอดเครื่องเหล่านี้อยู่ในภาวะล้อจิกแรงคันต่ำชุดจัดเก็บข้อมูลจะรวมเป็นส่วนใหญ่เพียงส่วนเดียวรวมเป็นเวลาบันทึกทั้งหมด 90 วินาที ภายในไอซี ISD 2590 ยังมีการออกแบบให้สามารถเพิ่มเวลาการบันทึกได้รับ ฯ เพิ่งเพิ่มจำนวนไอซีให้นานขึ้นและไอซีเดี่ยวตัวจะมีกำลังงานขั้นออกลำโพงเท่ากับ 50 mW



รูปที่ 2.1 รูปถือกไซเคโลแกรมของไอซี ISD25xx

ในรูปที่ 2.2 แสดงผังวงจรสมบูรณ์ของวงจรจัดเป็นวงจรร่างกาย ๆ มีขั้นตอนสังเกตกรรมการใช้งาน 24 (Power Down) ของไอซี ISD 2590 นี้โดยที่สามารถเพิ่มจำนวนไอซีมาต่ออีกต่อไปเพื่อเพิ่มเวลาการบันทึก/เพลย์แบคได้ตามที่ต้องการ การใช้งานในโทรศัพท์อาจเกิดปัญหาหากช่องบันทึกไม่สามารถส่งสัญญาณกลับไปยังโทรศัพท์ได้ในหลักการแล้วหากหน่วยความจำในไอซีตัวหนึ่งเกิดภาวะ Over Flow ขึ้นในขาที่ 24 จะเป็นล้อจิกแรงคันสูง จนเกิดการล้มสูญเสียการแรงคันต่ำเมื่อมีการบันทึกหรือเพลย์แบคใหม่

ดังนั้นจึงมีการใช้สวิตช์รีเซ็ตแยกต่างหากเพื่อลบทั้งวงจร Over Flow โดยมีรายละเอียดการทำงานดังนี้ทรานซิสเตอร์ Q1 (ในรูป 2) พร้อมคุปกรด C3 R5 R6 (ในรูปที่ 2.2) จะทำงานเป็นวงจร

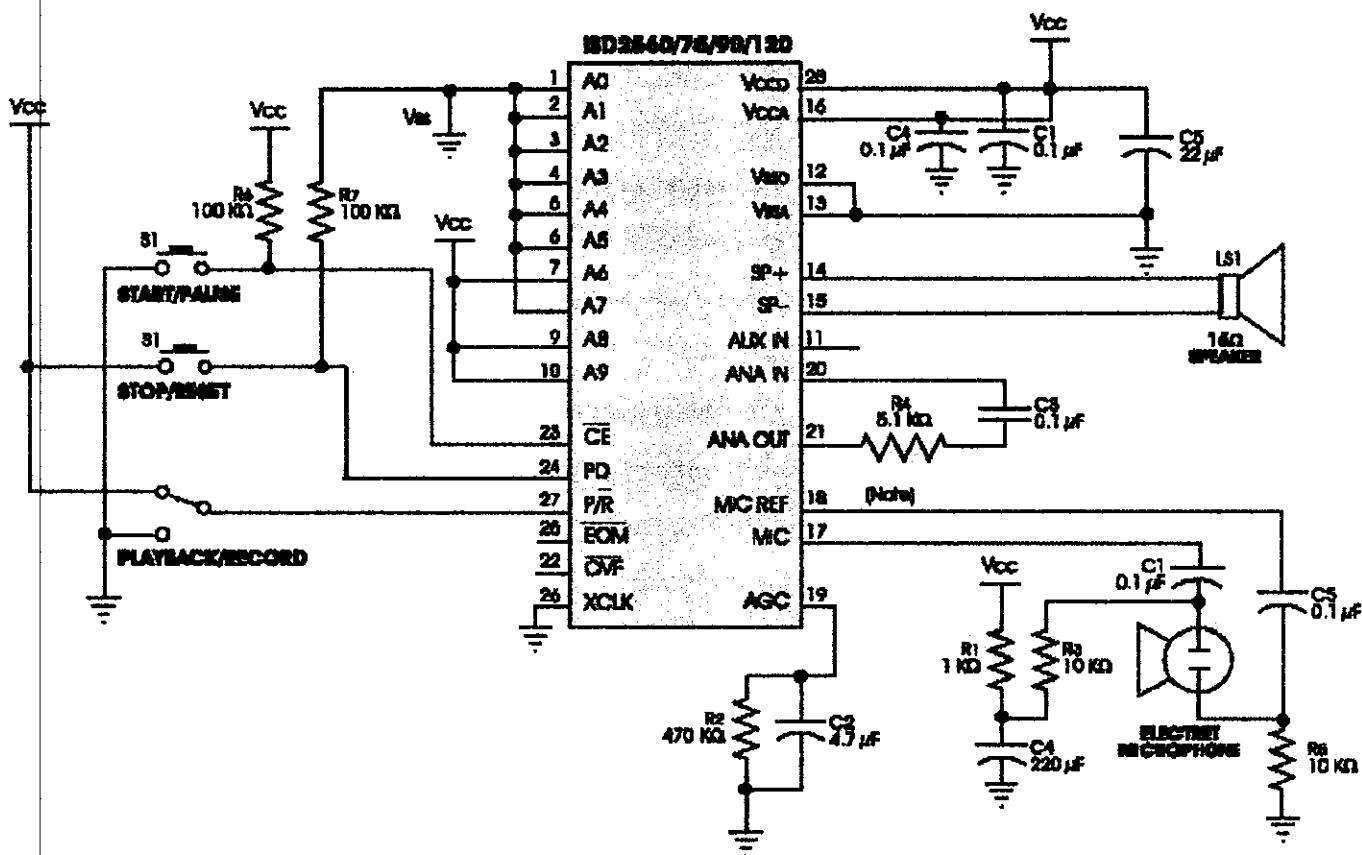
- หน่วยจัดการคำสั่งกินเวลาประมาณ 1 ไมโครวินาที ขณะทำงานคู่บี Clock 12 MHz

ตัวอย่างในโครงการที่ใช้ชิป MCS-51 และลักษณะต่างๆ สามารถแสดงได้ในตารางที่ 2.2 สำหรับไฟล์โปรแกรมโครงสร้างภายในแสดงในรูปที่ 2.3

เบอร์	หน่วยความจำโปรแกรมบนชิป	หน่วยความจำข้อมูลบนชิป	TIMERS
8051	4K ROM	128 bytes	2
8031	-	128 bytes	2
8751	4K EPROM	128 bytes	2
8052	8K ROM	256 bytes	3
8032	-	256 bytes	3
8752	8K EPROM	256 bytes	3

ตารางที่ 2.3 แสดงในโครงสร้างของชิป MCS-51 เบอร์ต่างๆ

กำหนดพัลซ์ในการรีเซ็ตโดยอัตโนมัติทุก ๆ ครั้งที่กดสวิตช์ Start (S1) ส่วนสวิตช์ (S2) กำหนดค่าจะให้ทำงานเป็นแบบบันทึกหรือเพลย์แบนค์สวิตช์ (S4) ใช้สวิตช์ดินดะบาน (DIP SWITCH) ขนาด 8 ตำแหน่งเพื่อใช้กำหนดช่วงเวลาการบันทึกจาก 0 – 90 วินาที เวลาสูงสุดในการบันทึกหรือเพลย์แบนค์เกิดขึ้นเมื่อสวิตช์ S4 ทั้ง 8 ตำแหน่งอยู่ในภาวะเปิดวงจร (ON) ชุดความค้านทาน R8 จะทำหน้าที่คั่งไฟเข้าข่ายอดเครื่องต่างๆ เพื่อความถูกต้องของการทำงานบันทึก/เพลย์แบนค์ของ U1



รูปที่ 2.2 วงจรรวมของการต่อ ISD 2590

#### 2.1.4 การทำงาน

ไอซี ISD 2590 มีการทำงานทั้งในระบบอนาล็อกและดิจิตอลความถี่สูงรวมไว้ในชิปตัวเดียวกัน เพื่อจะให้ได้คุณภาพเสียงคือปราศจากเสียงรบกวน จึงต้องติดตั้งอุปกรณ์อนาคตให้ใกล้ๆ ไอซีให้มากที่สุด และหาอุปกรณ์หลักที่ต้องติดตั้งต่อไปนี้

ภายในไอซี ISD 2590 มีการแยกขาไฟบวกและกราว์ดออกจากกันอิสระสำหรับแยกใช้กัน ภาคอนาล็อกกับดิจิตอลสามารถไฟทั้ง 4 สายนี้จึงสามารถนำไปใช้ในการประมวลผล โดยจะนำมาร่วมกันเฉพาะที่บีบีรีวิญหัวต่อ C1/C7 เท่านั้น นอกจากนี้กราว์ดของภาคขยายในโทรศัพท์จะต้องต่อ กับขาอนาล็อกกราว์ด (Vssd) นี้ใช้ไปต่อ กับขาดิจิตอลกราว์ด (Vsd)

#### 2.1.5 การทดสอบการใช้งาน

ป้อนไฟ 9V เข้าสู่วงจรแล้วตั้งสวิตช์ DIP(S4) เท่า�ันไปที่ตำแหน่ง On ทุกตำแหน่ง ที่เป็นการบีบบังอกให้เริ่มนับทีกเสียงได้จากแอดเดรสศูนย์และเก็บข้อมูลเพิ่มขึ้นได้นานสุดถึง 90 วินาที โดย สวิตช์ S3 “ไปที่ตำแหน่ง On และ S4 “ไปที่ตำแหน่ง Record กด S1 ไว้แล้วลองพูดใส่ในโทรศัพท์ เมื่อพูดจบ (ไม่เกิน 90 วินาที) ก็เลิกกด S1

ลองพูดเสียงดังมากขึ้นใกล้ ๆ ในโทรศัพท์ในขณะบันทึกเสียงดูด้วย เพราะในไอซีจะมีวงจร AGC เพื่อปรับแต่งอัตราขยายของภาคปรีแอมป์โดยอัตโนมัติเสียงที่ได้ยินจะมีระดับความดังค่อนข้างคงที่ในตอนเพลย์แบก เมื่อบันทึกเสร็จแล้ว

ในตอนการเพลย์แบก ยกสวิตช์ S2 ไปที่ตำแหน่งเพลย์แบก แล้วกด S1 (Start) ชั่วครู่ก็พอ ไม่จำเป็นต้องกดเพลย์แบกเมื่อตอนบันทึก เสียงที่ได้ยินจากกล้องจะพูดเหมือนกับตอนที่บันทึกไว้

#### 2.1.6 การใช้งาน

ทำลักษณะคล้ายการทดสอบการใช้งาน ซึ่งเราจะบันทึกเสียงการทำงานในส่วนประกอบที่เราต้องการให้มีการรายงานสถานะการทำงานของวงจรควบคุมระยะไกลเข้าไป โดยทำการบันทึกข้อมูล เช่น ส่วนของการตอบรับครึ่งแรก เราจะพูดว่า “สวัสดีครับขณะนี้กำลังเข้าสู่ระบบตอบรับอัตโนมัติ ในการควบคุมเครื่องใช้ไฟฟ้า กด 1 เปิดไฟ กด 2 เปิดพัดลม” หลังจากนั้นเราลองทดสอบการเพลย์แบก ดูก่อนด้านบนรายงานตรงกับที่เราต้องการที่เป็นอันใช้ได้

จากนั้นนำเสียงที่ได้ต่อเข้ากับวงจรรวมซึ่งจะทำการรวมกับวงจรโดยใช้การเพลย์แบก ใส่ในโทรศัพท์ของผู้ดูแลโทรศัพท์ธรรมชาติโดยตรงเลย แต่การทำงานจะขึ้นอยู่กับการสั่งงานของในโทรศัพท์ ซึ่งจะเป็นตัวควบคุมอีกทีหนึ่ง

## 2.2 วงจรแปลงสัญญาณโทรศัพท์

ส่วนของวงจรรวมแปลงสัญญาณโทรศัพท์นี้ถือเป็นหัวใจสำคัญในการส่งงานอุปกรณ์ไฟฟ้าทางโทรศัพท์ เพราะเป็นวงจรที่มีหน้าที่แปลงสัญญาณโทรศัพท์เป็นสัญญาณดิจิตอลเพื่อที่จะนำมาใช้ควบคุมการทำงานของอุปกรณ์ไฟฟ้าโดยโทรศัพท์

### 2.2.1 หน้าที่การทำงานของวงจร

มีหน้าที่แปลงสัญญาณโทรศัพท์ (สัญญาณอนาคต 0-50 v) ด้วยรหัส DTMF (Dual Tone Modulation Frequency) ให้ใช้งานร่วมกับไมโครคอนโทรลเลอร์ได้

### 2.2.2 ประโยชน์ของวงจร

1. ทำให้สามารถนำสัญญาณโทรศัพท์มาใช้งานได้
2. ทำให้ได้สัญญาณที่สามารถใช้กับไมโครคอนโทรลเลอร์ได้สามารถใช้การกดตัวเลขจากโทรศัพท์ส่งงานได้โดยตรง โดยสัญญาณ DTMF

### 2.2.3 ชิปเซมบิตชิป ไอซี MT8888C

ตัว ไอซี MT8888C จะทำด้วยองค์ประกอบ半導體 กลางของการรับส่งสัญญาณ DTMF ใช้พลังงานต่ำ มีตัวกำเนิดเสียงอยู่ภายใน สามารถส่งเสียงขนาด 30 dBm ได้ มีความเร็วในการรับ-ส่งสัญญาณสูง สามารถเชื่อมต่อ กับไมโครคอนโทรลเลอร์ได้ สามารถแปลง D/A มีความแม่นยำและความน่าเชื่อถือสูง สามารถใช้ใน ไมโครคอนโทรลเลอร์นับเสียงเรบกเข้าของสัญญาณโทรศัพท์ได้ สามารถเชื่อมต่อ กับไมโครคอนโทรลเลอร์ได้ตั้งแต่ 8080, 80C31/51 และ 8085

### 2.2.4 หลักการทำงานของวงจรแปลงสัญญาณโทรศัพท์

การทำงานในส่วนของอินพุตจะมีตัวปรับสัญญาณอินพุตที่มีความแตกต่างกัน โดยจะเปรียบเทียบกับ  $V_{REF}$  กับการกำหนดการเชื่อมต่อ Resister กับขา  $V_{DD}/2$  ซึ่งต่อ กับอปเปอเรเตอร์ที่เป็นตัวขยายสัญญาณในส่วนของ อินพุต

การทำงานในส่วนของตัวรับ จะมีการแยกเสียง สูง - ต่ำ โดยการประบุกต์ใช้สัญญาณ DTMF โดยจะทำการกรองความถี่ของสัญญาณให้เรียบขึ้น ให้สามารถนำสัญญาณมาใช้ได้และกำจัดสัญญาณรบกวนต่างๆ หรือสัญญาณที่ไม่ต้องการออกไป

ส่วนต่อมาจะเป็นส่วนตัวของครั้งตัวที่สอดคล้องที่สามารถนำมาใช้บันสัญญาณเสียงเรียกเข้า ได้ เป็นส่วนที่มีการป้องกันการแทรกแซงสัญญาณของสัญญาณอื่นๆ รวมถึงการกำจัดสัญญาณรบกวน ด้วย ซึ่งส่วนนี้จะถูกกำหนดมาจากโรงงานผู้ผลิตอยู่แล้ว “Early Steering” (EST) ซึ่งจะกำหนดมาใน

สถานะ active บางสถานะของการทำงานอาจเกิดการสัญญาณของสัญญาณทำให้ “Early Steering” (EST) สุ่มป่าวเป็น inactive หรือ การวางแผน

ก่อนการที่จะตัดสินใจเลือกสัญญาณค่างๆจะมีการตรวจสอบความต่อเนื่องของสัญญาณ การตรวจสอบนี้จะถูกทำโดย external RC time constant driven ด้วย EST ถ้า EST เป็น High จะทำให้มี  $V_c$  และถ้า EST ยังเป็น high อญี่  $V_c$  จะถูกกระตุ้นให้เป็น  $V_{DD}$  และ GT จะยังคงทำงานต่อไป คราวนี้ EST ยังเป็น high อญี่ ในตอนท้ายจะมีการคิลเลอร์เพื่อตั้งค่าของเอาท์พุต จะเป็นการผ่านเวลาในการเปลี่ยนสถานะเป็น high สัญญาณที่มันได้รับจะถูกบันทึกไว้ ถ้าโหนด interrupt ถูกเลือกหา IRQ/CP จะกลายเป็น Low เมื่อสถานะของ delayed steering flag ยังคงอยู่ในสถานะ interactive อญี่

เอาท์พุตที่ได้จะถูกปรับเปลี่ยนใน active delayed steering transition ข้อมูลที่ได้ออกมา เมื่อมีการเลือกใช้งาน 4 บิต นั้น จะเป็นสัญญาณสั้นๆที่ถูกตรวจสอบ ซึ่งสามารถนำส่วนนี้ไปประยุกต์ใช้ได้อีกนานนาย

การเรียกโปรแกรมพิวเตอร์ของ MT8888C สามารถเลือกตามโภนเสียงที่ตั้งกันที่นา จากสัญญาณโทรศัพท์ที่ได้ tones input และ DTMF input ซึ่งเป็นแบบทั่ว ๆ ไป อย่างไรก็ตามการรับเสียงต่าง ๆ จะทำงานได้ก็ต่อเมื่อ CP mode ถูกเลือก ไม่เช่นนั้นก็ไม่สามารถหาสัญญาณของ DTMF ได้

ความถี่ที่เป็นอินพุตออกมาระยะอยู่ในช่วงที่ยอมรับ ได้ของคัวพิวเตอร์ที่ขา IRQ/CP ซึ่งจะกลายเป็นเอาท์พุต ด้วย Squarewave output ที่ได้มาจากการ schmitt trigger สามารถจัดการได้โดยใช้ในโพรเซสเซอร์ และด้วยกำหนดค่ารูปแบบของเสียง โดยก่อนการค้นหาเสียงที่มีความถี่ที่ไม่อยู่ในช่วงที่สามารถบอนรับได้ จะไม่ถูกค้นหา และขา IRQ/CP จะยังคงเป็น Low อญี่

ด้วยกำเนิดสัญญาณ DTMF ที่ถูกใช้ใน MT8888C มีความสามารถกำเนิดสัญญาณ DTMF มาตรฐานได้ 16 แบบ เมื่อใช้ในการเบรย์เทบทำให้เกิดความผิดพลาดน้อย มีความแม่นยำสูง ความถี่ที่ได้จะถูกนำมาเบรย์เทบเพื่อให้ได้ดังตารางที่ 2.1

DIGIT	D0	D1	D2	D3
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0

ตารางที่ 2.1 ปุ่มของโทรศัพท์ที่บันทึก 4 bit

DIGIT	D0	D1	D2	D3
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
0	1	0	1	0
*	1	0	1	1
#	1	1	0	0
A	1	1	0	1
B	1	1	1	0
C	1	1	1	1
D	0	0	0	0

ตารางที่ 2.2 (ต่อ) ปุ่มของโทรศัพท์ที่บีบันกับ 4 bit

## 2.3 การเชื่อมต่อกับ Microcontroller

### 2.3.1 โครงสร้างของ MCS - 51

ในโครงข่ายของ MCS - 51 มีด้วยกันหลายแบบอยู่ขึ้นกับโครงสร้างภายในของมัน บางเบอร์จะมีหน่วยความจำภายในเป็นแบบ ROM บางเบอร์เป็นแบบ EPROM บางเบอร์ มี RAM ภายใน 128 ไบต์ บางเบอร์มี 256 ไบต์ เป็นต้น ซึ่งรายละเอียดจะศึกษาได้จากคู่มือของมันโดยตรง และลักษณะของขาต่าง ๆ จะเหมือนกัน คุณสมบัติที่สำคัญของ MCS - 51 มีดังนี้

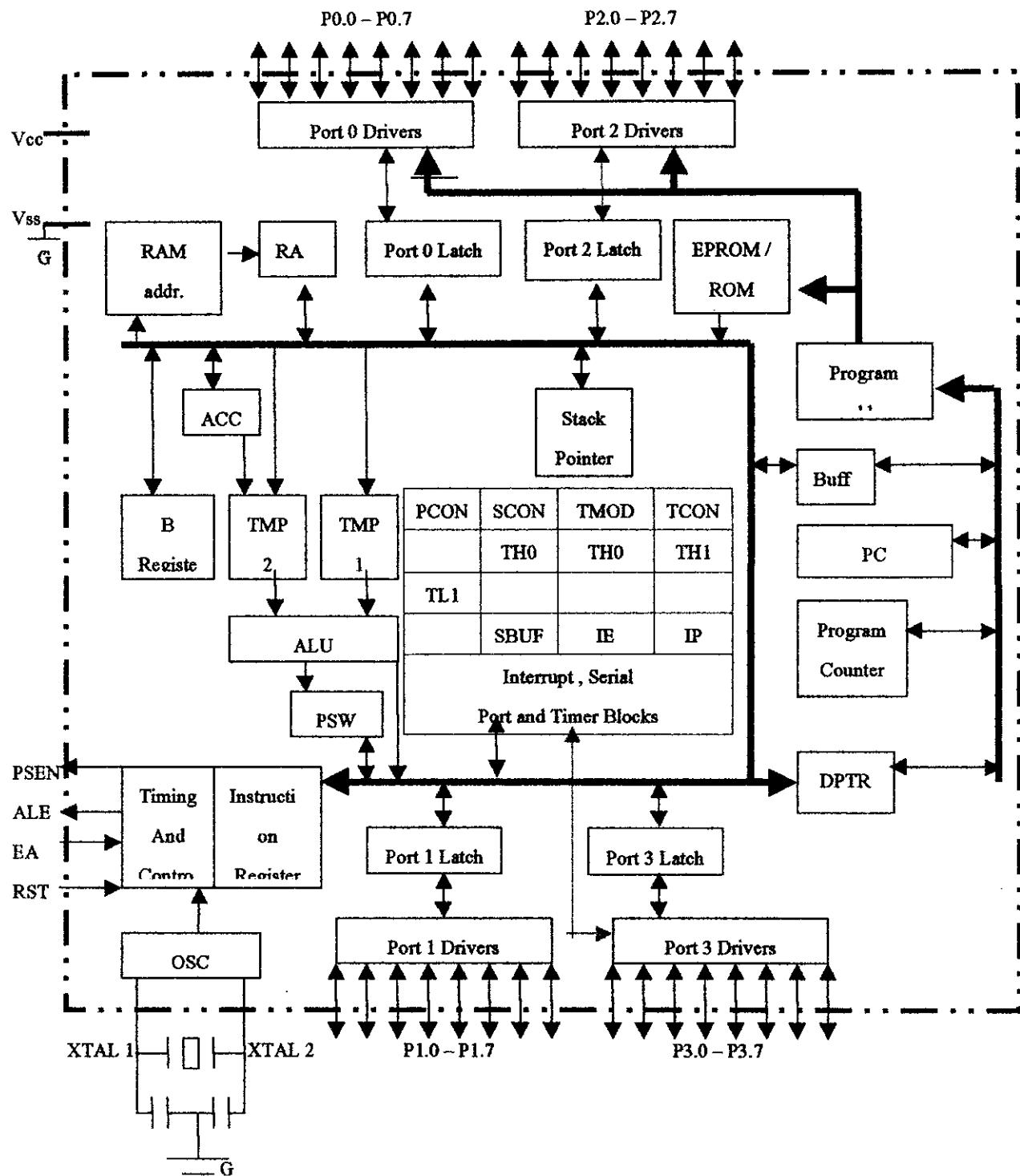
- มีหน่วยความจำ ROM 4K bytes
- มีหน่วยความจำ RAM 128 bytes
- มีพอร์ต I/O ขนาด 8 บิต 4 พอร์ต
- มี Timer 16 บิต 2 ตัว
- สามารถอินเทอร์รัฟท์ได้ 5 แหล่ง
- มีวงจรอสูรจัดการและวงจรนาฬิกาในการนับ
- มีพอร์ตองคุกรที่สามารถรับส่งข้อมูลแบบ Full Duplex ความเร็วสูง
- ชั้งหน่วยความจำโปรแกรมภายในออกได้ 64K
- ชั้งหน่วยความจำข้อมูลภายนอกได้ 64K
- สามารถประมวลผลที่ละเอียดได้
- สามารถถ่ายหน่วยความจำแบบบิตได้ 210 ตำแหน่ง

- หนึ่งวัญจักรคำสั่งกินเวลาประมาณ 1 ไมโครวินาที ขณะทำงานคัวบีช Clock 12 MHz

ตัวอย่างในโครงการนี้ใช้ชิปประดิษฐ์ MCS - 51 และลักษณะต่างๆ สามารถแสดงได้ในตารางที่ 2.2 สำหรับโดยแกรมโครงสร้างภายในแสดงในรูปที่ 2.3

เบอร์	หน่วยความจำโปรแกรมบนชิป	หน่วยความจำข้อมูลบนชิป	TIMERS
8051	4K ROM	128 bytes	2
8031	-	128 bytes	2
8751	4K EPROM	128 bytes	2
8052	8K ROM	256 bytes	3
8032	-	256 bytes	3
8752	8K EPROM	256 bytes	3

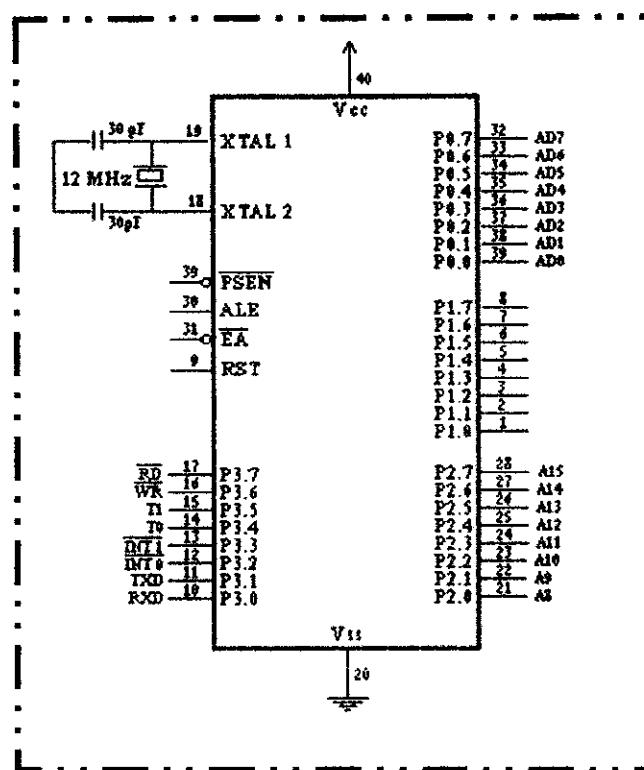
ตารางที่ 2.3 แสดงในโครงสร้างของชิปประดิษฐ์ MCS - 51 เบอร์ต่างๆ



รูปที่ 2.3 แสดงโครงสร้างภายในของ MCS-51

### 2.3.2 การจัดขาต่าง ๆ ของ MCS - 51

ไอซีในโกรกอนโกรลเลอร์ 8051 โครงสร้างไอซี เป็นแบบ DIP มีขาทั้งหมด 40 ขา โคงขาต่าง ๆ จะใช้เป็นขาพอร์ตอินพุต, เอาต์พุต, ขาสัญญาณควบคุม, ขาดำเนินการความจำ และขาข้อ บูลคังรูปที่ 2.4



รูปที่ 2.4 แสดงขาต่าง ๆ ของ 8051

ความหมายของขาต่าง ๆ มีดังนี้

#### 1. พอร์ต 0 (Port 0)

พอร์ต 0 ได้แก่ขาที่ 32 – 39 ของ MCS – 51 สามารถใช้เป็นอินพุตเอาต์พุตได้จากขาที่ 32 – 39 ของ MCS – 51 สามารถใช้เป็นอินพุตเอาต์พุตได้ก่อนอกจากนี้ใน การติดต่อกับหน่วยความจำภายนอกยังใช้เป็นขา Address Bus และ Data Bus อีกด้วย

#### 2. พอร์ต 1 (Port 1)

พอร์ต 1 ได้แก่ขาที่ 1 – 8 เป็นพอร์ต 8 บิต สามารถอ้างที่ละบิตได้ คือ P1.0,P1.1,...etc

#### 3. พอร์ต 2 (Port 2)

พอร์ต 2 ได้แก่ขาที่ 21 – 28 จะใช้งาน 2 หน้าที่ คือใช้เป็นพอร์ต 8 บิตกับใช้เป็นขาเอ็คเดรส์ 8 บิตในการอ้างหน่วยความจำภายนอก

#### 4. พอร์ต 3 (Port 3)

พอร์ต 3 ได้แก่ขาที่ 10 – 17 จะใช้งานสองหน้าที่คือ เป็นพอร์ตอินพุตและเอาต์พุต และใช้เป็นขาควบคุมต่างๆ ดังตารางที่ 2.3.2

บิต	ชื่อ	หน้าที่พิเศษ
P3.0	RXD	ให้รับข้อมูลทางพอร์ตอินพุต
P3.1	TXD	ให้ส่งข้อมูลทางพอร์ตอินพุต
P3.2	INT0	อินเทอร์รัฟท์ภายนอกหมายเลข 0
P3.3	INT1	อินเทอร์รัฟท์ภายนอกหมายเลข 1
P3.4	T0	ตัวจับเวลา / ตัวนับ ตัวที่ 0
P3.5	T1	ตัวจับเวลา / ตัวนับ ตัวที่ 1
P3.6	<u>WR</u>	สัญญาณเขียนข้อมูลหน่วยความจำภายนอก
P3.7	<u>RD</u>	สัญญาณเขียนข้อมูลหน่วยความจำภายนอก

ตารางที่ 2.4 แสดงบิตและหน้าที่ต่างๆ ของพอร์ต 3

#### 5. PSEN (Program Store Enable)

ขา PSEN เป็นขาที่ส่งสัญญาณออกคือขา 29 ขานี้จะแยกกิฟเฟิลเมื่อ MCS – 51 ต้องการอ่าน Code โปรแกรมภายนอก โดยปกติดำเนินว่าความจำภายนอกเป็น EPROM ขา PSEN จะต่อ กับขา Output Enable (OE) ของ EPROM

#### 6. ALE (Address Latch Enable)

เนื่องจากพอร์ต 0 สามารถใช้เป็นขาอ้างตัวแทน และขาข้อมูล MCS – 51 จะมีขา ALE ได้แก่ขา 30 ขานี้จะใช้ Multiplex สัญญาณ Address Bus ของ Port 0 ในการใช้งานระบบ MCS – 51 นั้น จะต้อง มีอุปกรณ์มาต่อ กับ Port 0 ที่ทำหน้าที่ Latch สัญญาณ Address Bus เมื่อ MCS – 51 ต้องการคิดต่อ กับหน่วยความจำภายนอก MCS – 51 จะส่งสัญญาณ Address Bus ออกมาก่อนทาง Port จากนั้นจะส่งสัญญาณ ALE มา Latch อุปกรณ์ภายนอก ให้เก็บค่า Address Bus ของ Port 0 ไว้เพื่อใช้ Port 0 เป็น Data Bus ต่อไป

#### 7. EA (External Access)

ขา EA ได้แก่ขาที่ 31 ถ้าขาเป็นล็อกจิก “1” จะใช้กันเบอร์ 8051/8052 เพื่อบอกว่าให้อ่านโปรแกรมจากหน่วยความจำโปรแกรมภายใน แต่ถ้าเป็นล็อกจิก “0” จะบอกว่าให้ MCS – 51 ที่โปรแกรมโดย อ่านจากหน่วยความจำโปรแกรมภายนอก (ถ้า EA เป็น “0” ขา PSEN จะแยก

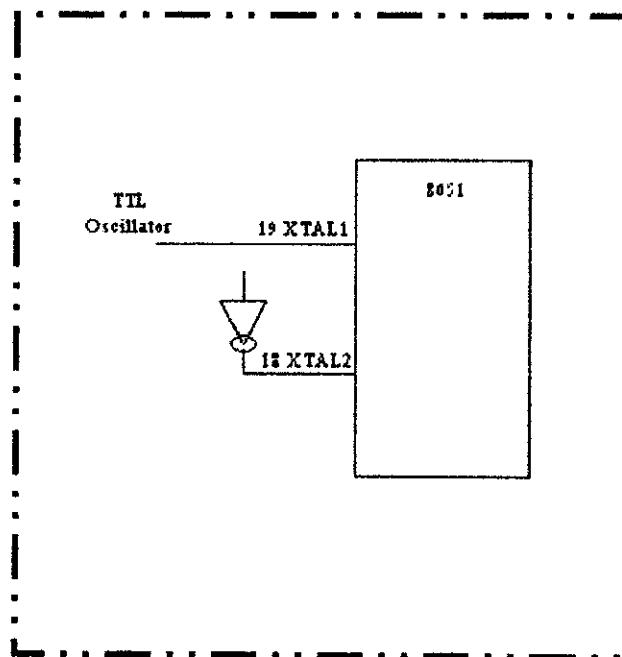
ที่ฟ) ถ้าหากเป็นบอร์ด 8031 หรือ 8032 ขา EA จะเป็น “0” เนื่องจากว่าไม่มีโปรแกรมหน่วยความจำภายใน แต่ถ้าใช้บอร์ด 8051/8052 ซึ่งมีหน่วยความจำโปรแกรมภายในและให้ขา EA เป็น “0” ซึ่งจะเป็น Disabled ROM ภายในและจะอ่านโปรแกรมจาก EPROM ภายนอกแทน

#### 8. RST (Reset)

ขา RST ได้แก่ขา 9 จะใช้ในการรีเซ็ต MCS - 51 โดยจะให้ขาเป็นสัญญาณ “1” อย่างน้อย 2 Machine Cycles จึงจะรีเซ็ตระบบได้

#### 2.3.3 ความถี่สัญญาณนาฬิกาบนชิป (On-chip Oscillator Inputs)

เป็นวงจร Oscillator บนชิป ได้แก่ขา 18-19 โคลชต่อ Crystal เข้ากับขา 18 โคลชตั่มก็จะใช้ Crystal ความถี่ 12 MHz กับตัวเก็บประจุหรืออาจใช้สัญญาณนาฬิกาจาก TTL Clock Source ต่อ กับ XTAL1 และ XTAL2 ดังรูปที่ 2.5



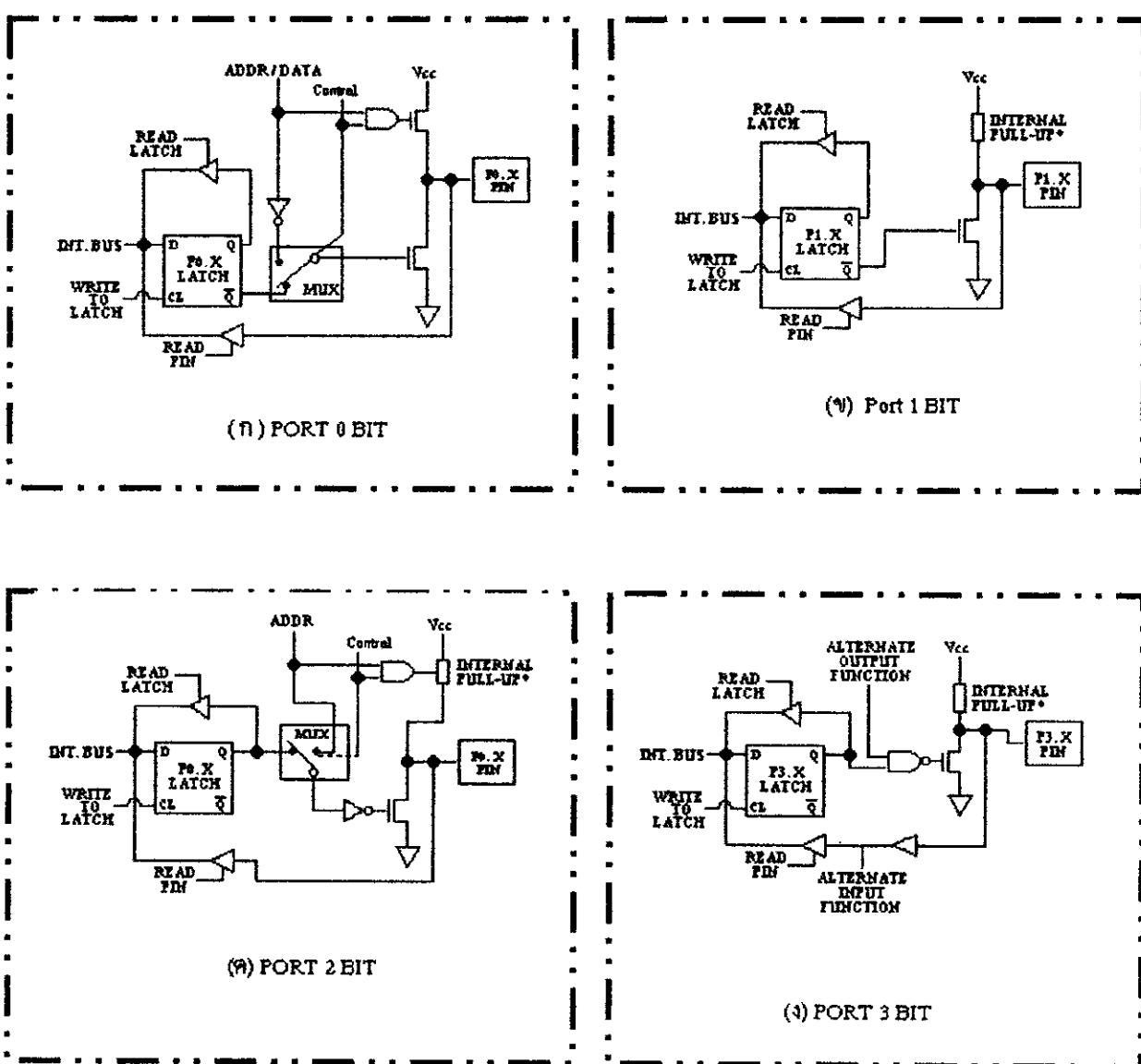
รูปที่ 2.5 ขาของ MCS-51 ที่ใช้ต่อกับ XTAL

#### 2.3.4 Power Connections

ใน MCS-51 จะใช้แหล่งจ่ายไฟ 5 V. ต่อเข้ากับขา Vcc (ขา 40) ส่วนขา Vss (ขา 20) จะต่อลง Ground

### 2.3.5 โครงสร้างของพอร์ตอินพุตเอาต์พุต (I/O Port Structure)

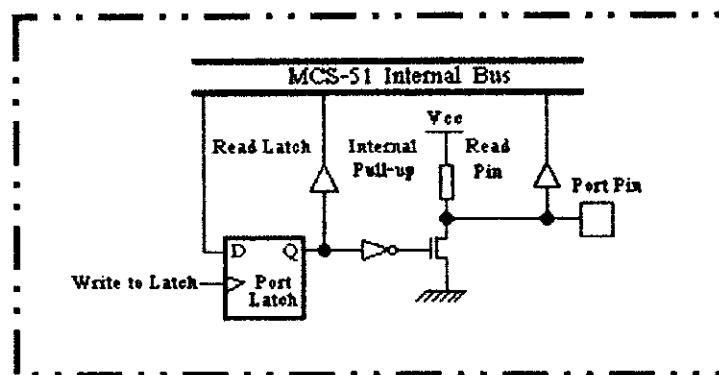
ขาของพอร์ตจะแสดงโครงสร้างภายในได้ ดังรูปที่ 2.6 โดยจะมีโครงสร้างเป็น Field - effect Transistor ต่ออยู่กับขาภายนอก และมีความค้านทานต่อ Pull - up อยู่สำหรับพอร์ต 1, 2, 3 แต่ถ้าเป็นพอร์ต 0 จะไม่มีค้านทาน Pull - up ภายในเพื่อระบุว่าต้องใช้เป็นขา Address Bus และ Data Bus



รูปที่ 2.6 โครงสร้างภายในของ port out

พอร์ตนี้สามารถใช้เป็นอินพุตเอาต์พุตกับบล็อกกรณีภายนอกได้ ในการอ่านข้อมูลจากพอร์ตจะอ่านໄค์สองแบบคือ Read Latch และ Read Pin โดย Read Latch หมายถึงการอ่านข้อมูลที่ถูก Latch

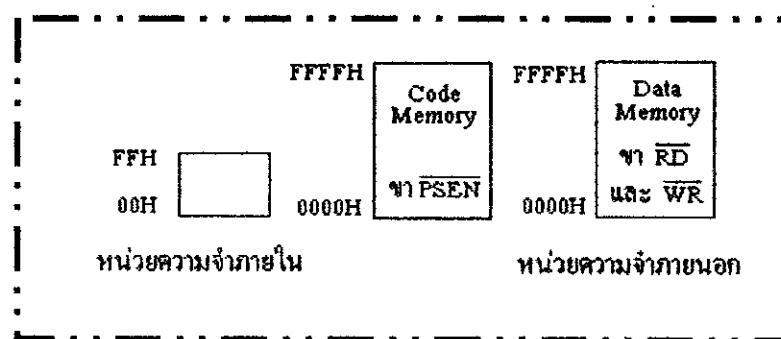
เอกสารนี้เข้าสู่บัสภายในของ MCS - 51 เช่นการทำคำสั่ง CPL P1.5 แต่ถ้าเป็นการ Read Pin จะเป็นการใช้พอร์ตเป็นอินพุต โดยจะอ่านค่าจากขาของไอซีเข้าสู่บัสภายในโดยการอ่านแบบ Read Latch และ Read Pin จะ มีสัญญาณควบคุมที่บอร์ดังรูปที่ 2.7



รูปที่ 2.7 การต่อพอร์ตเข้ากับระบบบัสภายในของ MCS - 51

### 2.3.6 โครงสร้างหน่วยความจำ

หน่วยความจำสำหรับ MCS - 51 จะมี 2 ชนิด หน่วยความจำที่ใช้เก็บโปรแกรม (ROM) กับ หน่วยความจำที่ใช้เก็บข้อมูลในการประมวลผล (RAM) MCS - 51 นางเนอร์ชั่น 8051, 8052 จะมี หน่วยความจำโปรแกรมภายในชิป และ MCS - 51 ทุกเนอร์สามารถอ้างหน่วยความจำโปรแกรมภายใน ก็ได้มากที่สุด 64K และอ้างหน่วยความจำข้อมูลภายนอกได้มากที่สุด 64K สำหรับหน่วยความจำ RAM กายใน จะประกอบไปด้วยพื้นที่ใช้งานทั่วไป, รีจิสเตอร์แบงค์, พื้นที่ใช้งานระดับบิต และรีจิสเตอร์ฟังก์ชันพิเศษ เราอาจเรียกได้ตามชื่อของหน่วยความจำของ 8031 ได้ดังรูปที่ 2.8 โดยในรูปจะบอกด้วยว่าขาใดจะออกให้



รูปที่ 2.8 การจัดการหน่วยความจำของ MCS - 51

ใน 8031 จะมีหน่วยความจำภายในตัวແທນ່າງ 00H ถึง FFH และสามารถอ้างหน่วยความจำโปรแกรมภายในได้ 64K ตำแหน่ง ถ้าอ่านข้อมูลจากหน่วยความจำโปรแกรมขา PSEN จะแยกทิฟ นอกจากนี้ 8031 สามารถอ้างหน่วยความจำข้อมูลภายนอกได้ 64K ตำแหน่ง โดยการติดต่อกับหน่วยความจำนี้ขา RD และ WR จะแยกทิฟ สำหรับหน่วยความจำข้อมูลภายนอกจะเปลี่ยนไปเป็นแบบอักขระ

1) ชุดรีจิสเตอร์ 4 ชุดแต่ละชุดเรียกว่ารีจิสเตอร์แบงค์ ที่ตำแหน่ง 00H ถึง 1FH โดยแต่ละชุดประกอบด้วยรีจิสเตอร์ R0 ถึง R7

2) หน่วยความจำที่สามารถเข้าถึงข้อมูลระดับบิตได้ ตำแหน่ง 20H ถึง 2FH

3) หน่วยความจำใช้งานทั่วไปตำแหน่ง 80H ถึง FFH

4) รีจิสเตอร์ฟังก์ชันพิเศษ ตำแหน่ง 80H ถึง FFH

แผนผังการจัดหน่วยความจำข้อมูลภายในแสดงได้ดังรูปที่ 2.9 จากแผนผังจะเห็นว่าการอ้างตำแหน่งหน่วยความจำภายในจะอ้างได้สองแบบ คือ การอ้างไปที่ตำแหน่งของบิต (เขียนหมายเลขอ้างหน่วยความจำที่อ้างเป็นแบบบิต) หรือการอ้างไปที่ตำแหน่งของบิต (เขียนหมายเลขอ้างหน่วยความจำที่อ้างเป็นแบบบิต) ได้จะมีตำแหน่งที่แน่นอน

Byte Address	Bit Address								
FF	F7	F6	F5	F4	F3	F2	F1	F0	B
E8	E7	E6	E5	E4	E3	E2	E1	E0	ACC
D0	D7	D6	D5	D4	D3	D2	-		PSW
B8	-	-	-	BO	BB	BA	B9	B8	IP
B9	B7	B6	B5	B4	B3	B2	B1	B0	P3
A8	AF	-	-	AC	AB	AA	A9	A8	IE
A9	A7	A6	A5	A4	A3	A2	A1	A0	P2
99	Not Bit Address								SBUF
98	9F	9E	9D	9C	9B	9A	99	98	SCON
97	97	96	95	94	93	92	91	90	PI
9D	Not Bit Address								TH1
9C	Not Bit Address								TH0
9B	Not Bit Address								TL1
9A	Not Bit Address								TL0
99	Not Bit Address								TMOD
88	8F	8E	8D	8C	8B	8A	89	88	TCON
87	Not Bit Address								PCON
83	Not Bit Address								DPH
82	Not Bit Address								DPL
81	Not Bit Address								SP
80	27	86	85	84	83	82	81	80	PO
	Special Function Registers								
RAM									
Bit-address Location									
General Purpose RAM									
30	2F	2E	2D	2C	2B	2A	29	28	
2F	7F	7E	7D	7C	7B	7A	79	78	
2E	77	76	75	74	73	72	71	70	
2D	6F	6E	6D	6C	6B	6A	69	68	
2C	67	66	65	64	63	62	61	60	
2B	5F	5E	5D	5C	5B	5A	59	58	
2A	57	56	55	54	53	52	51	50	
29	4F	4E	4D	4C	4B	4A	49	48	
28	47	46	45	44	43	42	41	40	
27	3F	3E	3D	3C	3B	3A	39	38	
26	37	36	35	34	33	32	31	30	
25	2F	2E	2D	2C	2B	2A	29	28	
24	27	26	25	24	23	22	21	20	
23	1F	1E	1D	1C	1B	1A	19	18	
22	17	16	15	14	13	12	11	10	
21	0F	0E	0D	0C	0B	0A	09	08	
20	07	06	05	04	03	02	01	00	
1F	BANK3								
18	BANK2								
17	BANK1								
10	Default Register								
0F	Bank for R0-R7								
08	RAM								

รูปที่ 2.9 ตำแหน่งของหน่วยความจำทั้งแบบบิตและแบบบีต

### 2.3.6.1 หน่วยความจำใช้งานทั่วไป

จากรูปที่ 2.9 จะเห็นว่าใน 8031 จะมีหน่วยความจำ RAM สำหรับใช้งานทั่วไปจำนวน 80 ไบต์ ตั้งแต่ตำแหน่ง 30H ถึง 7FH ตำแหน่งเหล่านี้สามารถอ้างตำแหน่งแบบ Direct Addressing Mode หรือ Indirect Addressing Mode (รายละเอียดจะกล่าวในเรื่องหัดคำสั่ง) ได้ ตัวอย่างเช่น ถ้าต้องการอ่านข้อมูลที่อยู่ในตำแหน่ง 5FH นาเก็บในรีจิสเตอร์ A สามารถเขียนคำสั่งได้เป็น

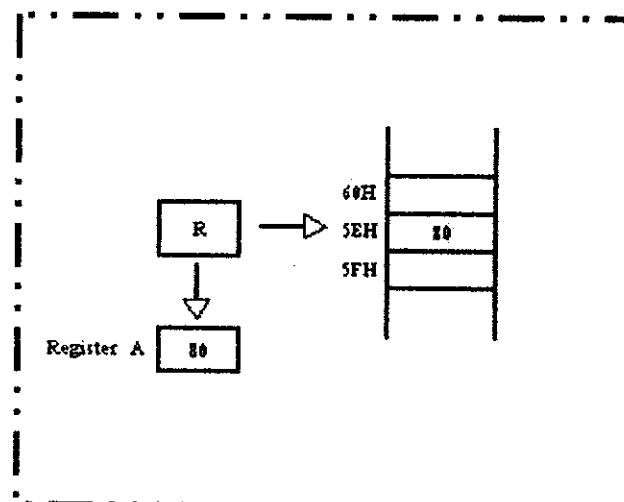
MOV A,5FH

การเขียนข้อมูลแบบนี้เป็นการเขียนข้อมูลจากตำแหน่งที่เก็บโดยตรง (ตำแหน่ง 5FH) เรียกว่าการอ้างตำแหน่งแบบ Direct Addressing Mode นอกจากนี้ยังสามารถอ่านข้อมูลโดยใช้รีจิสเตอร์ R0 หรือ R1 เป็นตัวชี้ตำแหน่งได้ เรียกว่าการอ้างตำแหน่งแบบ Indirect Addressing Mode ตัวอย่าง

MOV R0,# 5FH

MOV A,@R0

การเขียนโปรแกรมด้านบน หมายความว่า เก็บค่า 5FH ไว้ใน R0 จากนั้นอ่านค่าที่ R0 ซึ่งอยู่คือตำแหน่ง 5FH มาเก็บไว้ที่รีจิสเตอร์ A ถ้าในตำแหน่ง 5FH มี 80 อยู่ ค่า 80 จะถูกเก็บใน A



รูปที่ 2.10 ขั้นตอนต่างๆ ในการอ่านข้อมูล

### 2.3.6.2 Bit – addressable RAM

ใน MCS – 51 จะมีหน่วยความจำที่สามารถอ้างข้อมูลในระดับบิตได้ตั้งแต่ตำแหน่ง 20H ถึง 2FH รวม 16 ไบต์ โดยสามารถ SET, CLEAR, AND, OR ทางลอจิกได้ จำนวนบิตที่ใช้งานได้ทั้งหมดนี้จำนวน 128 บิต (8บิต x 16 ไบต์) ถ้าต้องการเข้าบิตตำแหน่งที่ 67H สามารถเขียนคำสั่งได้ดังนี้

**SETB 67H**

จาก群ที่ 2.9 จะเห็นว่าบิตที่ 67H จะอยู่ในตำแหน่งไบต์ที่ 2CH

### 2.4 Register Banks

หน่วยความจำข้อมูลภายในที่ใช้เป็นชุดรีจิสเตอร์ มีทั้งหมด 32 ตำแหน่ง โดยจะมี 4 ชุด แต่ละชุดมีรีจิสเตอร์ 8 ตัว คือ R0 ถึง R7 โดยชุดแรกจะอยู่ในตำแหน่ง 00H – 7H ถ้าหากจะอ่านค่าจากตำแหน่ง 05H มาเก็บไว้ในรีจิสเตอร์ A จะเขียนโปรแกรมได้ดังนี้

**MOV A,R5**

การอ้างตำแหน่งจะใช้แบบ Register Addressing ซึ่งขนาดของรหัสคำสั่งจะมีขนาด 1 ไบต์ แต่ถ้าเขียนคำสั่งเป็น MOV A,#85H ผลที่ได้จะเหมือนกันแต่การเขียนแบบนี้ถ้าแปลงเป็นรหัสคำสั่งจะมีขนาด 2 ไบต์ ซึ่งจะทำให้โปรแกรมบากว่าแรก ในการติดต่อกับ Register Bank นั้น เราสามารถเลือกให้ Bank ใดแยกที่ไฟด์โดยเขียนข้อมูลไปที่ Program Status Word ซึ่งอยู่ในส่วนของรีจิสเตอร์ฟังก์ชันพิเศษ เช่น ถ้าโปรแกรมให้ Bank 3 แยกที่ไฟด์ชี้เข้าบัญชีจากรีจิสเตอร์ A ไปที่ตำแหน่ง 18H ได้ดังนี้

**MOV R0,A**

ถ้าไม่มีการเลือก Bank จะเป็นการติดต่อกับรีจิสเตอร์ Bank แรกเสมอ